

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2003-297632

(43)Date of publication of application : 17.10.2003

(51)Int.Cl.

H01F 17/00

G11B 5/31

G11B 5/39

H01F 17/04

H01F 41/04

(21)Application number : 2002-102695

(71)Applicant : TDK CORP

(22)Date of filing : 04.04.2002

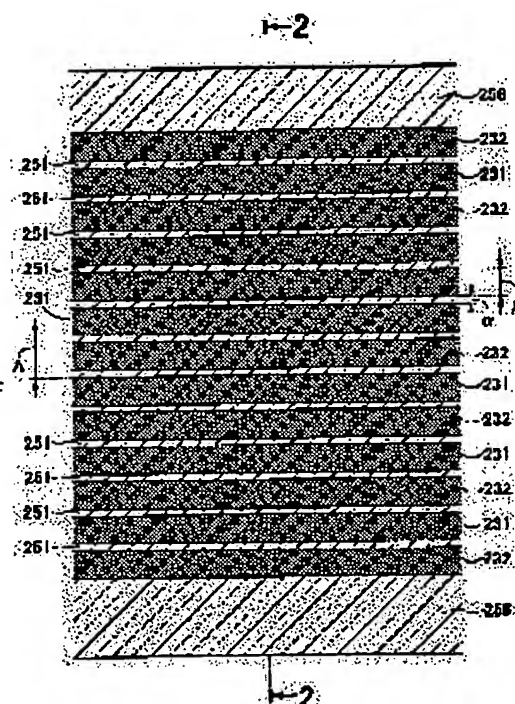
(72)Inventor : UEJIMA SATOSHI

(54) MICRO DEVICE AND ITS MANUFACTURING METHOD

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a macro device for improving magnetic efficiency by enhancing coil circuit density.

SOLUTION: The micro device includes a thin film coil 23. The thin film coil 23 goes around one axis X and has a winding posture advancing winding in the direction of the axis X. A coil turn, positioned in the intermediate of the three successively adjacent coil turns, is arranged to be inserted by spacing a gap from the two coil turns in an interval A produced between the two coil turns positioned at both the sides. Concerning the gap, a gap width α seen in the direction of the axis X is demarcated by the film thickness of an inorganic insulating film 251 and is smaller than a width β of each coil turn seen in the same direction.



LEGAL STATUS

[Date of request for examination]

20.05.2003

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

BEST AVAILABLE COPY

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号
特開2003-297632
(P2003-297632A)

(43) 公開日 平成15年10月17日 (2003. 10. 17)

(51) Int. Cl. ⁷	識別記号	F I	テームコード (参考)
H 0 1 F 17/00		H 0 1 F 17/00	C 5 D 0 3 3
G 1 1 B 5/31		G 1 1 B 5/31	F 5 D 0 3 4
			K 5 E 0 6 2
	5/39	5/39	5 E 0 7 0
H 0 1 F 17/04		H 0 1 F 17/04	A
審査請求 有 請求項の数18 O L (全 44 頁) 最終頁に続く			

(21) 出願番号 特願2002-102695(P2002-102695)

(22) 出願日 平成14年4月4日 (2002. 4. 4)

(71) 出願人 000003067

T D K株式会社

東京都中央区日本橋1丁目13番1号

(72) 発明者 上島 聡史

東京都中央区日本橋一丁目13番1号 ティーディーケー株式会社内

(74) 代理人 100081606

弁理士 阿部 美次郎

Fターム(参考) 5D033 BA37 BA42 BB43 DA04 DA07

DA31

5D034 BA03

5E062 DD01

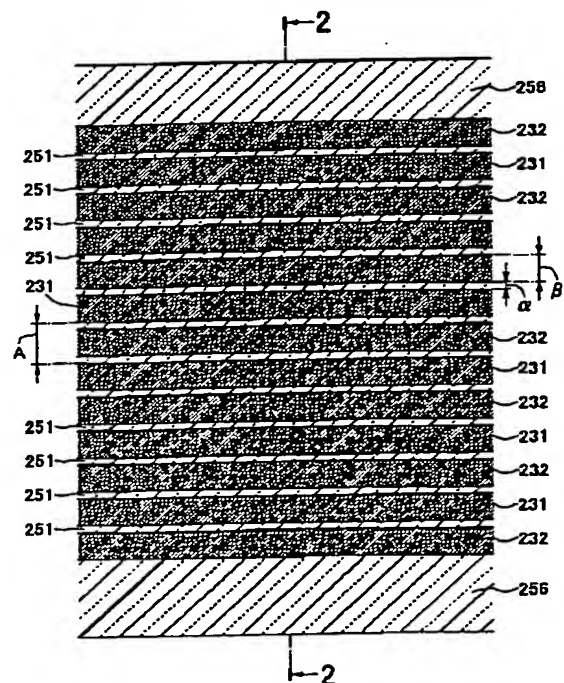
5E070 AA01 BA11 CB11

(54) 【発明の名称】 マイクロデバイス及びその製造方法

(57) 【要約】

【課題】 コイル周回密度を高め、磁気効率を向上させたマイクロデバイスを提供する。

【解決手段】 薄膜コイル23を含む。薄膜コイル23は、1つの軸Xの周りに周回し、軸Xの方向に巻き進む巻き状態を有する。順次に隣接する3つのコイルターンの中に位置するコイルターンは、その両側に位置する2つのコイルターン間に生じる間隔A内に、2つのコイルターンからギャップを隔てて挿入配置されている。ギャップは、軸Xの方向で見たギャップ幅 α が、無機絶縁膜251の膜厚によって画定され、同方向で見た各コイルターンの幅 β よりも小さい。



【特許請求の範囲】

【請求項1】 薄膜配線を含むマイクロデバイスであって、

前記薄膜配線は、支持体表面に複数の薄膜導体を所定の間隔を隔てて整列することにより、構成されており、順次隣接する3本の薄膜導体のうち、中間に位置する薄膜導体は、その両側に位置する2本の薄膜導体間の間隔内にギャップを隔てて挿入されており、前記ギャップのギャップ幅 α は、各薄膜導体の幅 β よりも小さく、無機絶縁膜の膜厚によって画定されているマイクロデバイス。

【請求項2】 請求項1に記載されたマイクロデバイスであって、前記ギャップ幅 α は、 $0.01 \sim 0.05 \mu\text{m}$ の範囲にあるマイクロデバイス。

【請求項3】 請求項2に記載されたマイクロデバイスであって、 $(1/300) \leq \alpha/\beta \leq (1/5)$ を満たすマイクロデバイス。

【請求項4】 請求項1乃至3の何れかに記載されたマイクロデバイスであって、前記薄膜配線は、薄膜コイルであり、前記薄膜コイルは、1つの軸の周りに周回し、前記軸の方向に巻き進むマイクロデバイス。

【請求項5】 請求項4に記載されたマイクロデバイスであって、更に、第1の磁性層及び第2の磁性層を含んでおり、前記第1の磁性層は、前記薄膜コイルの外部に配置されており、前記第2の磁性層は、前記薄膜コイルの内部を、前記軸の方向に貫通しており、前記第1の磁性層及び前記第2の磁性層は、前記薄膜コイルの外部において、磁氣的に結合されているマイクロデバイス。

【請求項6】 請求項5に記載されたマイクロデバイスであって、前記薄膜コイルは、第2の無機絶縁膜を介して、前記第1の磁性層及び前記第2の磁性層と隣接するマイクロデバイス。

【請求項7】 請求項6に記載されたマイクロデバイスであって、前記第2の無機絶縁膜は、膜厚が $0.01 \sim 0.05 \mu\text{m}$ の範囲にあるマイクロデバイス。

【請求項8】 請求項5乃至7の何れかに記載されたマイクロデバイスであって、薄膜インダクタであるマイクロデバイス。

【請求項9】 請求項5乃至7の何れかに記載されたマイクロデバイスであって、薄膜磁気ヘッドであるマイクロデバイス。

【請求項10】 請求項9に記載されたマイクロデバイスであって、更に、読み取り素子を含んでおり、前記読み取り素子は、巨大磁気抵抗効果素子を含むマイクロ

デバイス。

【請求項11】 請求項10に記載されたマイクロデバイスであって、前記巨大磁気抵抗効果素子は、スピンバルブ膜または強磁性トンネル接合の何れかを含むマイクロデバイス。

【請求項12】 薄膜磁気ヘッドと、ヘッド支持装置とを含む磁気ヘッド装置であって、前記薄膜磁気ヘッドは、請求項9乃至11の何れかに記載されたものでなり、

前記ヘッド支持装置は、前記薄膜磁気ヘッドを支持する磁気ヘッド装置。

【請求項13】 磁気ヘッド装置と、磁気記録媒体とを含む磁気記録再生装置であって、前記磁気ヘッド装置は、請求項12に記載されたものでなり、

前記磁気記録媒体は、前記薄膜磁気ヘッドと協働して磁気記録再生を行う磁気記録再生装置。

【請求項14】 マイクロデバイスの製造方法であって、

支持体上に設けられた第1の絶縁膜の表面に、複数の第1の薄膜導体を、第1の間隔を隔てて形成し、次に、前記第1の薄膜導体の間に存在する前記第1の無機絶縁膜を除去した後、前記第1の薄膜導体の表面、及び、前記支持体の表面を、ほぼ均一な膜厚で覆う第2の無機絶縁膜を形成し、次に、前記第1の薄膜導体間に、第2の薄膜導体を、埋め込み状態で形成する工程を含むマイクロデバイスの製造方法。

【請求項15】 マイクロデバイスの製造方法であって、

支持体上に設けられた第1の絶縁膜の表面に、複数の第1の薄膜導体を、第1の間隔を隔てて形成し、次に、前記第1の薄膜導体の間に存在する前記第1の無機絶縁膜を除去することなく、前記第1の薄膜導体の表面、及び、前記第1の絶縁膜の表面を、ほぼ均一な膜厚で覆う第2の無機絶縁膜を形成し、次に、前記第1の薄膜導体間に、第2の薄膜導体を、埋め込み状態で形成する工程を含むマイクロデバイスの製造方法。

【請求項16】 薄膜コイルを含むマイクロデバイスの製造方法であって、

支持体上に設けられた第1の絶縁膜の表面に、複数の第1の薄膜導体を、第1の間隔を隔てて、一方向に整列して形成し、

次に、前記第1の薄膜導体の間に存在する前記第1の無機絶縁膜を除去した後、前記第1の薄膜導体の表面、及び、前記第1の薄膜導体間に現れる前記支持体の表面を、ほぼ均一な膜厚で覆う第2の無機絶縁膜を形成し、次に、前記第1の薄膜導体間に、第2の薄膜導体を、嵌め込み状態で形成し、

この後、前記第1の薄膜導体の端部と、前記第2の薄膜導体の端部とを、一方向に巻き進む薄膜コイルが形成されるように接続する工程を含むマイクロデバイスの製造方法。

【請求項17】 薄膜コイルを含むマイクロデバイスの製造方法であって、

支持体上に設けられた第1の絶縁膜の表面に、複数の第1の薄膜導体を、第1の間隔を隔てて、一方向に整列して形成し、

次に、前記第1の薄膜導体の間に存在する前記第1の無機絶縁膜を除去することなく、前記第1の薄膜導体の表面、及び、前記第1の薄膜導体間に現れる前記第1の絶縁膜の表面を、ほぼ均一な膜厚で覆う第2の無機絶縁膜を形成し、

次に、前記第1の薄膜導体間に、第2の薄膜導体を、嵌め込み状態で形成し、

この後、前記第1の薄膜導体の端部と、前記第2の薄膜導体の端部とを、一方向に巻き進む薄膜コイルが形成されるように接続する工程を含むマイクロデバイスの製造方法。

【請求項18】 請求項16または17に記載されたマイクロデバイスの製造方法であって、

前記支持体は、第1の磁性膜を構成し、
前記第1の薄膜導体の端部と、前記第2の薄膜導体の端部とを、前記軸の方向に巻き進むコイルが形成されるように接続する工程は、前記第1の薄膜導体及び前記第2の薄膜導体から電気絶縁して、第2の磁性膜を形成する工程を含み、

前記第2の磁性膜は前記薄膜コイルの巻き軸と平行であり、前記第1の磁性膜と磁氣的に結合されるマイクロデバイスの製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、マイクロデバイス及びその製造方法に関する。本発明において、マイクロデバイスとは、薄膜磁気ヘッド、薄膜インダクタ、半導体デバイス、薄膜センサ、薄膜アクチュエータまたはこれらを組み込んだ装置を含む。

【0002】

【従来の技術】この種のマイクロデバイスとして、薄膜磁気ヘッドを例にとると、その内部に備えられる書き込み素子は、空気ベアリング面（以下ABSと称する）の側（前方部と称する）において、第1の磁性層の磁極端及び第2の磁性層の磁極端を、ギャップ層を介して対向させ、ABSとは反対側の後方部において、第1の磁性層及び第2の磁性層を磁気結合させ、バックギャップを構成する。バックギャップの周りには、第1の磁性層及び第2の磁性層の膜面に対して平行で、かつ、ABSに対してほぼ直交する平面に、バックギャップを周回する平面状の薄膜コイルが配置されている。

【0003】この一般的な平面状薄膜コイルを用いた場合、コイル長が長くならざるを得ない。このため、インピーダンス値の低減、及び、高周波特性の改善に限界を生じる。

【0004】また、従来は、特公昭56-36706号に代表されるフレームメッキ法によって薄膜コイルを形成し、フレームメッキ処理の後にレジストフレームを除去し、除去されたレジストフレームの底部幅を、隣接コイルターン間の間隔として、そのまま利用していた。このため、コイル周回密度、磁気効率の改善、及び、より一層の小型化等に限界を生じていた。

【0005】特開2001-93113号公報は、平面状のコイル構造から、コイル周回軸を90度変更した垂直周回構造とし、磁路長の縮小と、渦電流損失の低減とを可能とし、高周波特性を向上させた薄膜磁気ヘッドを開示している。

【0006】しかし、この公知文献に記載された技術の場合も、メッキ処理の後に除去されるレジストフレームの底部幅を、隣接コイルターン間の間隔として、そのまま利用していたので、コイル周回密度、磁気効率の改善、及び、小型化等に限界があった。

【0007】

【発明が解決しようとする課題】本発明の課題は、配線密度を高め、素子密度を向上し得るマイクロデバイス、特に、半導体デバイスを提供することである。

【0008】本発明のもう一つの課題は、必要な起磁力を確保した上で、コイル長を短縮し、インピーダンス値を低減させ、高周波特性を改善したマイクロデバイス、特に、薄膜磁気ヘッド及び薄膜インダクタを提供することである。

【0009】本発明の更にもう一つの課題は、コイル周回密度を高め、磁気効率を改善し得るマイクロデバイス、特に、薄膜インダクタまたは薄膜磁気ヘッドを提供することである。

【0010】

【課題を解決するための手段】上述した課題を解決するため、本発明に係るマイクロデバイスは、薄膜配線を含む。前記薄膜配線は、支持体表面に複数の薄膜導体を所定の間隔を隔てて整列することにより、構成されている。

【0011】前記薄膜配線において、順次隣接する3本の薄膜導体の中間に位置する薄膜導体は、その両側に位置する2本の薄膜導体間の間隔内にギャップを隔てて挿入されている。

【0012】前記ギャップのギャップ幅 α は、各薄膜導体の幅 β よりも小さく、無機絶縁膜の膜厚によって画定されている。

【0013】本発明では、このマイクロデバイスにおいて、順次に隣接する3つの薄膜導体の中間に位置する薄膜導体を、その両側に位置する薄膜導体間に生じる間隔

内に、ギャップを隔てて挿入する。

【0014】この構成によれば、順次に隣接する3つの薄膜導体を抽出し、その中間の薄膜導体の両側に位置する2つの薄膜導体間の間隔を考えたとき、この間隔を、従来、レジストフレームの底部幅として残っていた隣接薄膜導体間の間隔に対応させることができる。本発明の場合、この間隔内に中間の薄膜導体があるので、従来、レジストフレームの底部幅として残っていた隣接薄膜導体間の間隔内に、もう一つの薄膜導体をインサートしたインサージョン薄膜配線構造が実現される。このインサージョン薄膜配線構造の実現により、薄膜配線密度を、

著しく向上させる高め、磁気効率を改善し得る。
【0015】マイクロデバイスの巻き進む方向で見たギャップ幅 α は、同方向で見た各薄膜導体の薄膜導体幅 β よりも小さくなっていて、その寸法は、ギャップ内の無機絶縁膜の膜厚によって画定されている。無機絶縁膜は、スパッタまたはCVD（ケミカル、ペーパ、デポジッション）等によって形成し得る。したがって、これらの薄膜形成技術の限界まで、ギャップ幅 α を微細化し、薄膜配線密度を高めることができる。

【0016】好ましくは、ギャップ幅 α は、0.01～0.05 μm の範囲に設定する。このようなギャップ幅 α を持つ無機絶縁膜は、スパッタまたはCVDで、確実に形成し得る。また、この範囲であれば、必要な電気絶縁を確保し得る。

【0017】好ましくは、ギャップ幅 α 、及び、各薄膜導体幅 β は、

$$(1/300) \leq \alpha/\beta \leq (1/5)$$

を満たす。

【0018】上記条件式において、ギャップ幅 α を、0.01～0.05 μm の範囲に設定した場合、薄膜導体幅 β は0.25～3 μm の範囲になる。薄膜導体幅 β が、このような範囲にあれば、本発明の主要な適用例である半導体デバイス、薄膜インダクタ、薄膜磁気ヘッド、薄膜センサ、薄膜アクチュエータまたはこれらを組み込んだ装置としては、十分である。

【0019】半導体デバイスへの適用においては、上述した薄膜配線構造が適用される。これにより、配線密度を高め、素子密度を改善した半導体デバイスを得ることができる。

【0020】薄膜インダクタへの適用において、薄膜配線は、薄膜コイルである。前記薄膜コイルは、1つの軸の周りに周回し、前記軸の方向に巻き進む。

【0021】マイクロデバイスの定義によれば、前記薄膜コイルにおいて、順次に隣接する3つのコイルターン（薄膜導体）の中間に位置するコイルターンは、その両側に位置する2つのコイルターン間の間隔内に、前記2つのコイルターンとの間にギャップを隔てて挿入される。前記ギャップは、前記軸の方向で見たギャップ幅 α が、同方向で見た各コイルターンのコイル幅 β よりも小

さく、無機絶縁膜の膜厚によって画定される。

【0022】上述したように、本発明に係る薄膜インダクタにおいて、薄膜コイルは、1つの軸の周りに周回し、軸の方向に巻き進む巻き姿態を有している。この巻き姿態は、平面状のコイル構造から、コイル周回軸を90度変更した垂直周回構造である。従って、垂直周回構造による利点が得られる。

【0023】本発明では、この薄膜コイルにおいて、順次に隣接する3つのコイルターンの中間に位置するコイルターンを、その両側に位置するコイルターン間に生じる間隔内に、ギャップを隔てて挿入してある。

【0024】この構成によれば、順次に隣接する3つのコイルターンを抽出し、その中間のコイルターンの両側に位置する2つのコイルターン間の間隔を考えたとき、この間隔を、従来、レジストフレームの底部幅として残っていた隣接コイルターン間の間隔に対応させることができる。本発明の場合、この間隔内に中間のコイルがあるので、従来、レジストフレームの底部幅として残っていた隣接コイルターン間の間隔内に、もう一つのコイルターンをインサートしたインサージョンコイル構造が実現される。このため、従来と同じ起磁力を確保した上で、コイル長を短縮し、インピーダンス値を低減させ、高周波特性を改善することができる。

【0025】また、インサージョンコイル構造の実現により、コイル周回密度を高め、磁気効率を改善し得る。

【0026】薄膜コイルの巻き進む方向で見たギャップ幅 α は、同方向で見た各コイルターンのコイル幅 β よりも小さくなっていて、その寸法は、ギャップ内の無機絶縁膜の膜厚によって画定されている。無機絶縁膜は、前述したように、スパッタまたはCVD（ケミカル、ペーパ、デポジッション）等によって形成し得る。したがって、これらの薄膜形成技術の限界まで、ギャップ幅 α を微細化し、コイル周回密度を高めることができる。

【0027】薄膜インダクタの場合は、薄膜コイルがそのままインダクタンスを生じる線路として用いられる。薄膜インダクタは、薄膜コイルとともに、薄膜コアを有していてもよい。さらに、ギャップ幅 α の寸法範囲、ギャップ幅 α を画定する無機絶縁膜の形成方法、ギャップ幅 α とコイル幅 β とが満たすべき相対関係等は、薄膜配線構造を持つマイクロデバイスにおいて説明したところに従う。

【0028】薄膜磁気ヘッドへの適用において、本発明は、書き込み素子の薄膜コイルに適用される。薄膜磁気ヘッドは読み取り素子を含んでいてもよい。前記読み取り素子は、巨大磁気抵抗効果素子を含むことができる。前記巨大磁気抵抗効果素子は、スピンバルブ膜または強磁性トンネル接合素子の何れかを含むことができる。

【0029】本発明に係る薄膜磁気ヘッドは、勿論、磁気ヘッド装置及び磁気記録再生装置を実現するのに用いることができる。

【0030】本発明は、更に、上述したマイクロデバイスの製造方法を開示する。本発明に係る製造方法では、まず、支持体の表面に複数の第1の薄膜導体を第1の間隔を隔てて整列して形成する。

【0031】次に、前記第1の薄膜導体の表面、及び、前記第1の薄膜導体間に現れる前記支持体の表面を、ほぼ均一な膜厚で覆う第2の無機絶縁膜を形成する。

【0032】次に、前記第1の薄膜導体間に、第2の薄膜導体を、嵌め込み状態で形成する。

【0033】以上の工程を、基本として含むことにより、第1の薄膜導体間に、第2の薄膜導体をインサートしたインサーション構造を実現できる。なお、当然のことであるが、第2の薄膜導体が最外側になる場合は、当該最外側の第2の薄膜導体はインサーション構造とはならない。

【0034】薄膜コイルを含むマイクロデバイスの場合、この後、前記第1の薄膜導体の端部と、前記第2の薄膜導体の端部とを、一方向に巻き進む薄膜コイルが形成されるように接続する工程が付加される。薄膜コイルの形成に当たっては、無機絶縁膜の形成工程、平坦化工程及び薄膜導体の形成工程等が適宜実行される。

【0035】本発明の他の目的、構成及び利点については、添付図面を参照して、更に詳しく説明する。図面は、単なる実施例を示すに過ぎない。

【0036】

【発明の実施の形態】1. 薄膜配線構造を持つマイクロデバイス

図1は本発明に係るマイクロデバイスの平面図、図2は図1の2-2線に沿った断面図である。図示実施例は、例えば、半導体デバイスにおける薄膜配線構造に適用し得るマイクロデバイスを示し、薄膜配線23と、無機絶縁膜251を含む。

【0037】薄膜配線23は、支持体の表面に複数の薄膜導体231、232を所定の間隔Aを隔てて、一方向Xに整列して構成されている。薄膜配線23の形状、数等は任意であり、図はその一例を示すにすぎない。支持体16は、少なくとも表面が、無機絶縁膜255によって構成される。無機絶縁膜255は、 Al_2O_3 、 SiO_2 、 AlN または $DL C$ （ダイヤモンド、ライク、カーボン）等によって構成される。

【0038】図示実施例において、薄膜配線23の群の外側には、無機絶縁膜256が備えられている。無機絶縁膜256も、 Al_2O_3 、 SiO_2 、 AlN または $DL C$ 等によって構成される。但し、無機絶縁膜256は必須ではない。また、薄膜配線23の下側には、めっき電極膜として用いられた導体膜281が存在する。導体膜281は薄膜配線23がめっきによって形成されるものでなければ、省略される。

【0039】薄膜配線23において、順次に隣接する3本の薄膜導体231、232及び231のうち、中間に

位置する薄膜導体232は、その両側に位置する2本の薄膜導体231-231間の間隔Aの内部にギャップを隔てて挿入されている。

【0040】ギャップのギャップ幅 α は、各薄膜導体231、232の幅 β よりも小さい。このギャップ幅 α は無機絶縁膜251の膜厚によって画定されている。無機絶縁膜251は、 Al_2O_3 、 SiO_2 、 AlN または $DL C$ 等によって構成される。

【0041】本発明の構成によれば、順次に隣接する3つの薄膜導体231、232、231を抽出し、その中間の薄膜導体232の両側に位置する2つの薄膜導体231-231間の間隔Aを考えたとき、この間隔Aを、従来、レジストフレームの底部幅として残っていた隣接薄膜導体231-231間の間隔に対応する。この間隔Aの内部に中間の薄膜導体232があるので、従来、レジストフレームの底部幅として残っていた隣接薄膜導体231-231間の間隔Aの内部に、もう一つの薄膜導体232をインサートしたインサーション薄膜配線構造が実現される。このインサーション薄膜配線構造を半導体デバイスへの適用した場合は、配線密度を高め、素子密度を改善し得る。

【0042】ギャップ幅 α は、各薄膜導体231、232の薄膜導体幅 β よりも小さくなっていて、その寸法は、ギャップ内の無機絶縁膜251の膜厚によって画定されている。無機絶縁膜251は、スパッタまたは CVD （ケミカル、ベーパー、デポジション）等によって形成し得る。したがって、これらの薄膜形成技術の限界まで、ギャップ幅 α を微細化し、薄膜配線密度を高めることができる。

【0043】好ましくは、ギャップ幅 α は、 $0.01 \sim 0.05 \mu m$ の範囲に設定する。このようなギャップ幅 α を持つ無機絶縁膜251は、スパッタまたは CVD で、確実に形成し得る。また、この範囲であれば、必要な電気絶縁を確保し得る。

【0044】好ましくは、ギャップ幅 α 、及び、各薄膜導体幅 β は、

$$(1/300) \leq \alpha/\beta \leq (1/5)$$

を満たす。

【0045】上記条件式において、ギャップ幅 α を、 $0.01 \sim 0.05 \mu m$ の範囲に設定した場合、各薄膜導体231、232の薄膜導体幅 β は $0.25 \sim 3 \mu m$ の範囲になる。薄膜導体幅 β が、このような範囲にあれば、本発明の主要な適用例である半導体デバイスとしては、十分である。

【0046】2. 薄膜配線構造を持つマイクロデバイスの製造方法

図3～図21は図1、図2に示したマイクロデバイスの製造方法を説明する図である。まず、図3に示すように、一面が平面状の支持体16を準備し、この支持体16の表面に、図4に示すように、無機絶縁膜255を形

成する。無機絶縁膜 255 は、スパッタまたは CVD 等によって形成し得る。無機絶縁膜 255 は、 Al_2O_3 、 SiO_2 、 AlN または DLC 等によって構成される。

【0047】次に、図 5 に示すように、無機絶縁膜 255 の表面に、めっき電極膜となる導体膜 281 を形成する。導体膜 281 はスパッタまたは CVD 等によって形成し得る。この導体膜 281 は、後でめっきされる薄膜配線と同じ材料であることが好ましい。

【0048】次に、図 6 に示すように、導体膜 281 の表面に、フォトレジスト膜 291 を塗布する。フォトレジスト膜 291 は、周知の材料でよく、例えば、スピコート等の手段によって形成できる。フォトレジスト膜 291 は、必要に応じて加熱する。

【0049】次に、図 7 に示すように、フォトマスク M を用いて、フォトレジスト膜 291 を露光し、マスクパターンを潜像として、フォトレジスト膜 291 に転写する。フォトマスク M は、配線パターンに応じたマスクパターンを有する。フォトレジスト膜 291 は、潜像を転写した後、必要に応じて、加熱してもよい。

【0050】次に、潜像の転写されたフォトレジスト膜 291 を、現像液で現像し、更に、水洗い、乾燥等の工程を経ることにより、図 8 に示すように、幅 A を持ち、間隔 β を隔てて X 方向に整列されたレジストフレーム 292 を形成する。

【0051】次に、導体膜 281 をめっき電極膜としてフレームめっきを行い、図 9 に示すように、レジストフレーム間に、幅 β の第 1 の薄膜導体 231 を成長させる。第 1 の薄膜導体 231 は、Cu、Au 等のめっき膜として構成する。

【0052】次に、レジストフレーム 292 を、有機溶剤を用いた溶解剥離またはアッシングによって除去し、図 10 に示すように、第 1 の薄膜導体 231 だけを残す。第 1 の薄膜導体 231 は幅 β を持ち、隣接する第 1 の薄膜導体 231 は、互いに間隔 A を隔てて設けられる。

【0053】次に、第 1 の薄膜導体 231 をマスクとして、第 1 の薄膜導体 231 の間の導体膜 281 を、RIE もしくはミリング等のドライエッチング、または、ウェットエッチングにより除去する。これにより、図 11 に示すように、第 1 の薄膜導体 231 の間に無機絶縁膜 255 が、再び露出するようになる。

【0054】次に、図 12 に示すように、第 1 の薄膜導体 231 の表面、及び、無機絶縁膜 255 の表面を、ほぼ均一な膜厚で覆うように、無機絶縁膜 251 を形成する。無機絶縁膜 251 は、スパッタまたは CVD 等によって形成し得る。無機絶縁膜 251 は、 Al_2O_3 、 SiO_2 、 AlN または DLC 等によって構成される。図示では、無機絶縁膜 251 は膜厚 α を有し、隣接する第 1 の薄膜導体 231-231 間において、無機絶縁膜 251 の表面で見た間隔は β となっている。膜厚 α と間隔 β

は、図示実施例の場合、間隔 A に対して、 $2\alpha + \beta = A$ となっている。

【0055】次に、図 13 に示すように、無機絶縁膜 251 の表面に、スパッタまたは CVD 等の手段により、めっき電極膜となる導体膜 282 を形成する。この導体膜 282 は後でめっきされる薄膜配線と同じ材料であることが好ましい。

【0056】次に、図 14 に示すように、導体膜 282 の表面に、フォトレジスト膜 293 を塗布する。フォトレジスト膜 293 は、周知の材料でよく、例えば、スピコート等の手段によって形成できる。フォトレジスト膜 293 は、必要に応じて加熱する。

【0057】次に、図 15 に示すように、フォトマスク M を用いて、フォトレジスト膜 293 を露光し、マスクパターンを潜像として、フォトレジスト膜 293 に転写する。フォトマスク M は、第 1 の薄膜導体 231 の群の全体をカバーするようなマスクパターンを有する。フォトレジスト膜 293 は、潜像を転写した後、必要に応じて、加熱してもよい。

【0058】次に、潜像の転写されたフォトレジスト膜 293 を、現像液で現像し、更に、水洗い、乾燥等の工程を経ることにより、図 16 に示すように、第 1 の薄膜導体 231 の群の全体をカバーするようなパターンを有するレジストフレーム 294 が形成される。

【0059】次に、導体膜 282 をめっき電極膜としてフレームめっきを行い、図 17 に示すように、第 2 の薄膜導体 232 を成長させる。第 2 の薄膜導体 232 は、Cu、Au 等のめっき膜として構成する。第 2 の薄膜導体 232 は、第 1 の薄膜導体 231 の間を埋めるように、嵌め込み状態で成膜される。

【0060】次に、レジストフレーム 294 を、有機溶剤を用いた溶解剥離またはアッシングによって除去し、図 18 に示すように、第 2 の薄膜導体 232 を残す。

【0061】次に、第 2 の薄膜導体 232 の外側に残っていた導体膜 282 を、第 2 の薄膜導体 232 をマスクとして、RIE もしくはミリング等のドライエッチング、または、ウェットエッチングにより除去する。これにより、図 19 に示すように、無機絶縁膜 251 が、再び露出するようになる。

【0062】次に、図 20 に示すように、平坦化に供される無機絶縁膜 256 を形成する。無機絶縁膜 256 は、 Al_2O_3 、 SiO_2 等によって構成される。無機絶縁膜 256 はスパッタまたは CVD 等のドライ薄膜形成法によって形成することができる。

【0063】次に、無機絶縁膜 256 を、CMP などにより平坦化する。これにより、第 1 の導体薄膜 231 を覆う無機絶縁膜 251 を、第 1 の導体薄膜 231 の表面から除去し、第 1 の薄膜導体 231 と第 2 の薄膜導体 232 とを、無機絶縁膜 251 によって分離し、第 2 の薄膜導体 232 を、その両側の第 1 の薄膜導体 231-2

31の間に嵌め込んだインサクション薄膜配線構造が得られる(図1、図2参照)。なお、実施例の場合、第2の薄膜導体232が最外側に位置しており、この最外側の第2の薄膜導体232に関しては、当然のことであるが、インサクション構造とはならない。

【0064】図22～図25は、薄膜配線構造を持つマイクロデバイスの製造方法の別の例におけるその一部の工程を示す図である。図22は図4～図9の工程を実行した後の状態を示す図で、図10に対応する。この後、図23に示すように、第1の薄膜導体231をマスクとして、第1の薄膜導体231の間の導体膜281、及び、無機絶縁膜255を、RIEもしくはミリング等のドライエッチング、または、ウエットエッチングにより除去する。これにより、図23に示すように、第1の薄膜導体231の間に支持体16の表面が露出するようになる。

【0065】次に、図24に示すように、第1の薄膜導体231の表面、及び、支持体16の表面を、ほぼ均一な膜厚で覆うように、無機絶縁膜251を、スパッタまたはCVD等によって形成する。

【0066】次に、図25に示すように、無機絶縁膜251の表面に、スパッタまたはCVD等の手段により、めっき電極膜となる導体膜282を形成する。

【0067】この後、図14～図21に示す工程を実行することにより、図1、図2に示したマイクロデバイスが得られる。

【0068】図22～図25に示す工程を経る場合、第1の薄膜導体231と第2の薄膜導体232(図1、図2参照)との膜厚がほぼ等しくなる。

【0069】3. 薄膜インダクタとしてのマイクロデバイス

図26は本発明に係るマイクロデバイスの平面図、図27は図26の23-23線に沿った断面図、図28は図26の24-24線に沿った断面図である。図示実施例は薄膜インダクタとして具体化されたマイクロデバイスを示し、薄膜コイル23と、無機絶縁膜251とを含む。

【0070】薄膜コイル23は、1つの軸Xの周りに周回し、軸Xの方向に巻き進む巻き姿態を有している。薄膜コイル23は、Cu(銅)などの導電金属材料によって構成される。薄膜コイル23は、フレームメッキ法等によって形成される。薄膜コイル23のコイル端末は、端子T1、T2となっている。端子T1、T2の下側には絶縁膜252(図27参照)が存在する。薄膜コイル23は、任意数のコイルターンを持っている。本発明において、コイルターンはコイル膜と同義である。

【0071】また、実施例に示す薄膜コイル23は、軸Xの方向と直交する方向の両端において、3層の薄膜導体を積層(図28参照)し、高さを調整してある。両端における薄膜導体の積層数は、要求される高さに合わせて選定される。

【0072】無機絶縁膜251は、隣接コイルターン間のギャップ幅 α を埋める。無機絶縁膜251は、 Al_2O_3 、 SiO_2 、 AlN またはDLC(ダイヤモンド、ライク、カーボン)等によって構成される。無機絶縁膜251は、スパッタまたはCVD等のドライ薄膜形成法によって形成することができる。

【0073】薄膜コイル23において、順次に隣接する3つのコイルターンの中に位置するコイルターンは、その両側に位置するコイルターン間に生じる間隔Aの内部に、ギャップ幅 α を隔てて挿入されている。ギャップ幅 α は、各コイルターンのコイル幅 β よりも小さく、その内部に存在する無機絶縁膜251によって画定されている。

【0074】図26～図28に示したマイクロデバイス、即ち、薄膜インダクタにおいて、薄膜コイル23は、1つの軸Xの周りに周回し、軸Xの方向に巻き進む巻き姿態を有している。この巻き姿態は、平面状のコイル構造から、コイル周回軸を90度変更した垂直周回構造である。従って、垂直周回構造による利点を得られる。

【0075】また、順次に隣接する3つのコイルターンを抽出し、その中間のコイルターンの両側に位置する2つのコイルターン間の間隔Aを考えたとき、この間隔Aを、従来、レジストフレームの底部幅として残っていた隣接コイルターン間の間隔に対応させることができる。本発明の場合、この間隔Aの内部に中間のコイルがあるので、従来、レジストフレームの底部幅として残っていた隣接コイルターン間の間隔Aの内部に、もう一つのコイルターンをインサートしたインサクションコイル構造が実現される。

【0076】このため、従来と同じ起磁力を確保した上で、コイル長を短縮し、インピーダンス値を低減させ、高周波特性を改善することができる。

【0077】ギャップは、軸Xの方向で見たギャップ幅 α が、同方向で見た各コイルターンのコイル幅 β よりも小さい。このギャップ幅 α は、その内部の無機絶縁膜251の膜厚によって画定されている。無機絶縁膜251は、スパッタまたはCVD等によって形成し得る。したがって、これらの薄膜形成技術の限界まで、ギャップ幅 α を微細化し、コイル周回密度を高めることができる。

【0078】好ましくは、ギャップ幅 α は、0.01～0.05 μm の範囲に設定する。このようなギャップ幅 α を持つ無機絶縁膜251は、スパッタまたはCVDで、確実に形成し得る。また、この範囲であれば、薄膜インダクタへの適用において、必要な電気絶縁を確保し得る。

【0079】好ましくは、隣接コイルターン間のギャップ幅 α 、及び、各コイルターンのコイル幅 β は、 $(1/300) \leq \alpha/\beta \leq (1/5)$

を満たす。

【0080】上記条件式において、ギャップ幅 α を、 $0.01 \sim 0.05 \mu\text{m}$ の範囲に設定した場合、各コイルターンのコイル幅 β は $0.25 \sim 3 \mu\text{m}$ の範囲になる。各コイルターンのコイル幅 β が、このような範囲にあれば、本発明の主要な適用例である薄膜インダクタとしては、十分である。

【0081】図26～図28に示す実施例では、更に、第1の磁性層21及び第2の磁性層22を含んでいる。第1の磁性層21は、支持体を構成する絶縁層16によって支持され、薄膜コイル23の外部に配置されている。絶縁層16は、無機絶縁材料、例えば、 Al_2O_3 、 SiO_2 、 AlN または DLC 等によって構成される。

【0082】図示実施例において、第1の磁性層21は、一面が平面状であって、絶縁層16の一面上に、薄膜コイル23の占有面積よりも広く拡がっている。第2の磁性層22は、薄膜コイル23の内部を、軸Xの方向に貫通している。

【0083】第1及び第2の磁性層21、22は、例えば、 NiFe 、 CoFe 、 FeN または FeZrN 等の磁性材料を用いて構成することができる。第1及び第2の磁性層21、22のそれぞれは単層構造であってもよいし、多層構造であってもよい。第1及び第2の磁性層21、22の各膜厚は、例えば、 $0.5 \sim 3 \mu\text{m}$ の範囲に設定される。このような第1及び第2の磁性層21、22はフレイムメッキ法によって形成できる。

【0084】第1及び第2の磁性層21、22は、薄膜コイル23の外部において、互いに磁気的に結合されている。これにより、第1及び第2の磁性層21、22による閉磁路が形成される。即ち、第1及び第2の磁性層21、22は閉磁路の薄膜コアを構成する。

【0085】更に、図示実施例では、薄膜コイル23は、無機絶縁膜252を介して、第1の磁性層21及び第2の磁性層22と隣接する。無機絶縁膜252の材料組成、形成方法及び膜厚等は、隣接コイルターン間のギャップ幅 α を埋める無機絶縁膜251と同じであるので、説明は省略する。

【0086】図示実施例と異なって、第1及び第2の磁性層21、22は、これを省略することもできる。この場合には、空心タイプの薄膜インダクタとなる。

【0087】更に、図26～図28は、単一の薄膜コイル23を示しているだけであるが、複数の薄膜コイル23の組み合わせであってもよい。複数の薄膜コイル23を有する場合は、個々に独立させてもよいし、直列もしくは並列または直並列等、任意の接続構造を採用することができる。更に、薄膜インダクタは、それ自体として、完結した電子部品の形態であってもよいし、集積回路等において、その一部を構成する要素であってもよい。

【0088】4. 薄膜磁気ヘッドとしてのマイクロデバイス

図29は薄膜磁気ヘッドの斜視図、図30は図29に示した薄膜磁気ヘッドのコイル構造を示す平面図、図31は図30の27-27線に沿った断面図、図32は図30の32-32線に沿った断面図である。図示された薄膜磁気ヘッドは、スライダ1と、書き込み素子2と、読み取り素子3とを含む。

【0089】スライダ1は、媒体対向面側にレール11、12を有し、レールの表面が空気ベアリング面（以下ABSと称する）13、14として利用される。レール11、12は2本に限らない。1～3本のレールを有することがあり、レールを持たない平面となることもある。また、浮上特性改善等のために、媒体対向面に種々の幾何学的形状が付されることもある。何れのタイプのスライダ1であっても、本発明の適用が可能である。また、スライダ1は、レールの表面に、例えば3～8nm程度の層厚を有するDLC等の保護層を備えることもあり、このような場合は保護層の表面がABS13、14となる。スライダ1は、 Al_2O_3 -TiC等である基体15の表面に、 Al_2O_3 、 SiO_2 等の絶縁層16を設けたセラミック構造体である。

【0090】書き込み素子2は誘導型磁気変換素子であり、読み取り素子3はMR素子である。書き込み素子2及び読み取り素子3は、空気の流れ方向F1で見て、レール11、12の一方または両者の空気流出端（トレーリング、エッジ）TRの側に備えられている。書き込み素子2及び読み取り素子3は、スライダ1に備えられ、電磁変換のための端部がABS13、14と近接した位置にある。空気流出端TRの側にある側面には、書き込み素子2に接続された取り出し電極27、28及び読み取り素子3に接続された取り出し電極29、30がそれぞれ設けられている。

【0091】書き込み素子2は、読み取り素子3に対する第2のシールド層を兼ねている第1の磁性層21、第2の磁性層22、薄膜コイル23、アルミナ等であるギャップ層24、無機絶縁膜251、252及び保護層26などを有している。第2のシールド層は、第1の磁性層21から独立して備えられていてもよい。

【0092】薄膜コイル23は、1つの軸Xの周りに周回し、軸Xの方向に巻き進む巻き姿態を有している。薄膜コイル23は、Cu（銅）などの導電金属材料によって構成される。薄膜コイル23はフレイムメッキ法等によって形成される。薄膜コイル23のコイル端部は、端子T1、T2となっている。端子T1、T2はそれぞれ、取り出し電極27、28に接続される。薄膜コイル23は、任意数のコイルターンを持っている。

【0093】薄膜コイル23において、順次に隣接する3つのコイルターンの中間に位置するコイルターンは、その両側に位置するコイルターン間に生じる間隔Aの内部に、ギャップ幅 α を隔てて挿入されている。ギャップ幅 α は、無機絶縁膜251の膜厚によって画定されてい

る。

【0094】無機絶縁膜 251 は、隣接コイルターン間のギャップ幅 α を埋める。無機絶縁膜 251 は、 Al_2O_3 、 SiO_2 、 AlN または DLC 等によって構成される。無機絶縁膜 251 はスパッタまたは CVD 等のドライ薄膜形成法によって形成することができる。

【0095】図 29～図 32 に示したマイクロデバイス、即ち、薄膜磁気ヘッドにおいて、薄膜コイル 23 は、1 つの軸 X の周りに周回し、軸 X の方向に巻き進む巻き姿態を有している。この巻き姿態は、平面状のコイル構造から、コイル周回軸を 90 度変更した垂直周回構造である。従って、垂直周回構造による利点が得られる。

【0096】また、順次に隣接する 3 つのコイルターンを抽出し、その中間のコイルターンの両側に位置する 2 つのコイルターン間の間隔 A を考えたとき、この間隔 A を、従来、レジストフレームの底部幅として残っていた隣接コイルターン間の間隔に対応させることができる。本発明の場合、この間隔 A の内部に中間のコイルがあるので、従来、レジストフレームの底部幅として残っていた隣接コイルターン間の間隔 A の内部に、もう一つの

コイルターンをインサートしたインサージョンコイル構造が実現される。

【0097】このため、従来と同じ起磁力を確保した上で、コイル長を短縮し、インピーダンス値を低減させ、高周波特性を改善することができる。

【0098】ギャップ幅 α は、無機絶縁膜 251 の膜厚によって画定されている。無機絶縁膜 251 は、スパッタまたは CVD 等によって形成し得る。したがって、これらの薄膜形成技術の限界まで、ギャップ幅 α を微細化し、コイル周回密度を高めることができる。

【0099】薄膜磁気ヘッドへの適用においても、ギャップ幅 α は、好ましくは、 $0.01 \sim 0.05 \mu m$ の範囲に設定する。このようなギャップ幅 α を画定するための無機絶縁膜 251 は、スパッタまたは CVD で、確実に形成し得る。また、この範囲であれば、薄膜磁気ヘッドへの適用において、必要な電気絶縁を確保し得る。

【0100】好ましくは、隣接コイルターン間のギャップ幅 α 、及び、各コイルターンのコイル幅 β は、 $(1/300) \leq \alpha/\beta \leq (1/5)$

を満たす。コイル幅 β は、軸 X の方向で見た厚み寸法である。

【0101】上記条件式において、ギャップ幅 α を、 $0.01 \sim 0.05 \mu m$ の範囲に設定した場合、各コイルターンのコイル幅 β は $0.25 \sim 3 \mu m$ の範囲になる。各コイルターンのコイル幅 β が、このような範囲にあれば、薄膜磁気ヘッドとしては、十分である。

【0102】第 1 の磁性層 21 は、絶縁層 33、32 によって支持され、薄膜コイル 23 の外部に配置されている。絶縁層 33、32 は Al_2O_3 、 SiO_2 、 AlN ま

たは DLC 等によって構成される。第 2 の磁性層 22 は、薄膜コイル 23 の内部を、軸 X の方向に貫通している。

【0103】第 1 及び第 2 の磁性層 21、22 は、例えば、 $NiFe$ 、 $CoFe$ 、 FeN または $FeZrN$ 等の磁性材料を用いて構成することができる。第 1 及び第 2 の磁性層 21、22 のそれぞれは単層構造であってもよいし、多層構造であってもよい。第 1 及び第 2 の磁性層 21、22 の多層化は、例えば、特性改善を目的として行われることがある。ポール端の構造に関しても、トラック幅の狭小化、記録能力の向上等の観点から、種々の改良、及び、提案がなされている。第 1 及び第 2 の磁性層 21、22 の各膜厚は、例えば、 $0.5 \sim 3 \mu m$ の範囲に設定される。このような第 1 及び第 2 の磁性層 21、22 はフレームメッキ法によって形成できる。

【0104】第 1 の磁性層 21 及び第 2 の磁性層 22 の先端部は、微小厚みのギャップ層 24 を隔てて対向するポール端となっており、ポール端において書き込みを行なう。本発明においては、これまで提案された何れのポール構造も採用できる。ギャップ層 24 は、非磁性金属層またはアルミナ等の無機絶縁層によって構成される。

【0105】第 2 の磁性層 22 は、更に、第 1 の磁性層 21 との間にインナーギャップを保って、 $ABS13$ 、14 の後方に延び、後方結合部において第 2 の磁性層 22 に結合されている。これにより、第 1 の磁性層 21、第 2 の磁性層 22 及びギャップ層 24 を巡る薄膜磁気回路が完結する。

【0106】更に、図示実施例では、薄膜コイル 23 は、無機絶縁膜 252 を介して、第 1 の磁性層 21 及び第 2 の磁性層 22 と隣接する。無機絶縁膜 252 の材料組成、形成方法及び膜厚等は、隣接コイルターン間のギャップ幅 α を埋める無機絶縁膜 251 と同じであるので、説明は省略する。

【0107】保護層 26 は、書き込み素子 2 の全体を覆っている。保護層 26 は、 Al_2O_3 または SiO_2 等の無機絶縁材料で構成されている。

【0108】読み取り素子 3 の付近には、第 1 のシールド層 31 と、絶縁層 32 と、絶縁層 33 と、第 1 の磁性層 21 として兼用される第 2 のシールド層 21 とが備えられている。第 1 のシールド層 31 は、パーマロイ等によって構成される。読み取り素子 3 は、第 1 のシールド層 31 及び第 2 のシールド層 21 の間に配置されている。読み取り素子 3 は、端面が $ABS13$ 、14 に臨んでいる。

【0109】読み取り素子 3 は、巨大磁気抵抗効果素子（GMR 素子）を含む。GMR 素子は、スピンバルブ膜または強磁性トンネル接合素子の何れかによって構成することができる。

【0110】5. 薄膜磁気ヘッドの製造方法

図 33～図 99 は図 29～図 32 に示した薄膜磁気ヘッ

ドの製造方法を説明する図である。図 26～図 28 に示した薄膜インダクタも、この製造方法に準じて製造される。

【0111】図 33～図 99 に示す薄膜磁気ヘッドの製造方法は、全て、図 33 に示すウエハ 100 の上で実行される。ウエハ 100 の一面上には、読み取り素子製造プロセスを完了した薄膜磁気ヘッド要素 Q11～Qnm が整列されているものとし、薄膜磁気ヘッド要素 Q11～Qnm から選択された 1 つを抽出して、その製造方法を説明する。

【0112】まず、図 34、図 35 に示すように、読み取り素子 3 を埋設した絶縁層 32、33 の表面に第 1 の磁性層 21 を形成する。図 34 は図 33 に示したウエハ上で見た薄膜磁気ヘッド要素の 1 つを示す平面図、図 35 は図 34 の 35-35 線に沿った断面図である。第 1 の磁性層 21 は、NiFe、CoFe、FeN または FeZrN 等の磁性材料を用い、膜厚 0.5～3 μm の範囲となるように形成することが好ましい。また、第 1 の磁性層 21 は、フレームメッキ法等によって形成することができる。

【0113】次に、図 36、図 37 に示すように、第 1 の磁性層 21 の上に、磁極端部層 211 及びバックギャップ層 212 を形成する。図 36 は図 34、図 35 に示した薄膜磁気ヘッド要素に実行された工程を示す平面図、図 37 は図 36 の 37-37 線に沿った断面図である。磁極端部層 211 及びバックギャップ層 212 は、NiFe、CoFe、FeN または FeZrN 等の磁性材料を用い、膜厚 0.5～3 μm の範囲となるように、フレームメッキ法等によって形成することができる。

【0114】次に、図 38、図 39 に示すように、無機絶縁膜 252 を形成する。図 38 は図 36、図 37 に示した工程の後の工程を示す図、図 39 は図 38 の 39-39 線に沿った断面図である。無機絶縁膜 252 は、第 1 の磁性層 21、磁極端部層 211 及びバックギャップ層 212 を覆う。無機絶縁膜 252 は、Al₂O₃、SiO₂、AlN または DLC 等によって構成される。無機絶縁膜 252 は、スパッタまたは CVD 等のドライ薄膜形成法によって形成することができる。無機絶縁膜 252 の膜厚は、0.01～0.05 μm の範囲とすることが好ましい。

【0115】次に、図 40、図 41 に示すように、無機絶縁膜 252 の表面に、複数の第 1 の薄膜導体 231 を、第 1 の間隔 A を隔てて、一方向 X に整列して形成する。図 40 は図 38、図 39 に示した工程の後の工程を示す図、図 41 は図 40 の 41-41 線に沿った断面図である。第 1 の薄膜導体 231 は、帯状に形成される。第 1 の薄膜導体 231 は、例えば、Cu などの導電金属材料によって構成され、フレームメッキ法の適用によって形成される。第 1 の薄膜導体 231 は、図 5～図 11 に図示した工程によって形成される。

【0116】第 1 の薄膜導体 231 は、一方向 X で見たコイル幅 β が 0.25～3 μm の範囲となるように形成する。第 1 の薄膜導体 231 の膜厚は、厚い方が好ましいが、フレームめっき法により形成した場合、コイル幅 β の 2 倍程度が形成可能である。

【0117】次に、図 42、図 43 に示すように、隣接する第 1 の薄膜導体 231-231 間に存在する無機絶縁膜 252 を除去する。図 42 は図 40、図 41 に示した工程の後の工程を示す図、図 43 は図 42 の 43-43 線に沿った断面図である。無機絶縁膜 252 の除去に当たっては、第 1 の薄膜導体 231 をマスクにし、ミリングまたは RIE 等のドライエッチング法を実行する。

【0118】次に、図 44、図 45 に示すように、第 1 の薄膜導体 231 の表面、及び、第 1 の薄膜導体 231-231 間に現れる第 1 の磁性層 21 の表面を、ほぼ均一な膜厚で覆う無機絶縁膜 251 を形成する。図 44 は図 42、図 43 に示した工程の後の工程を示す図、図 45 は図 44 の 45-45 線に沿った断面図である。

【0119】無機絶縁膜 251 は、無機絶縁膜 252 と同様に、Al₂O₃、SiO₂、AlN または DLC 等によって構成される。無機絶縁膜 252 はスパッタまたは CVD 等のドライ薄膜形成法によって形成することができる。無機絶縁膜 252 の膜厚は 0.01～0.05 μm の範囲とすることが好ましい。

【0120】次に、図 46、図 47 に示すように、第 2 の薄膜導体 232 を形成する。図 46 は図 44、図 45 に示した工程の後の工程を示す図、図 47 は図 46 の 47-47 線に沿った断面図である。第 2 の薄膜導体 232 はフレームメッキ法によって形成する。第 2 の薄膜導体 232 は、第 1 の薄膜導体 231 の間に存在する隣接コイルターン間隔 A を埋めるように、嵌め込み状態で成膜される。

【0121】次に、図 48、図 49 に示すように、平坦化に供される無機絶縁膜 253 を形成する。図 48 は図 46、図 47 に示した工程の後の工程を示す図、図 49 は図 48 の 49-49 線に沿った断面図である。無機絶縁膜 253 は、第 1 の薄膜導体 231、第 2 の薄膜導体 232、磁極端部 211 及びバックギャップ 212 の全体を覆って形成する。無機絶縁膜 253 は、Al₂O₃、SiO₂ 等によって構成される。無機絶縁膜 253 はスパッタまたは CVD 等のドライ薄膜形成法によって形成することができる。

【0122】次に、図 50、図 51 に示すように、無機絶縁膜 253 を、CMP などにより平坦化する。図 50 は図 48、図 49 に示した工程の後の工程を示す図、図 51 は図 50 の 51-51 線に沿った断面図である。無機絶縁膜 253 は、バックギャップ層 212 の周囲に残存し、磁極端部層 211 からバックギャップ層 212 が平坦化される。

【0123】次に、図 52～図 54 に示すように、ギャ

ップ層24を形成する。図52は図50、図51に示した工程の後の工程を示す図、図53は図52の53-53線に沿った断面図、図54は図52の54-54線に沿った断面図である。ギャップ層24は、平坦化された無機絶縁膜253、第1及び第2の薄膜導体231、232の上面に設けられている。ギャップ層24は、スパッタまたはCVD等のドライ薄膜形成法によって形成することができる。ギャップ層24は、 Al_2O_3 、 SiO_2 、 AlN または $DL C$ 等によって構成される。ギャップ層24の膜厚は、 $0.01 \sim 0.05 \mu m$ の範囲とすることが好ましい。

【0124】図示していないが、第1の薄膜導体231、第2の薄膜導体232、磁極端部211及びバックギャップ212の全体を覆うギャップ層24を形成した後、バックギャップ層212上のギャップ層24を除去する。ギャップ層24の除去に当たっては、レジストパターンをマスクにして、バックギャップ層212上のギャップ層24をミリングまたは RIE 等のドライエッチング法を実行する。そして、溶剤剥離、アッシングなどによりレジストマスクを除去する。

【0125】次に、図55、図56に示すように、第2の磁性層22が形成される。図55は図52～図54に示した工程の後の工程を示す図、図56は図55の56-56線に沿った断面図である。第2の磁性層22は、フレームメッキ法等によって形成する。第2の磁性層22は、 $NiFe$ 、 $CoFeNi$ 、 $CoFe$ 、 FeN 、 $FeZrN$ 等により構成される。第2の磁性層22の膜厚は、 $0.5 \sim 3 \mu m$ の範囲とすることが好ましい。第2の磁性層22は、ギャップ層24によって支持され、バックギャップ層212で磁気的に結合されている。これにより、第1の磁性層21、第2の磁性層22及びギャップ層24を巡る薄膜磁気回路が完成する。第2の磁性層22は、単層構造であってもよいし、多層構造であってもよい。

【0126】次に、第2の磁性層をマスクにして、ミリング、または RIE などのドライエッチング法を実行して、第2の磁性層22に覆われていない部分のギャップ層24を除去する。

【0127】次に、図57、図58に示すように、無機絶縁膜252を形成する。図57は図55、図56に示した工程の後の工程を示す図、図58は図57の58-58線に沿った断面図である。無機絶縁膜252は、第2の磁性層22上部を覆うように形成される。無機絶縁膜252については、既に言及しているので詳細は省略する。

【0128】次に、図59、図60に示すように、ギャップ層24及び無機絶縁膜252の一部を除去し、第2の薄膜導体232の上部を露出させる。図59は図57、図58に示した工程の後の工程を示す図、図60は図59の60-60線に沿った断面図である。第2の薄

膜導体252の上部の無機絶縁膜252は、予め、第2の薄膜導体252の上部に形成したレジストパターンをマスクにして、ミリングまたは RIE 等のドライエッチング法により、レジストマスクを除去する。その後、溶剤剥離、アッシングなどにより除去する。上記工程により第2の薄膜導体232に開口部を形成する。

【0129】次に、図61、図62に示すように、複数の第3の薄膜導体233を形成する。図61は図59、図60に示した工程の後の工程を示す図、図62は図61の62-62線に沿った断面図である。第3の薄膜導体233は、フレームメッキ法などにより形成され、上記開口部を通し、第2の薄膜導体232に連続して立ち上がる。第3の薄膜導体233は、 Cu などの導電金属材料により構成される。第3の薄膜導体233の膜厚は、 $1.5 \sim 4 \mu m$ の範囲が好ましい。第3の薄膜導体233も、図5～図11に図示した工程に準じて形成される。

【0130】次に、図63、図64に示すように、第3の薄膜導体233をマスクにして、無機絶縁膜252をミリングまたは RIE 等のドライエッチング法により、除去する。図63は図61、図62に示した工程の後の工程を示す図、図64は図63の64-64線に沿った断面図である。

【0131】次に、図65、図66に示すように、無機絶縁膜251を形成する。図65は図63、図64に示した工程の後の工程を示す図、図66は図65の66-66線に沿った断面図である。無機絶縁膜251は、第3の薄膜導体233の表面、及び、第3の薄膜導体233-233間に現れる第1の薄膜導体231の表面を、ほぼ均一な膜厚で覆う。無機絶縁膜251については、既に言及しているので詳細は省略する。

【0132】次に、図67に示すように、第3の薄膜導体233の立ち上がり部分の無機絶縁膜251をマスクにして、第3の薄膜導体233の立ち上がり部分以外の無機絶縁膜251を、ミリングまたは RIE 等のドライエッチング法により、除去する。図67は図65、図66に示した工程の後の工程を示す図である。この工程により、第3の薄膜導体233の上部が露出し、接続部端となる。

【0133】次に、図68に示すように、第4の薄膜導体234を形成する。図68は図67に示した工程の後の工程を示す図である。第4の薄膜導体234は、フレームメッキ法などにより形成する。

【0134】第4の薄膜導体234は、第3の薄膜導体233の表面、及び、第3の薄膜導体233-233間に現れる第1の薄膜導体231の表面を覆う。すなわち、第4の薄膜導体234は、各々側壁に無機絶縁膜251を有する第3の薄膜導体233の間にもはめ込まれる。第3の薄膜導体233と、第4の薄膜導体234とは、前記露出部により電氣的に導通している。第4の薄

膜導体234は、Cuなどの導電金属材料で構成される。第4の薄膜導体234の膜厚は、 $1.5 \sim 4 \mu\text{m}$ の範囲が好ましい。

【0135】次に、図69に示すように、無機絶縁膜でなる平坦化膜20を形成する。図69は図68に示した工程の後の工程を示す図である。平坦化膜20は、スパッタなどにより成膜し、CMP等により平坦化する。平坦化膜20は、 Al_2O_3 、 SiO_2 等により構成される。

【0136】図70は図69に示した工程の後の工程を示す図、図71は図70の71-71線に沿った断面図である。図71に図示するように、第3の薄膜導体233と第4の薄膜導体234との上部は、平坦化されるとともに、露出している。

【0137】次に、図72、図73に示すように、無機絶縁膜252を形成する。図72は図70、図71に示した工程の後の工程を示す図、図73は図72の73-73線に沿った断面図である。無機絶縁膜252は、平坦化膜20、第3の薄膜導体233及び第4の薄膜導体234上部を覆うように形成される。無機絶縁膜252については、既に言及しているので詳細は省略する。

【0138】次に、図74、図75に示すように、無機絶縁膜252の一部を除去し、第3の薄膜導体233の上部を露出させる。図74は図72、図73に示した工程の後の工程を示す図、図75は図74の75-75線に沿った断面図である。第3の薄膜導体233の上部の無機絶縁膜252は、レジストパターンをマスクにして、ミリングまたはRIE等のドライエッチング法により、除去する。その後、第2の薄膜導体232上のレジストマスクを溶剤剥離、アッシングなどにより除去する。上記工程により第3の薄膜導体233に開口部が形成される。

【0139】次に、図76～図78に示すように、複数の第5の薄膜導体235を形成する。図76は図74、図75に示した工程の後の工程を示す図、図77は図76の77-77線に沿った断面図、図78は図76の78-78線に沿った断面図である。

【0140】第5の薄膜導体235は、無機絶縁膜252の表面に、第1の間隔Aを隔てて、一方向Xに整列して複数設けられる。第5の薄膜導体235は、帯状に形成される。第5の薄膜導体235は、例えば、Cuなどの導電金属材料によって構成され、フレームメッキ法の適用によって形成される。フレームメッキ法を適用する場合は、事前に、無機絶縁膜252の表面にシード層を形成しておく。これは、フレームメッキ法における常套手段である。第5の薄膜導体235は、一方向Xで見たコイル幅 β が $0.25 \sim 3 \mu\text{m}$ の範囲となるように形成する。第1の半薄膜導体231の膜厚は、厚い方が好ましいが、フレームメッキ法により形成した場合、コイル幅 β の2倍程度が形成可能である。

【0141】また、図78に示すように、第3の薄膜導体233の露出部(図75参照)に第5の薄膜導体235を形成する。第3の薄膜導体233と、第5の薄膜導体235とは、開口部を介して電氣的に導通している。第5の薄膜導体235も、図5～図11に図示した工程に準じて形成される。

【0142】次に、図79～図81に示すように、無機絶縁膜252を除去する。図79は図76～図78に示した工程の後の工程を示す図、図80は図79の80-80線に沿った断面図、図81は図79の81-81線に沿った断面図である。無機絶縁膜252の除去に当たっては、第5の薄膜導体235をマスクにして、ミリングまたはRIE等のドライエッチング法を実行する。

【0143】次に、図82～図84に示すように、無機絶縁膜251を形成する。図82は図80、図81に示した工程の後の工程を示す図、図83は図82の83-83線に沿った断面図、図84は図82の84-84線に沿った断面図である。

【0144】無機絶縁膜251は、図83に示すように、第2の磁性層22、第5の薄膜導体235及び平坦化膜20の表面を、ほぼ均一な膜厚で覆う。また、無機絶縁膜251は、図84に示すように、平坦化膜20、第5の薄膜導体235、第5の薄膜導体235-235間に現れる第4の薄膜導体234の表面を、ほぼ均一な膜厚で覆う。無機絶縁膜251については、既に言及しているので詳細は省略する。

【0145】次に、図85～図87に示すように、第5の薄膜導体235の立ち上がり部分の無機絶縁膜251をマスクにして、第5の薄膜導体235の立ち上がり部分以外の無機絶縁膜251をドライエッチング法(ミリング法、RIE法など)により、除去する。図85は図82～図84に示した工程の後の工程を示す図、図86は図85の86-86線に沿った断面図、図87は図85の87-87線に沿った断面図である。その後、レジストマスクを溶剤剥離、アッシングなどにより除去する。このとき、上部磁極上に相当する部分にもレジストマスクを形成し、上部磁極上に相当する部分にも無機絶縁膜を残すようにする。この工程により、平坦化膜20と、第5の薄膜導体235-235間に現れる第4の薄膜導体234と、第5の薄膜導体235の上部とが露出し、接続部端となる。

【0146】次に、図88に示すように、第6の薄膜導体236を形成する。図88は図85～図87に示した工程の後の工程を示す図である。第6の薄膜導体236は、フレームメッキ法などにより形成する。第6の薄膜導体236は、各々側壁に無機絶縁膜251を有する第5の薄膜導体235の間にもはめ込まれる。第5の薄膜導体235と、第6の薄膜導体236とは、電氣的に導通していない。第6の薄膜導体236は、Cuなどの導電金属材料で構成される。第6の薄膜導体236の膜厚

は、好ましくは0.5～3 μ mの範囲である。

【0147】また、図89について図88と同様に、第6の薄膜導体236を形成する。図89は図88に示した工程の後の工程を示す図である。但し、図89において第6の薄膜導体236は、第4の薄膜導体234、第5の薄膜導体235と、電氣的に導通している。

【0148】次に図90及び図91に示すように、平坦化膜260を形成する。図90は図89に示した工程の後の工程を示す図、図91は図90に示した工程の後の工程を示す図である。平坦化膜260は、スパッタなどにより成膜され、平坦化膜260により全面が覆われたのち、CMP等により平坦化する。平坦化膜260は、 Al_2O_3 、 SiO_2 等で構成される。

【0149】図92は図91に示した工程の後の工程を示す図、図93は図92の93-93線に沿った断面図、図94は図92の94-94線に沿った断面図である。図92～図94は、図90及び図91で示す工程により平坦化された状態を示す。

【0150】次に図95及び図96に示すように、保護層26を形成する。図95は図92～図94に示した工程の後の工程を示す断面図、図96は図95に示した工程の後の工程を示す断面図である。保護層26は、スパッタなどにより成膜され、CMPなどにより平坦化される。保護層26は、 Al_2O_3 、 SiO_2 等により構成される。

【0151】上述した工程を経ることにより、図29～図32に示した構造を有する薄膜磁気ヘッド要素が、ウエハ（図33参照）上に形成される。その他、電極取り出し配線、パンプ層、パンプ保護層などは別途作成する。説明は省略するが、図26～図28に示した薄膜インダクタ等の他のマイクロデバイスも、同様の工程を経て製造できる。

【0152】6. 薄膜磁気ヘッドを用いた磁気ヘッド装置及び磁気記録再生装置本発明は、更に、磁気ヘッド装置及び磁気記録再生装置についても開示する。まず、図97は本発明に係る磁気ヘッド装置の一部を示す正面図、図98は図97に示した磁気ヘッド装置の底面図である。磁気ヘッド装置は、薄膜磁気ヘッド4と、ヘッド支持装置5とを含んでいる。薄膜磁気ヘッド4は、図6～図9を参照して説明にした本発明に係る薄膜磁気ヘッドである。

【0153】ヘッド支持装置5は、金属薄板でなる支持体53の長手方向の一端にある自由端に、同じく金属薄板でなる可撓体51を取付け、この可撓体51の下面に薄膜磁気ヘッド4を取付けた構造となっている。

【0154】可撓体51は、支持体53の長手方向軸線と略平行して伸びる2つの外側枠部55、56と、支持体53から離れた端において外側枠部55、56を連結する横枠54と、横枠54の略中央部から外側枠部55、56に略平行するように延びていて先端を自由端と

した舌状片52とを有する。

【0155】舌状片52のほぼ中央部には、支持体53から隆起した、例えば半球状の荷重用突起57が設けられている。この荷重用突起57により、支持体53の自由端から舌状片52へ荷重力が伝えられる。

【0156】舌状片52の下面に薄膜磁気ヘッド4を接着等の手段によって取付けてある。薄膜磁気ヘッド4は、空気流出側端側が横枠54の方向になるように、舌状片52に取付けられている。本発明に適用可能なヘッド支持装置5は、上記実施例に限らない。

【0157】図99は本発明に係る磁気記録再生装置の平面図である。図示された磁気記録再生装置は、磁気ヘッド装置6と、磁気ディスク7とを含む。磁気ヘッド装置6は図97、図98に図示したものである。磁気ヘッド装置6は、ヘッド支持装置5の一端がアーム9の一端に結合され、アーム9の他端がボイスコイル等を含む位置決め装置8によって支持され、かつ、駆動される。薄膜磁気ヘッド4は、ヘッド支持装置5の自由端側において、ヘッド支持装置5によって支持され、磁気ディスク7の磁気記録面と対向するように配置される。

【0158】磁気ディスク7が、図示しない駆動装置により、矢印F1の方向に回転駆動されると、薄膜磁気ヘッド4が、微小浮上量で、磁気ディスク7の面から浮上する。ヘッド支持装置5の先端部に取り付けられた薄膜磁気ヘッド4は、磁気ディスク7の径方向に駆動される。そして、ヘッド支持装置5を駆動する位置決め装置8により、薄膜磁気ヘッド4が、磁気ディスク7上の所定のトラック位置に位置決めされ、磁気記録の読み出し、書き込みが行われる。

【0159】以上、好ましい実施例を参照して本発明の内容を具体的に説明したが、本発明の基本的技術思想及び教示に基づいて、当業者であれば、種々の変形態様を探り得ることは自明である。

【0160】

【発明の効果】以上述べたように、本発明によれば、次のような効果を得ることができる。

(a) 配線密度を高め、素子密度を向上し得るマイクロデバイス、特に、半導体デバイスを提供することができる。

(b) 必要な起磁力を確保した上で、コイル長を短縮し、インピーダンス値を低減させ、高周波特性を改善したマイクロデバイス、特に、薄膜磁気ヘッド及び薄膜インダクタを提供することができる。

(c) コイル周回密度を高め、磁気効率を改善し得るマイクロデバイス、特に、薄膜インダクタまたは薄膜磁気ヘッドを提供することができる。

【図面の簡単な説明】

【図1】本発明に係るマイクロデバイスの平面図である。

【図2】図1の2-2線に沿った断面図である。

【図 3】図 1、図 2 に示したマイクロデバイスの製造方法を示す図である。

【図 4】図 3 に示した工程の後の工程を示す図である。

【図 5】図 4 に示した工程の後の工程を示す図である。

【図 6】図 5 に示した工程の後の工程を示す図である。

【図 7】図 6 に示した工程の後の工程を示す図である。

【図 8】図 7 に示した工程の後の工程を示す図である。

【図 9】図 8 に示した工程の後の工程を示す図である。

【図 10】図 9 に示した工程の後の工程を示す図である。

【図 11】図 10 に示した工程の後の工程を示す図である。

【図 12】図 11 に示した工程の後の工程を示す図である。

【図 13】図 12 に示した工程の後の工程を示す図である。

【図 14】図 13 に示した工程の後の工程を示す図である。

【図 15】図 14 に示した工程の後の工程を示す図である。

【図 16】図 15 に示した工程の後の工程を示す図である。

【図 17】図 16 に示した工程の後の工程を示す図である。

【図 18】図 17 に示した工程の後の工程を示す図である。

【図 19】図 18 に示した工程の後の工程を示す図である。

【図 20】図 19 に示した工程の後の工程を示す図である。

【図 21】図 20 に示した工程の後の工程を示す図である。

【図 22】本発明に係るマイクロデバイスの別の製造方法を示す図である。

【図 23】図 22 に示した工程の後の工程を示す図である。

【図 24】図 23 に示した工程の後の工程を示す図である。

【図 25】図 24 に示した工程の後の工程を示す図である。

【図 26】本発明に係る薄膜コイルとしてのデバイスを示す平面図である。

【図 27】図 26 の 27-27 線に沿った断面図である。

【図 28】図 26 の 28-28 線に沿った断面図である。

【図 29】本発明に係る薄膜磁気ヘッドとしてのマイクロデバイスである。

【図 30】図 29 に示した薄膜磁気ヘッドの薄膜コイル構造を拡大して示す平面図である。

【図 31】図 30 の 31-31 線に沿った断面図である。

【図 32】図 30 の 32-32 線に沿った断面図である。

【図 33】図 29～図 32 に図示した薄膜磁気ヘッドの製造方法が実行されるウエハの斜視図である。

【図 34】図 33 に示したウエハ上で見た薄膜磁気ヘッド要素の 1 つを示す平面図である。

【図 35】図 34 の 35-35 線に沿った断面図である。

【図 36】図 34、図 35 に示した薄膜磁気ヘッド要素に実行された工程を示す平面図である。

【図 37】図 36 の 37-37 線に沿った断面図である。

【図 38】図 36、図 37 に示した工程の後の工程を示す図である。

【図 39】図 38 の 39-39 線に沿った断面図である。

【図 40】図 38、図 39 に示した工程の後の工程を示す図である。

【図 41】図 40 の 41-41 線に沿った断面図である。

【図 42】図 40、図 41 に示した工程の後の工程を示す図である。

【図 43】図 42 の 43-43 線に沿った断面図である。

【図 44】図 42、図 43 に示した工程の後の工程を示す図である。

【図 45】図 44 の 45-45 線に沿った断面図である。

【図 46】図 44、図 45 に示した工程の後の工程を示す図である。

【図 47】図 46 の 47-47 線に沿った断面図である。

【図 48】図 46、図 47 に示した工程の後の工程を示す図である。

【図 49】図 48 の 49-49 線に沿った断面図である。

【図 50】図 48、図 49 に示した工程の後の工程を示す図である。

【図 51】図 50 の 51-51 線に沿った断面図である。

【図 52】図 50、図 51 に示した工程の後の工程を示す図である。

【図 53】図 52 の 53-53 線に沿った断面図である。

【図 54】図 52 の 54-54 線に沿った断面図である。

【図 55】図 52～図 54 に示した工程の後の工程を示す図である。

【図56】図55の56-56線に沿った断面図である。
 【図57】図55、図56に示した工程の後の工程を示す図である。
 【図58】図57の58-58線に沿った断面図である。
 【図59】図57、図58に示した工程の後の工程を示す図である。
 【図60】図59の60-60線に沿った断面図である。
 【図61】図59、図60に示した工程の後の工程を示す図である。
 【図62】図61の62-62線に沿った断面図である。
 【図63】図61、図62に示した工程の後の工程を示す図である。
 【図64】図63の64-64線に沿った断面図である。
 【図65】図63、図64に示した工程の後の工程を示す図である。
 【図66】図65の66-66線に沿った断面図である。
 【図67】図65、図66に示した工程の後の工程を示す図である。
 【図68】図67に示した工程の後の工程を示す図である。
 【図69】図68に示した工程の後の工程を示す図である。
 【図70】図69に示した工程の後の工程を示す図である。
 【図71】図70の71-71線に沿った断面図である。
 【図72】図70、図71に示した工程の後の工程を示す図である。
 【図73】図72の73-73線に沿った断面図である。
 【図74】図72、図73に示した工程の後の工程を示す図である。
 【図75】図74の75-75線に沿った断面図である。
 【図76】図74、図75に示した工程の後の工程を示す図である。
 【図77】図76の77-77線に沿った断面図である。
 【図78】図76の78-78線に沿った断面図である。

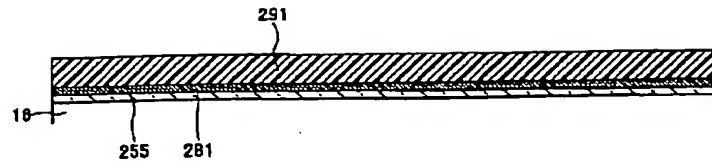
【図79】図76～図78に示した工程の後の工程を示す図である。
 【図80】図79の80-80線に沿った断面図である。
 【図81】図79の81-81線に沿った断面図である。
 【図82】図80、図81に示した工程の後の工程を示す図である。
 【図83】図82の83-83線に沿った断面図である。
 【図84】図82の84-84線に沿った断面図である。
 【図85】図82～図84に示した工程の後の工程を示す図である。
 【図86】図85の86-86線に沿った断面図である。
 【図87】図85の87-87線に沿った断面図である。
 【図88】図85～図87に示した工程の後の工程を示す図である。
 【図89】図88に示した工程の後の工程を示す図である。
 【図90】図89に示した工程の後の工程を示す図である。
 【図91】図90に示した工程の後の工程を示す図である。
 【図92】図91に示した工程の後の工程を示す図である。
 【図93】図92の93-93線に沿った断面図である。
 【図94】図92の94-94線に沿った断面図である。
 【図95】図92～図94に示した工程の後の工程を示す断面図である。
 【図96】図95に示した工程の後の工程を示す断面図である。
 【図97】本発明に係る磁気ヘッド装置の一部を示す正面図である。
 【図98】図97に示した磁気ヘッド装置の底面図である。
 【図99】本発明に係る磁気記録再生装置の平面図である。
 【符号の説明】
 23 薄膜コイル
 α ギャップ幅
 β 薄膜導体幅またはコイルターン幅

【図3】

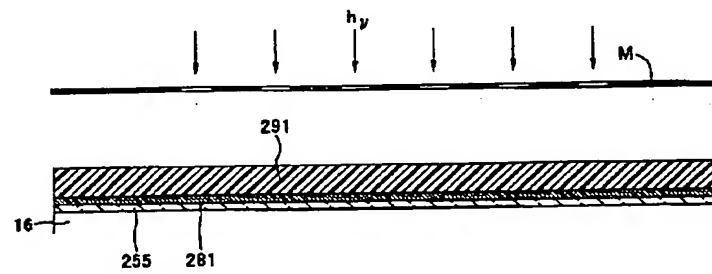
Fig. 10 is a cross-sectional view of a device. It shows a thin layer 255 on a substrate 16. The layer 255 is depicted with a hatched pattern, indicating a specific material or structure. The substrate 16 is shown as a solid line at the bottom.

A cross-sectional view of a substrate 10. A thin layer 255 is disposed on the top surface of the substrate 10. A textured layer 281 is disposed on the top surface of the thin layer 255.

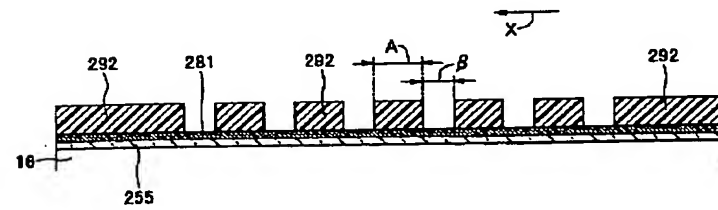
【図6】



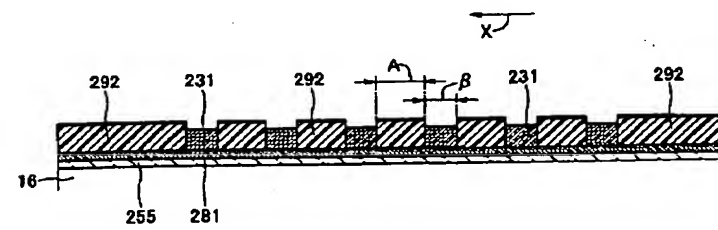
【図7】



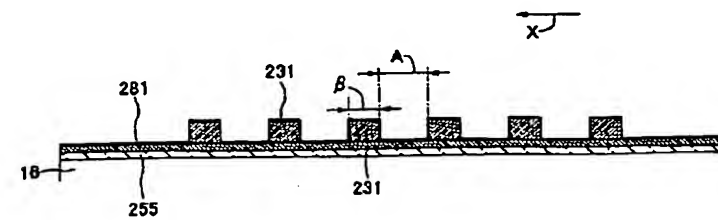
【図8】



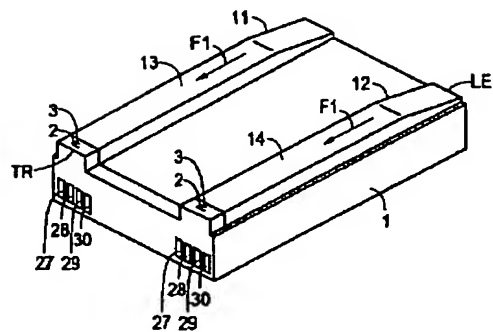
【図9】



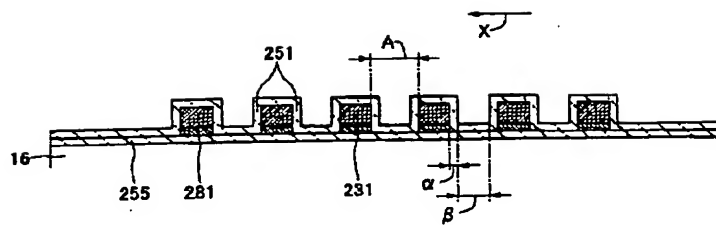
【図10】



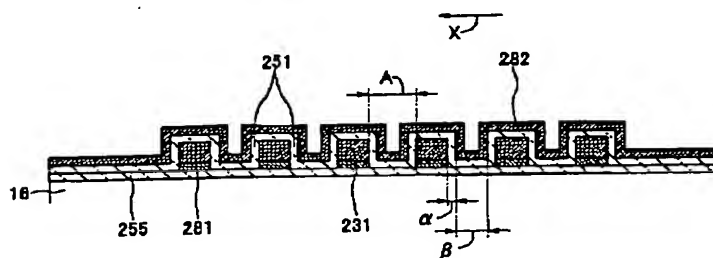
【图 29】



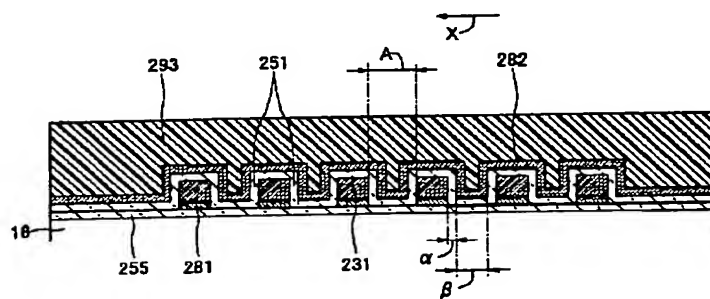
【图 1 2】

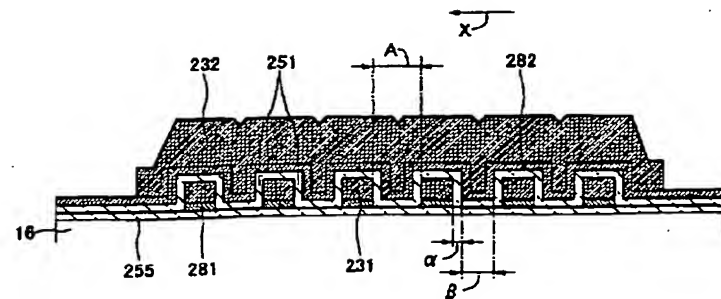
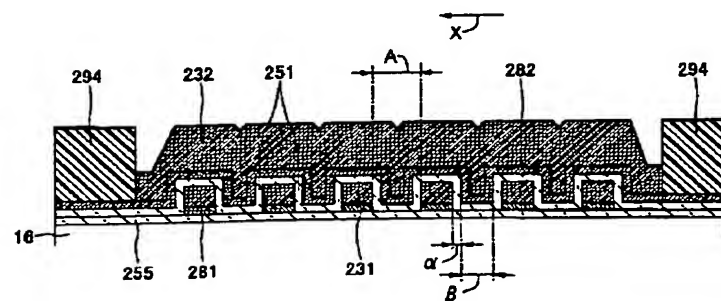
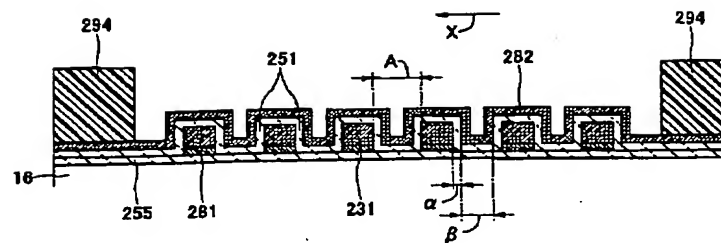
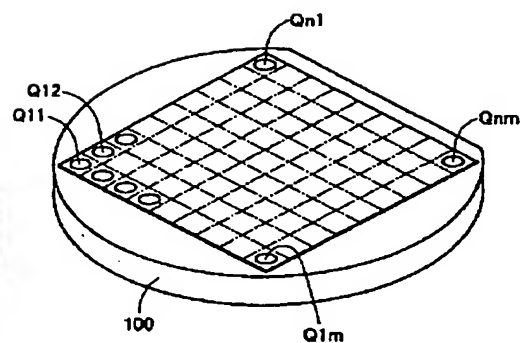
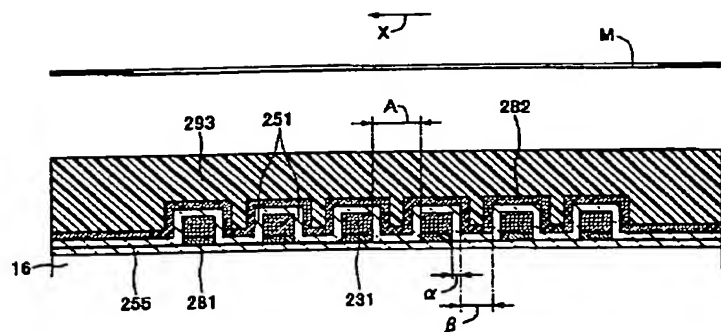


【图 13】

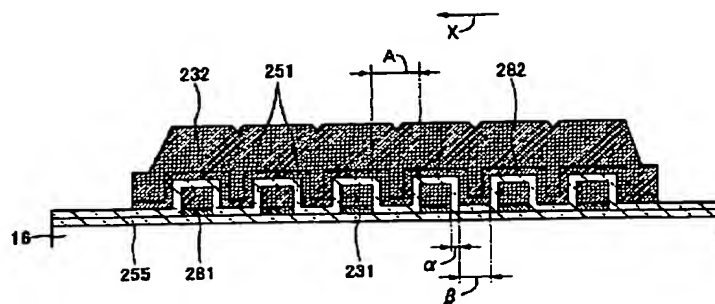


【图 1-4】

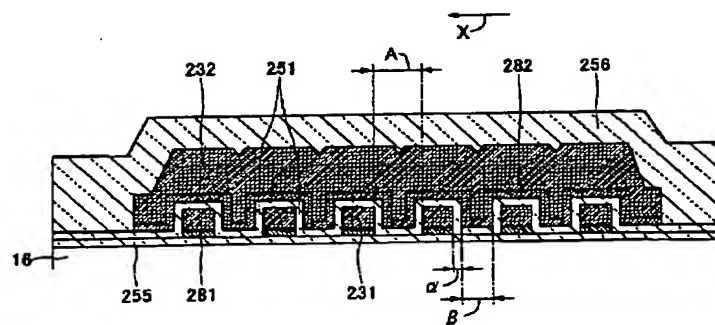




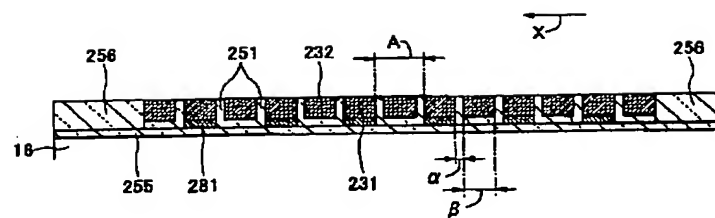
【図 19】



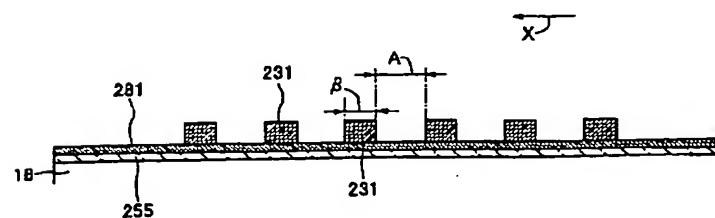
【図 20】



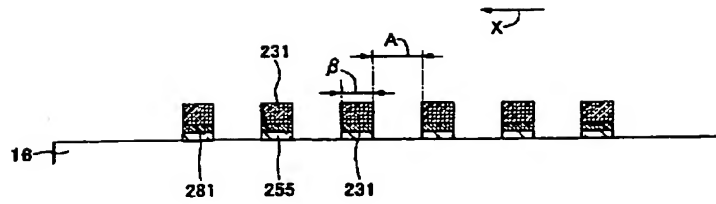
【図 21】



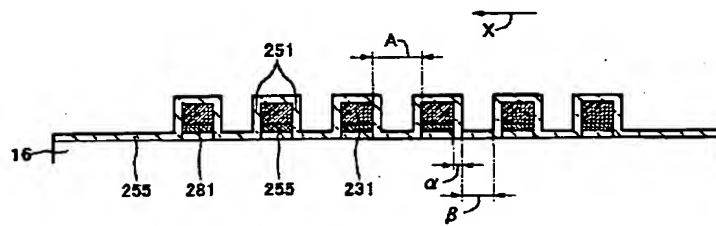
【図 22】



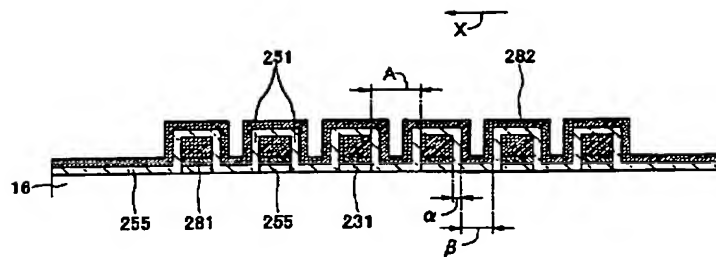
【図23】



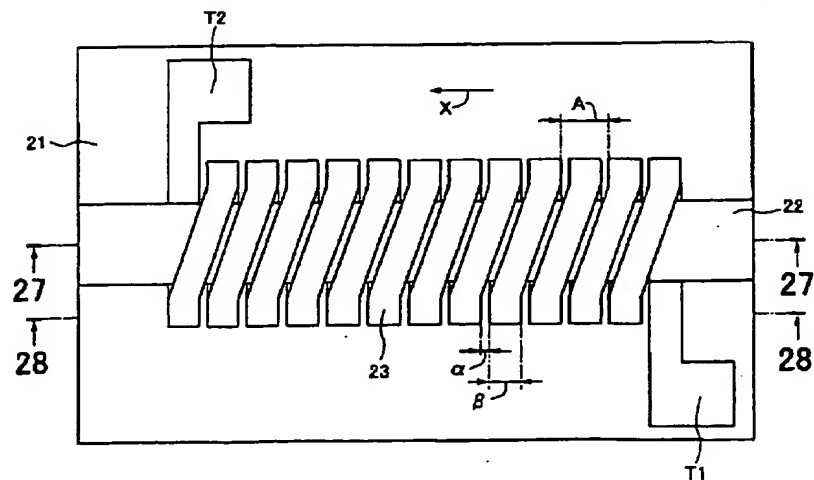
【図24】



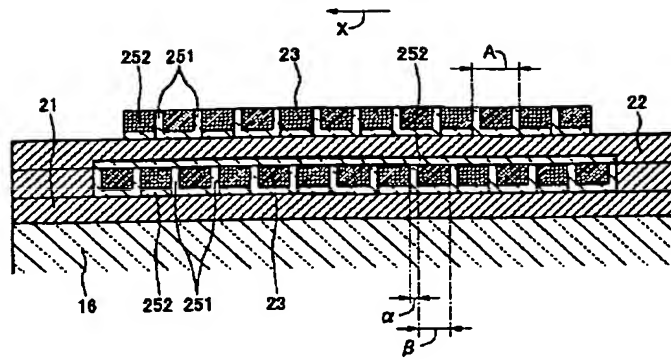
【図25】



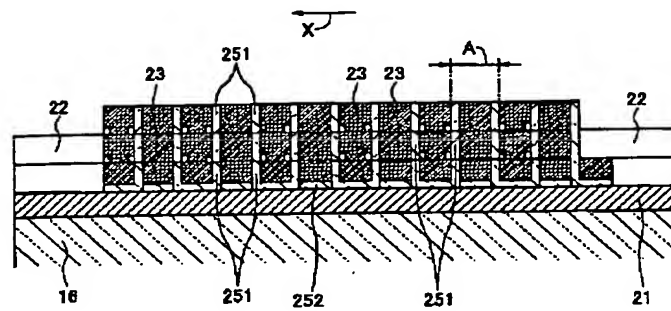
【図26】



【図27】



【図28】



【図30】

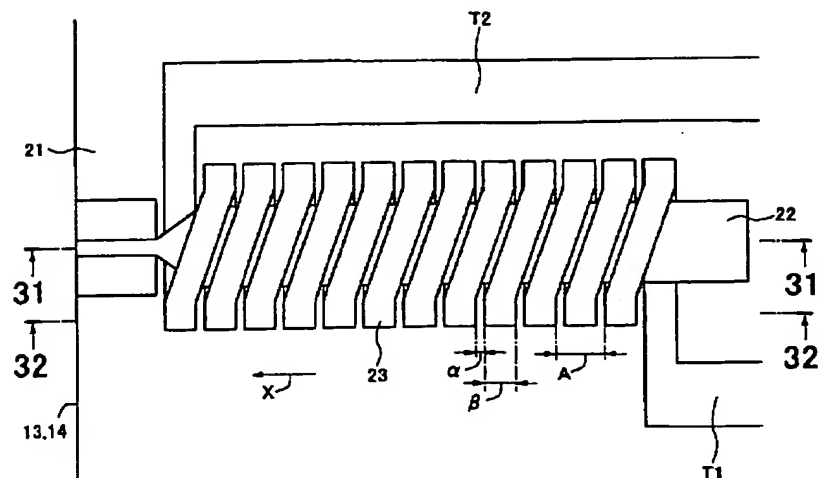
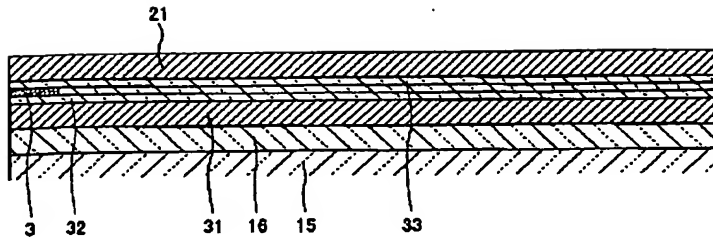


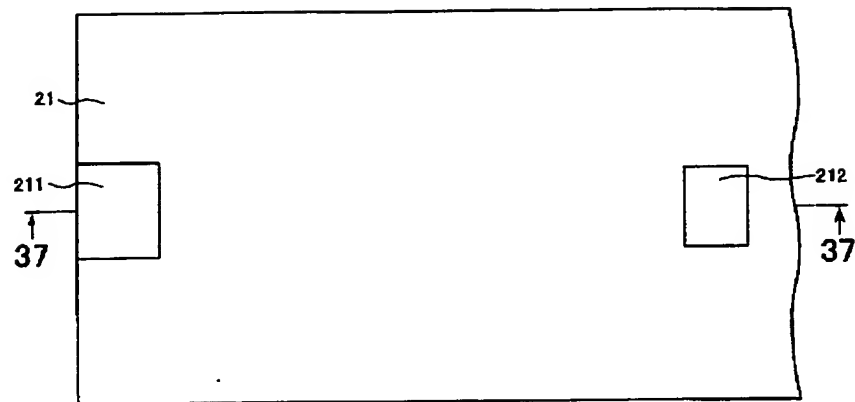
Fig. 1 is a cross-sectional view of a semiconductor device. The device consists of a substrate with multiple layers labeled 1, 31, 32, and 33. A top layer is labeled 26. A central region, labeled 21, contains a grid of rectangular elements. The elements are connected by lines labeled 252. The grid elements are labeled 23 and 251. A dimension line A1 is shown above the grid.

Figure 1 is a schematic diagram of a rectangular sheet 21. A horizontal line 35 is drawn across the sheet, with arrows pointing to it from the labels 21 and 35 on both the left and right sides.

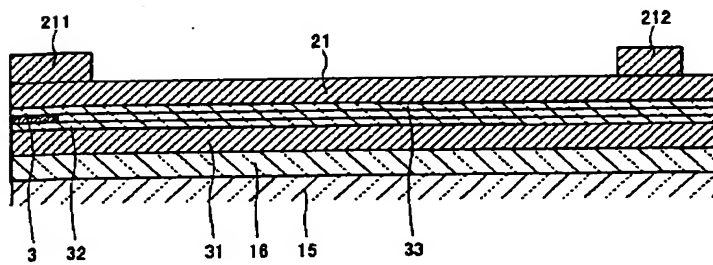
【図35】



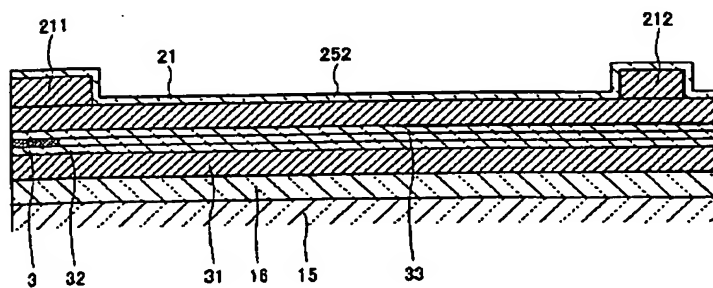
【図36】



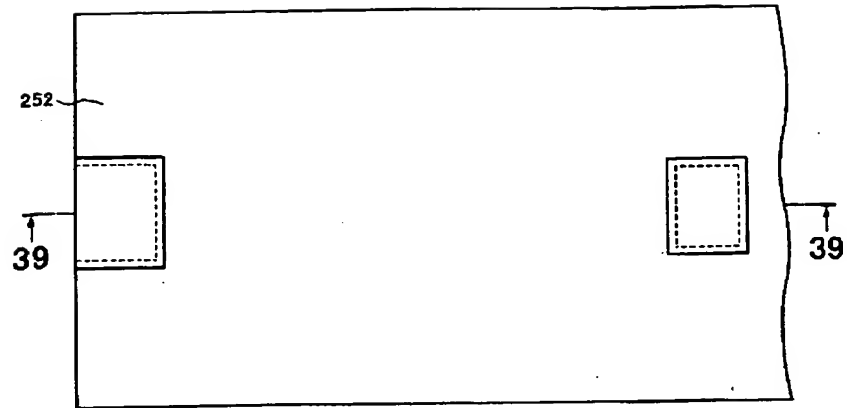
【図37】



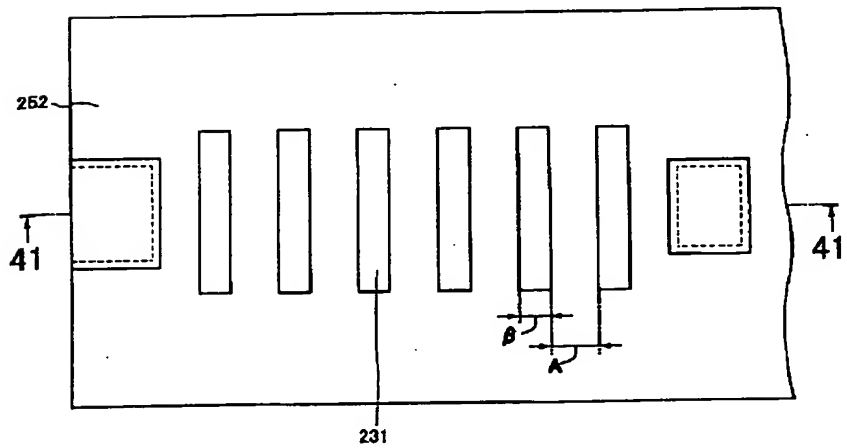
【図39】



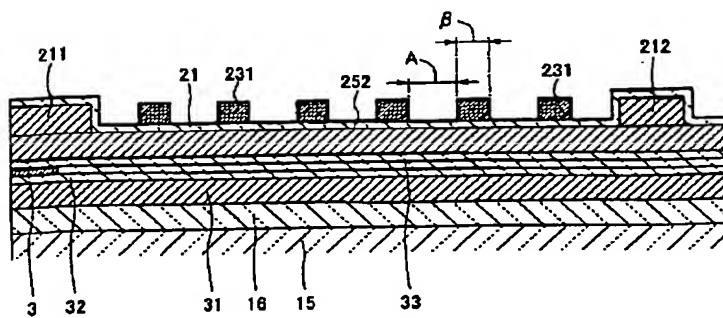
【図38】



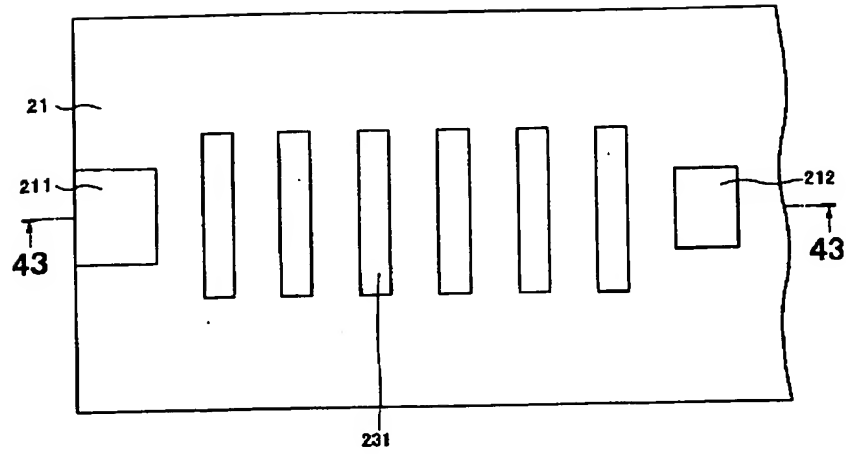
【図40】



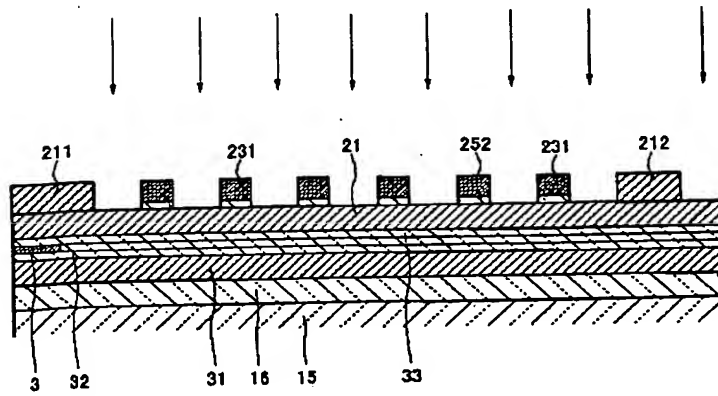
【図41】



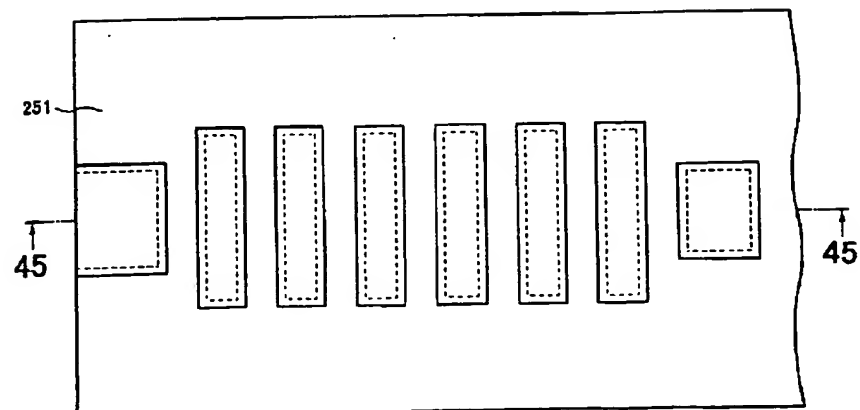
【図42】



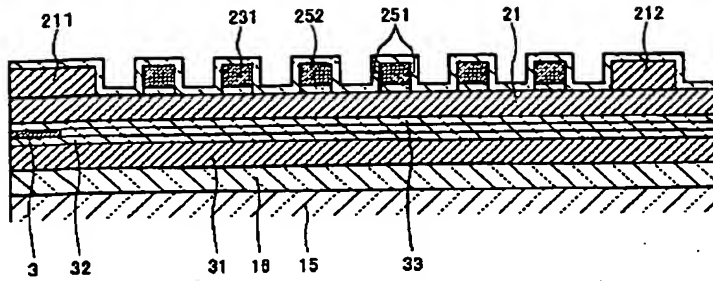
【図43】



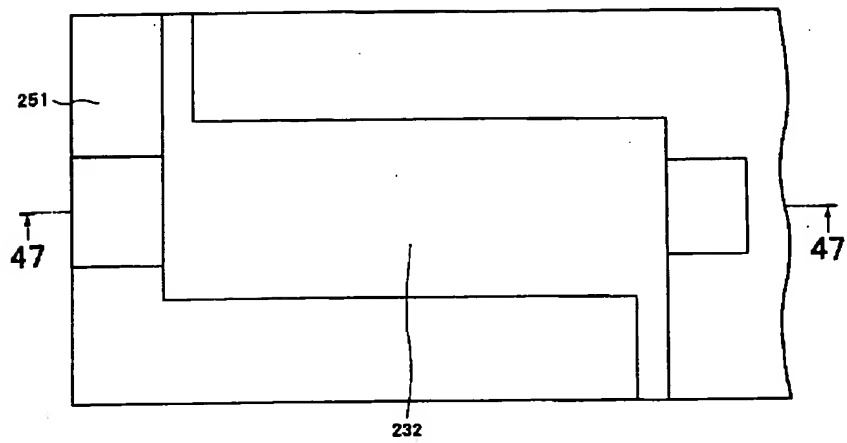
【図44】



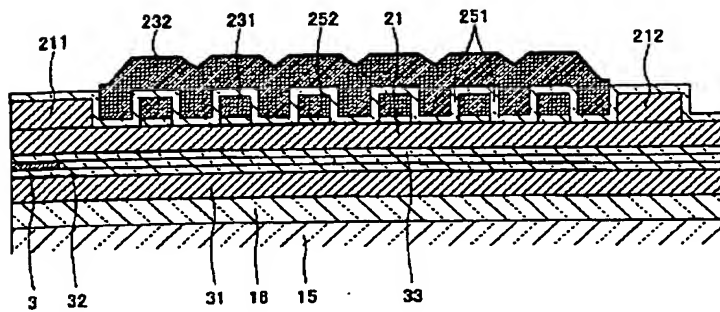
【図45】



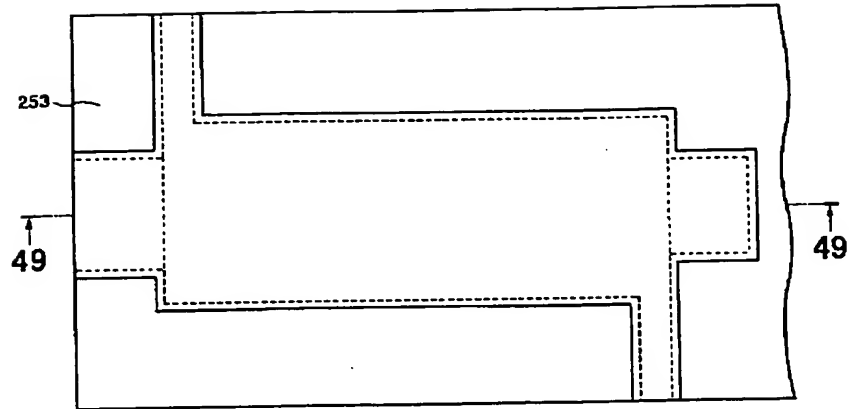
【図46】



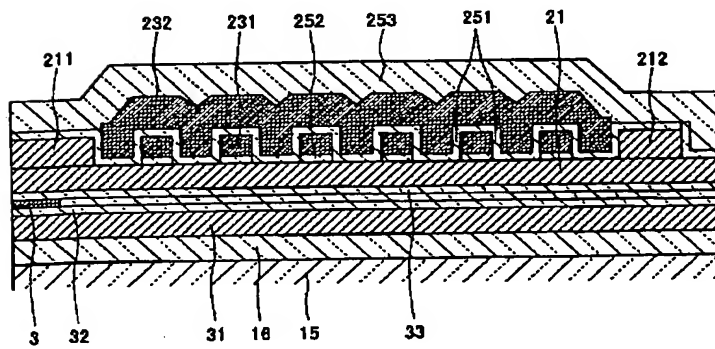
【図47】



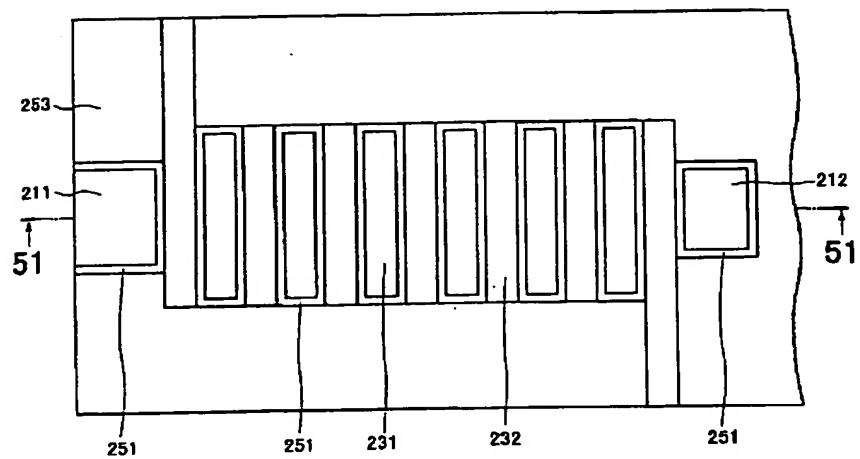
【図 48】



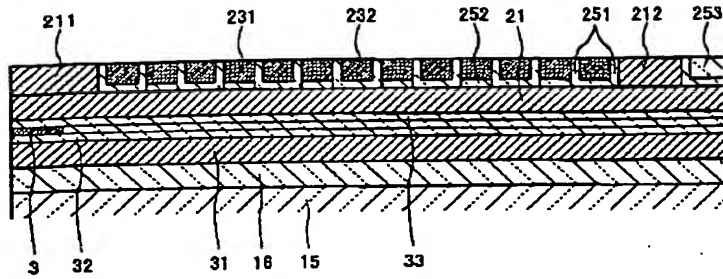
【図 49】



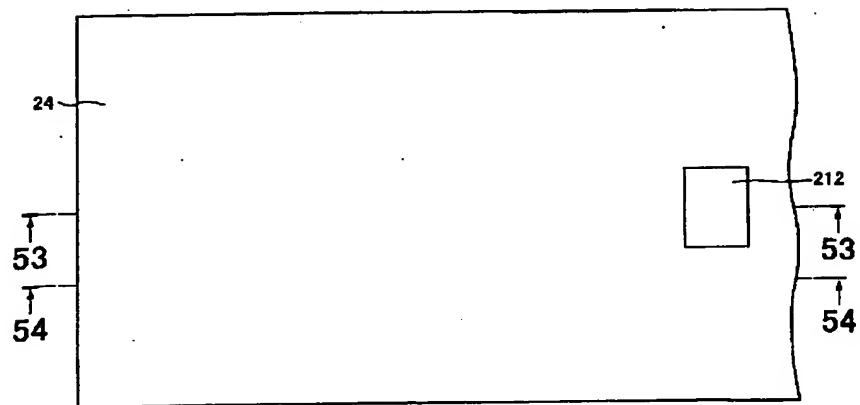
【図 50】



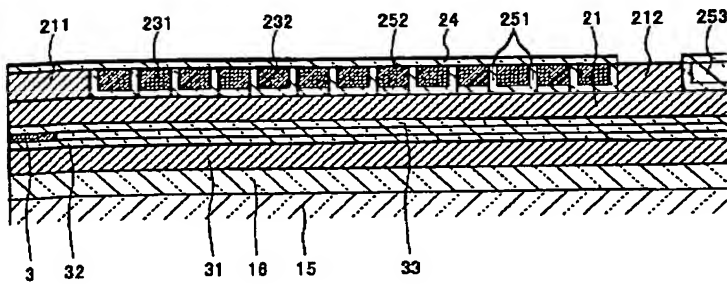
【図 5 1】



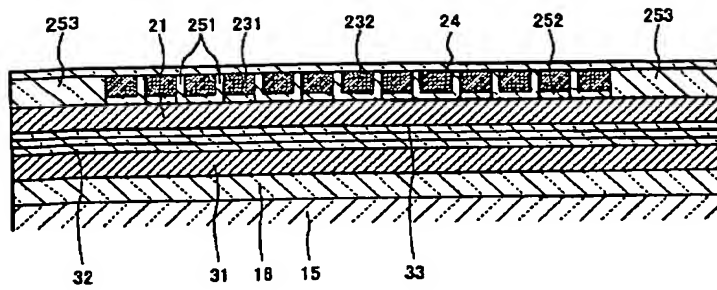
【図 5 2】



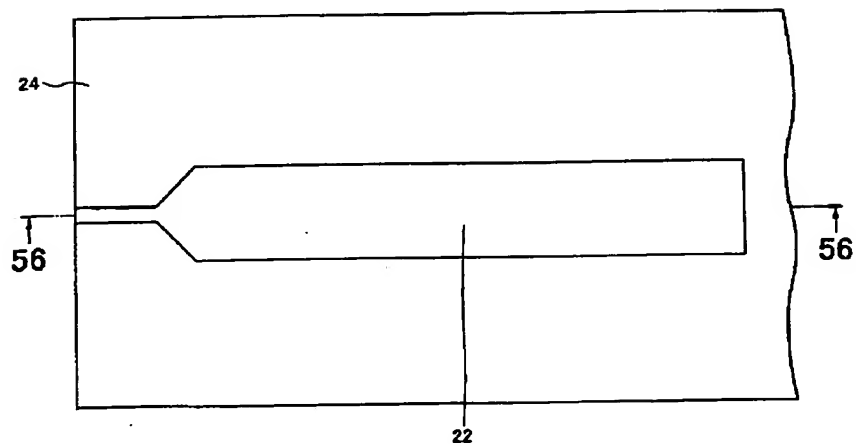
【図 5 3】



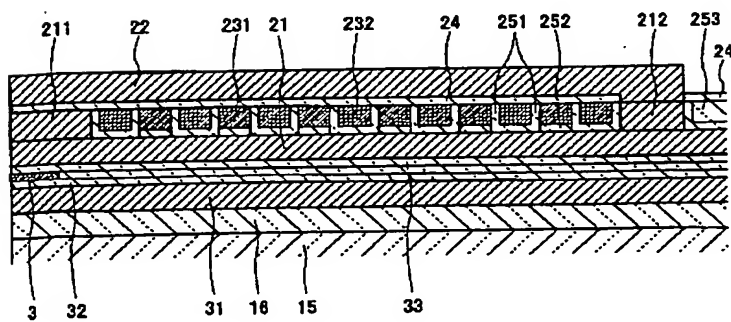
【図54】



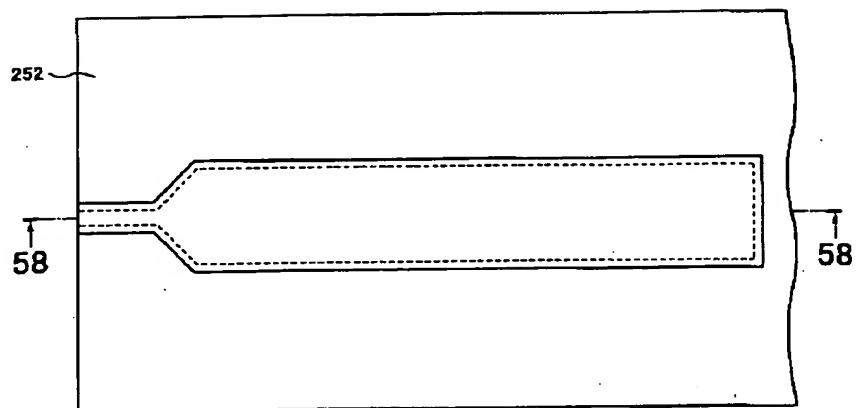
【図55】



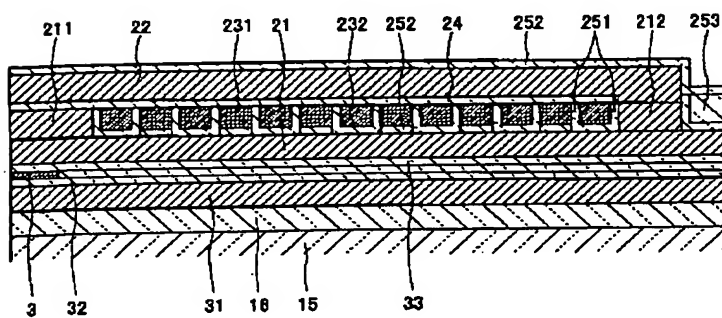
【図56】



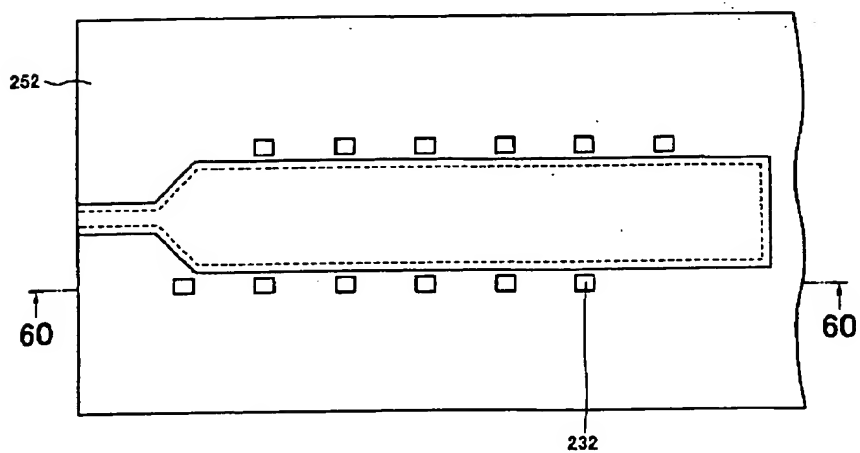
【図57】



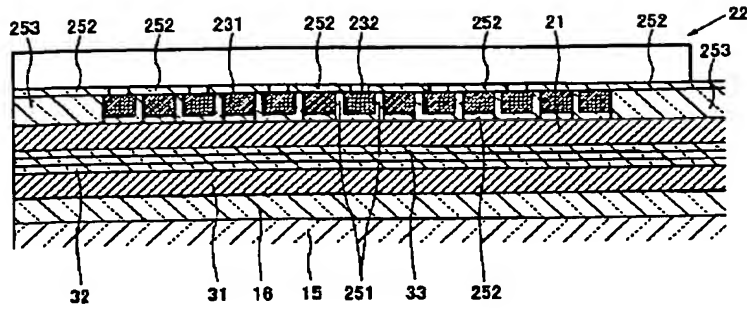
【図58】



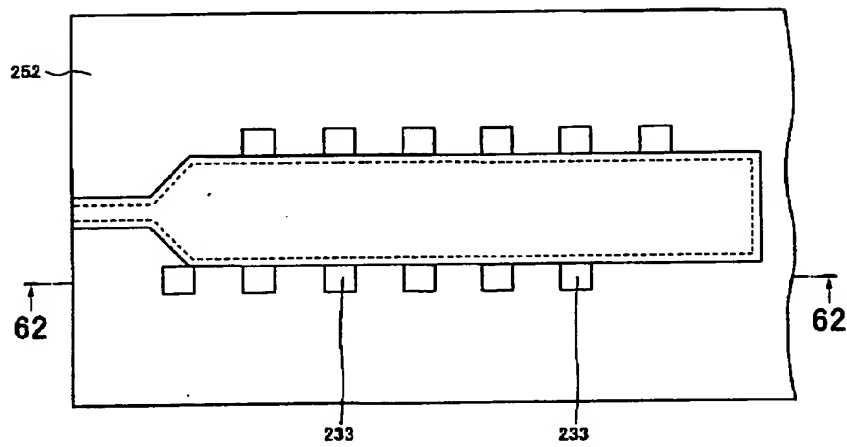
【図59】



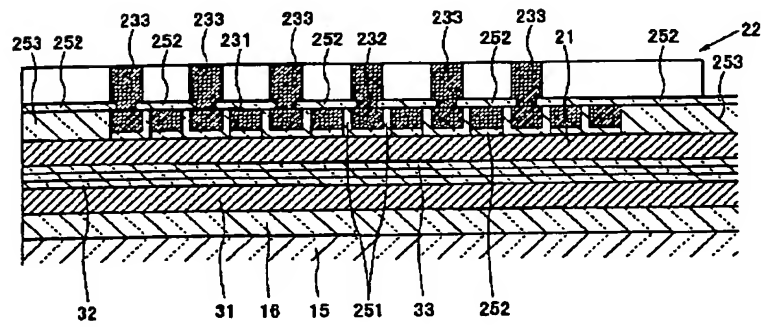
【図 60】



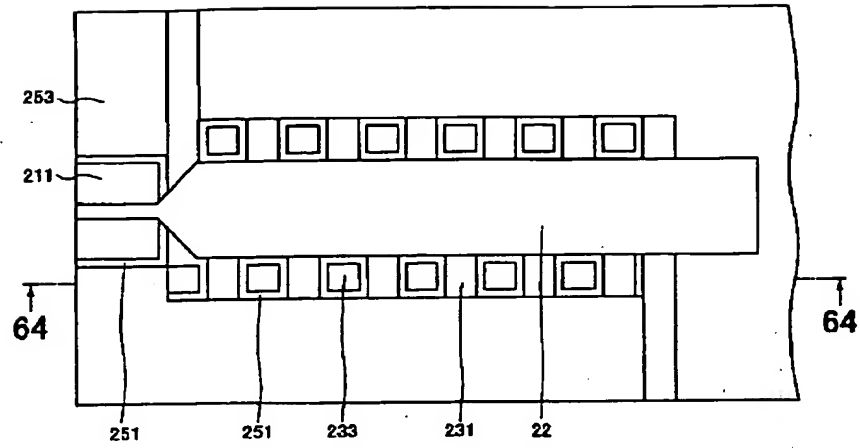
【図 61】



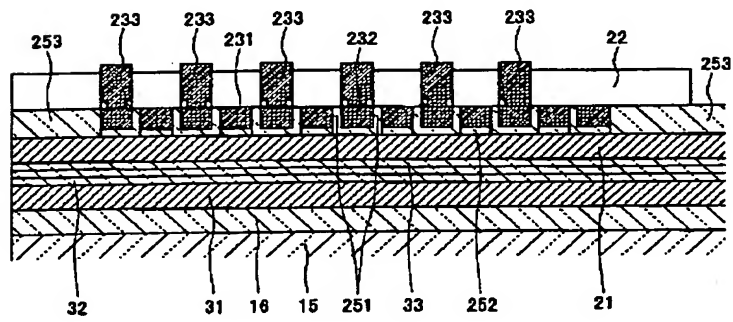
【図 62】



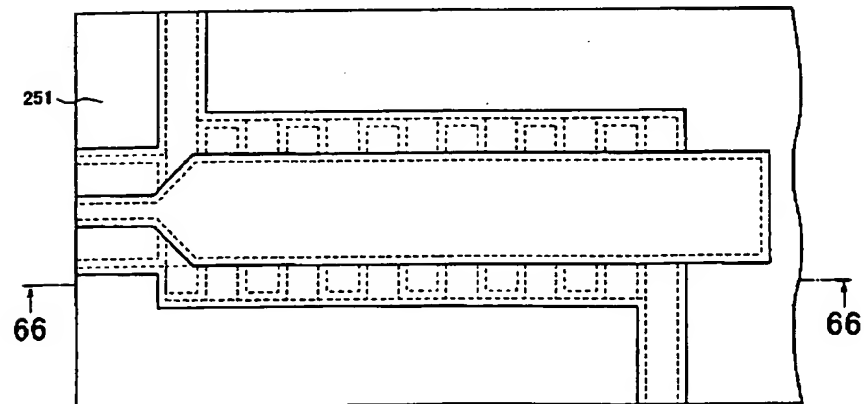
【図63】



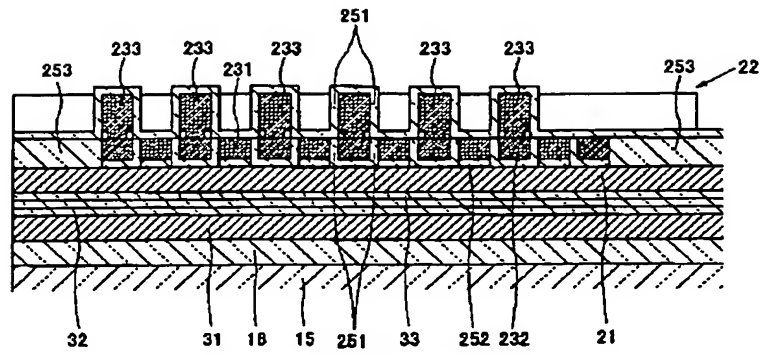
【図64】



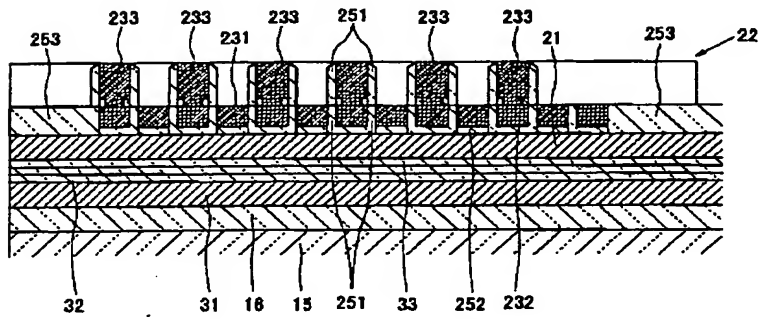
【図65】



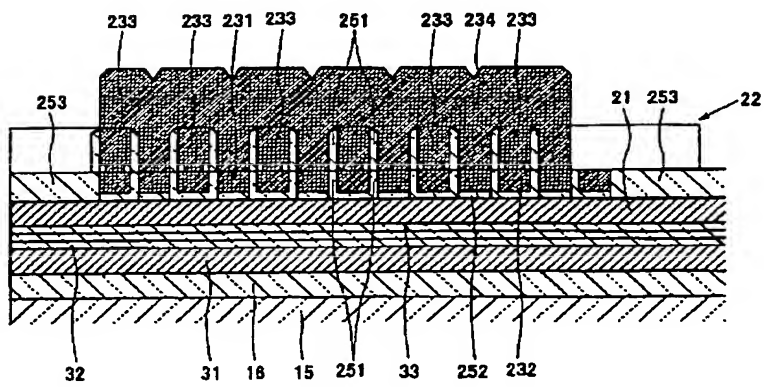
【図66】



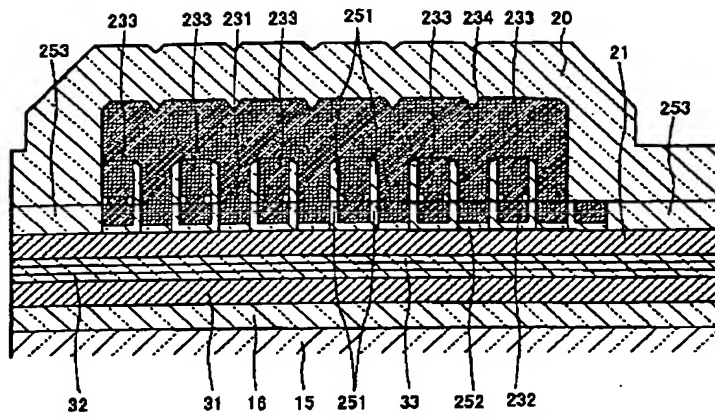
【図67】



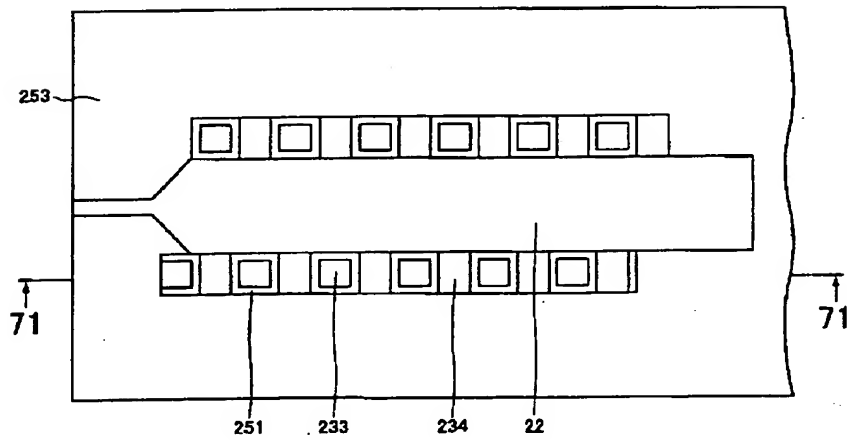
【図68】



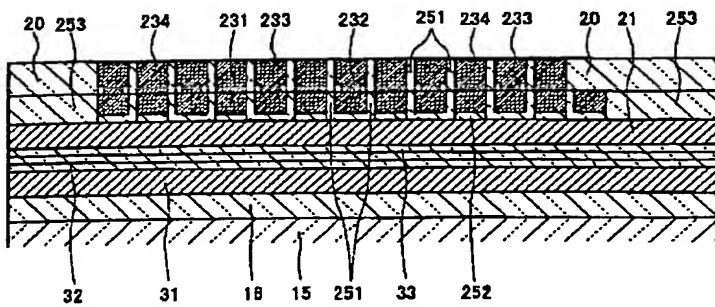
【図 69】



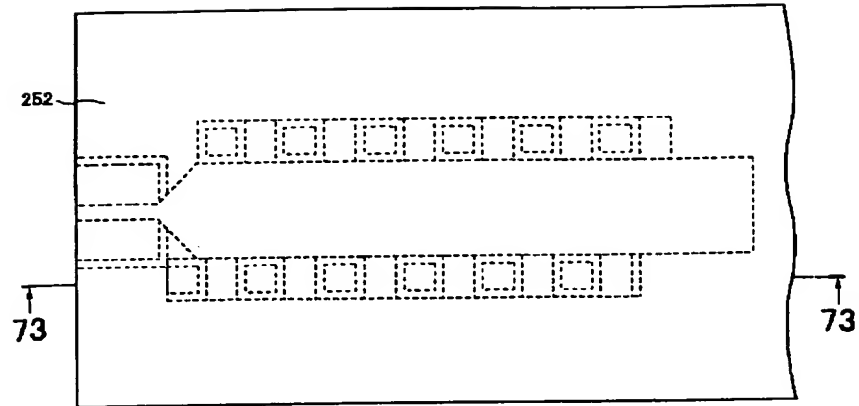
【図 70】



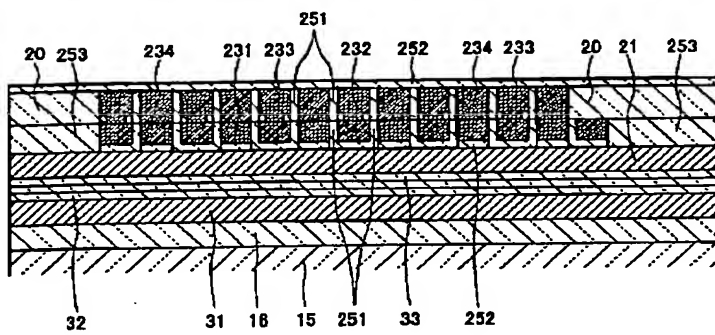
【図 71】



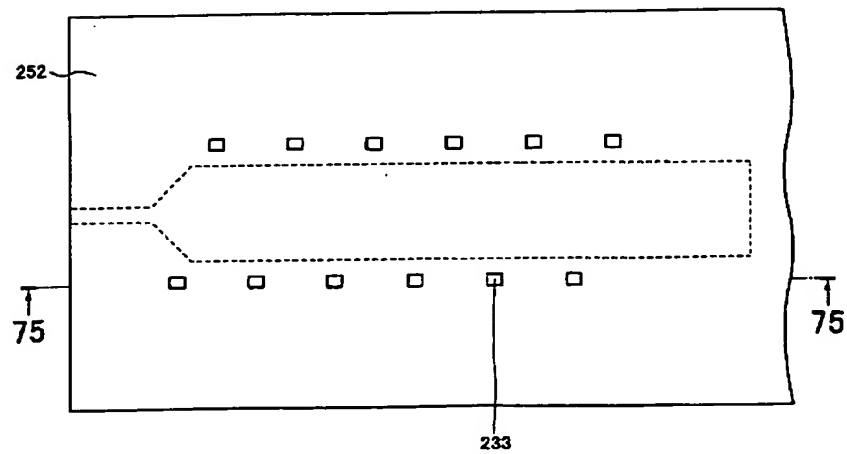
【図72】



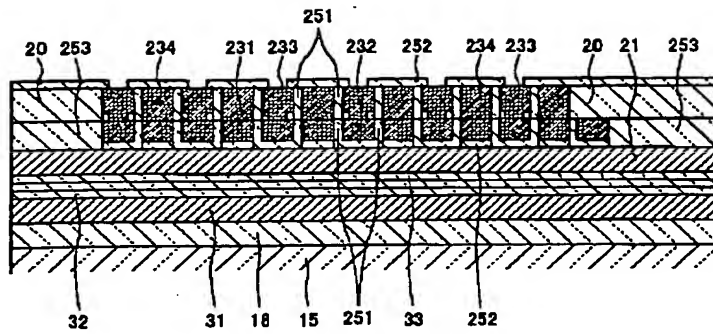
【図73】



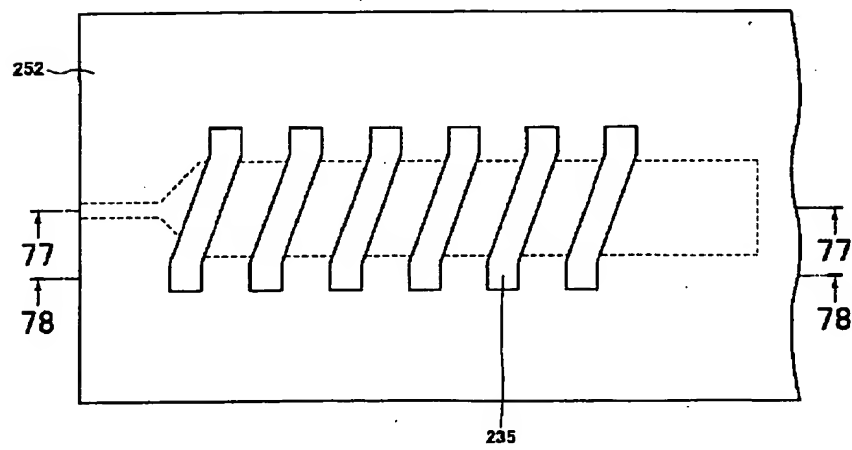
【図74】



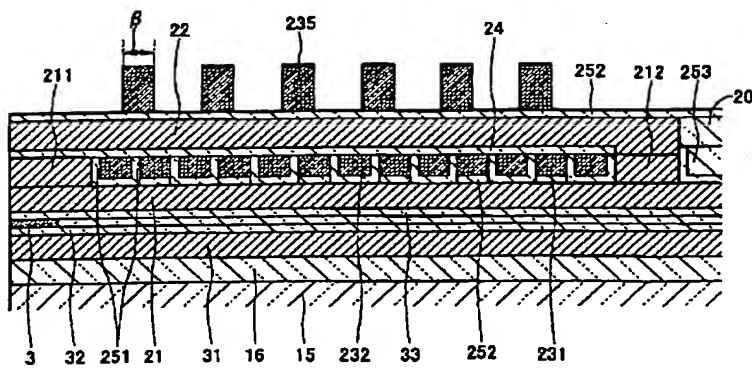
【図75】



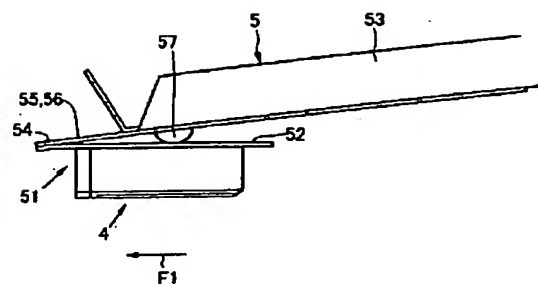
【図76】



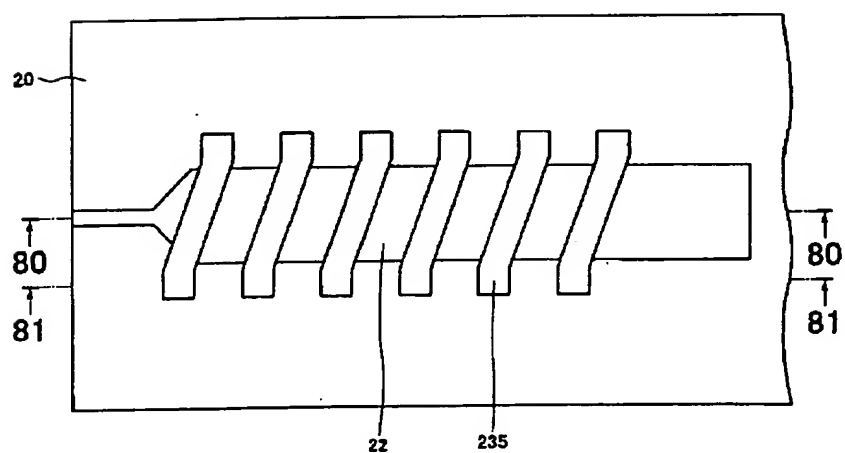
【図77】



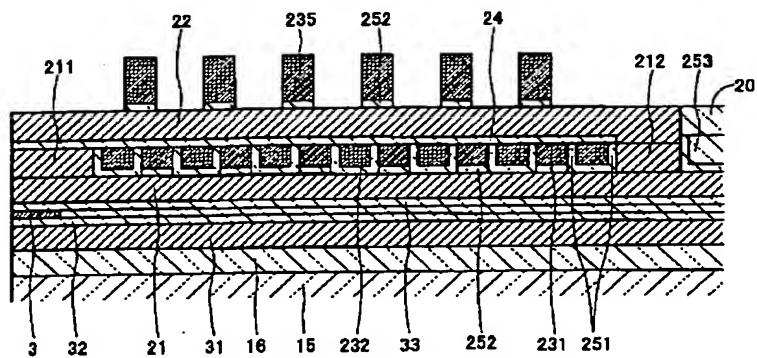
【图 9 7】



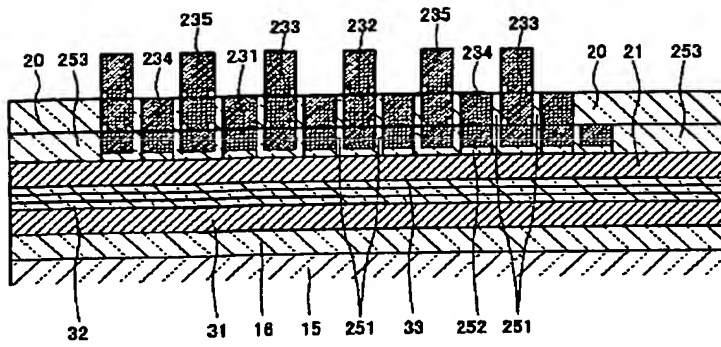
【图 7 9】



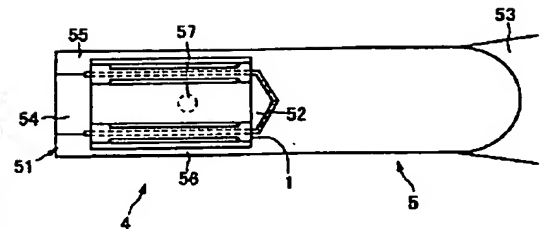
【図 80】



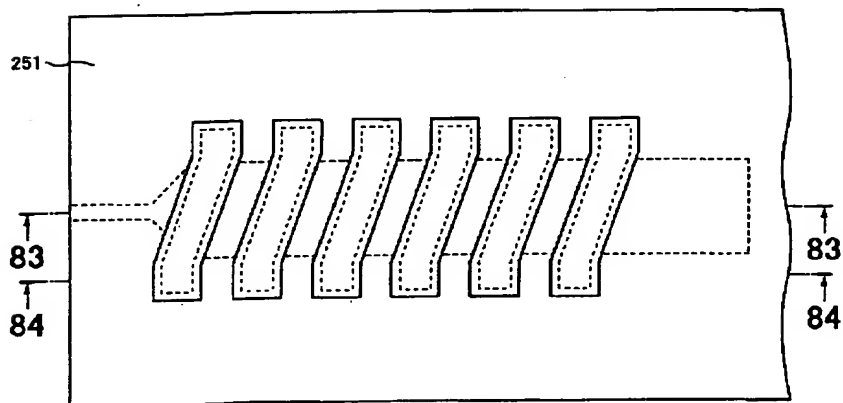
【図 81】



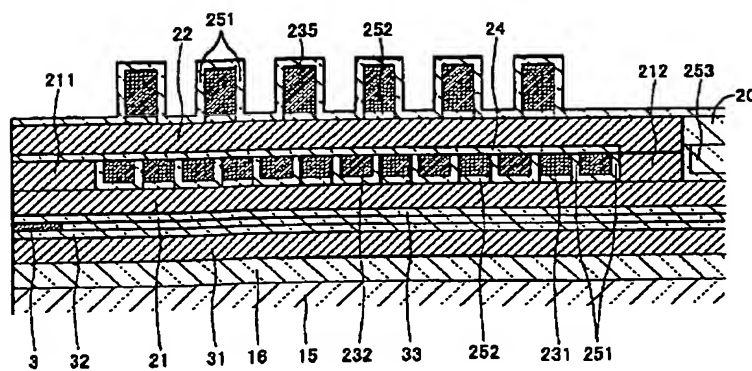
【図 98】



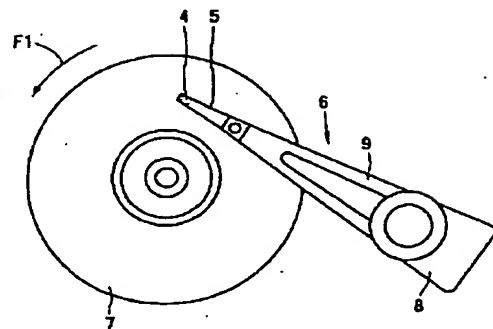
【図 82】



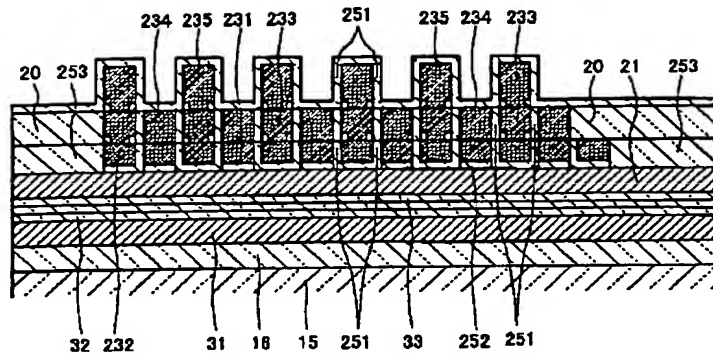
【図 83】



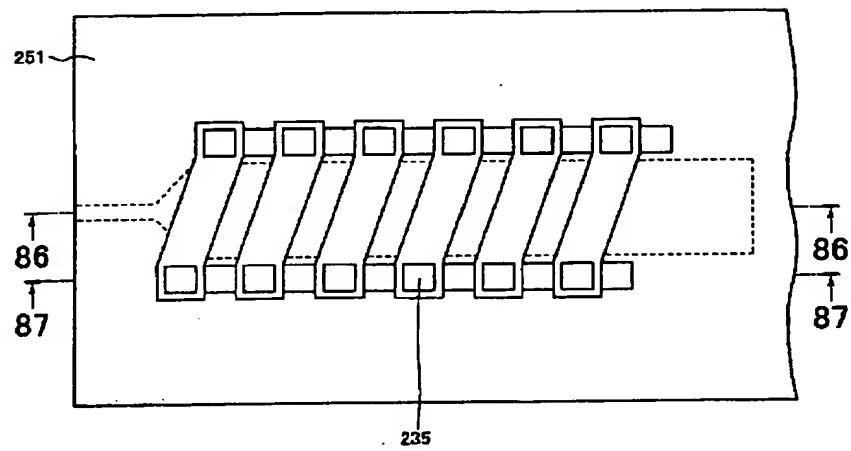
【図 99】



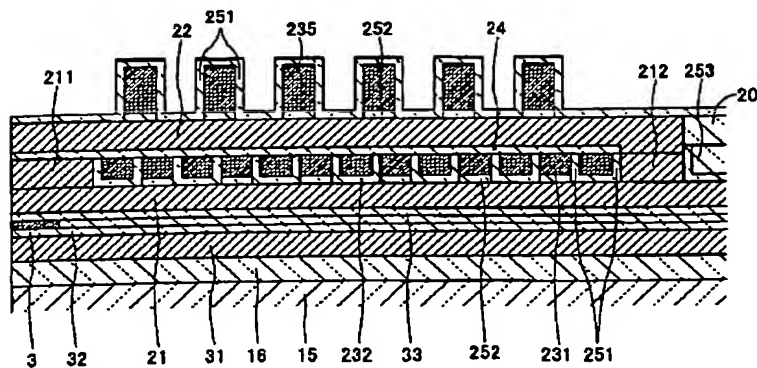
【図84】



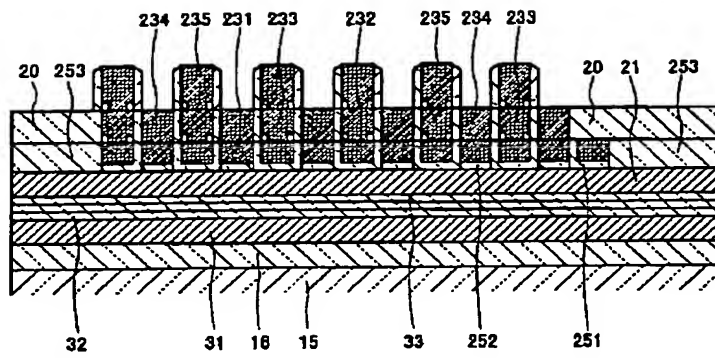
【図85】



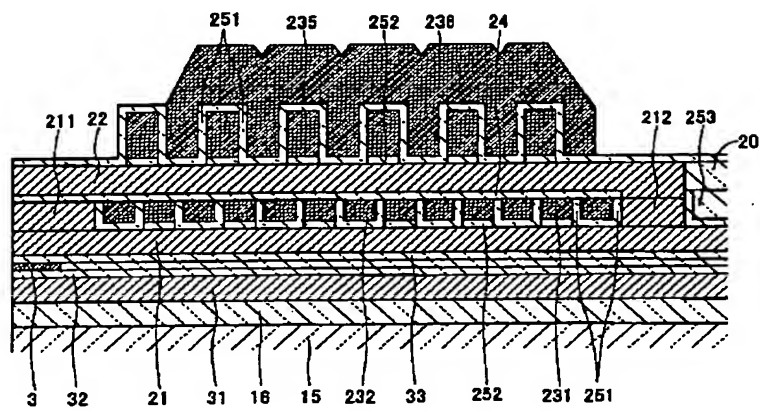
【図86】



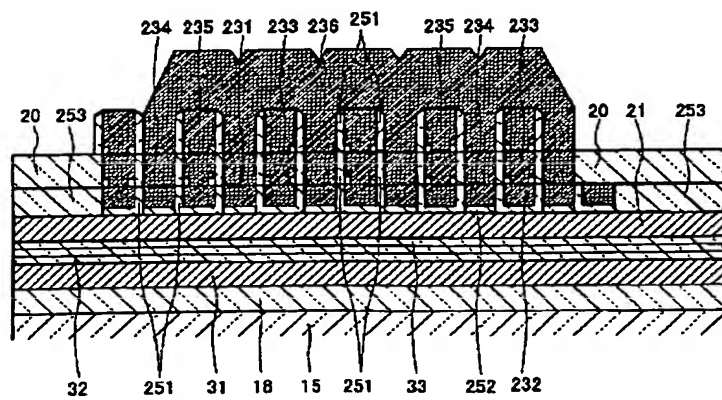
【図87】



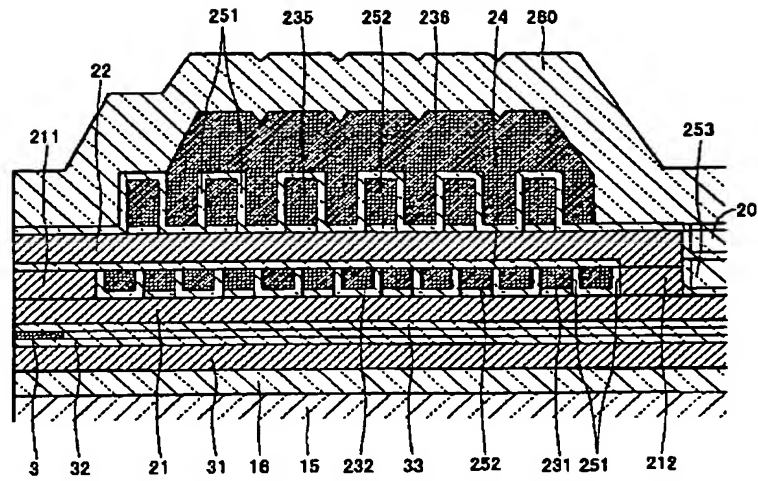
【図88】



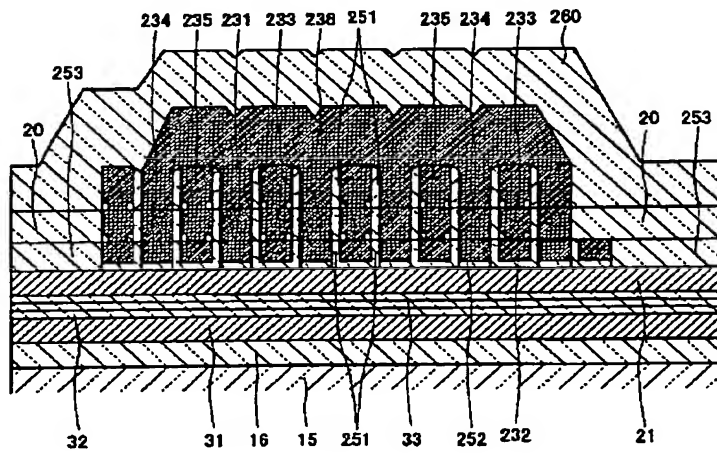
【図89】



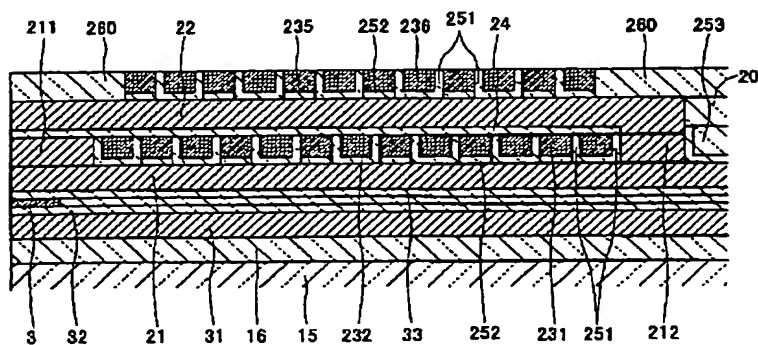
【図90】



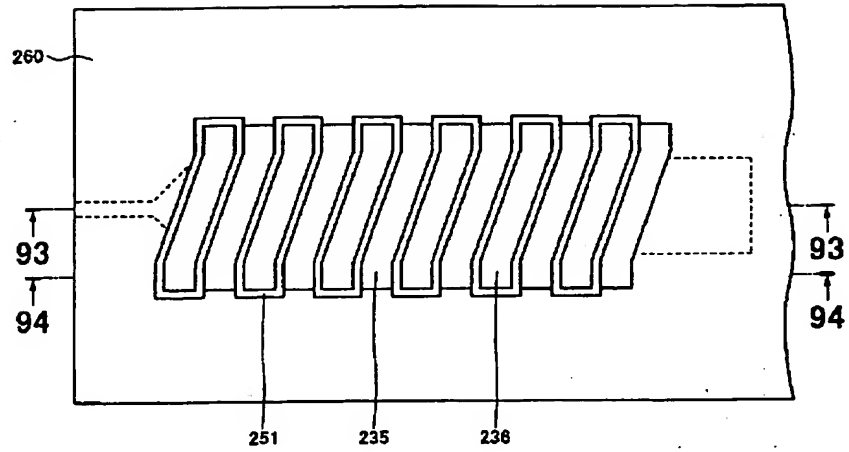
【図91】



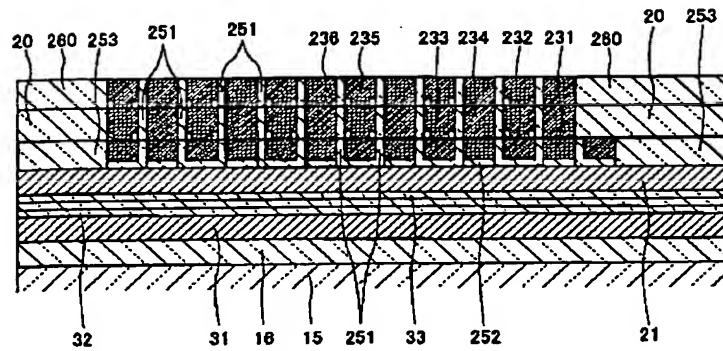
【図93】



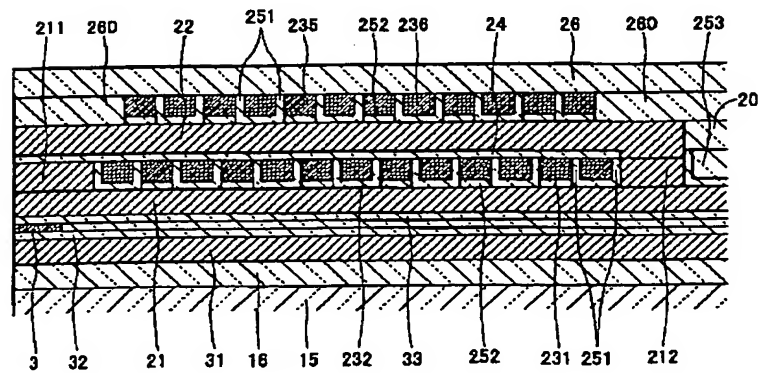
【図92】



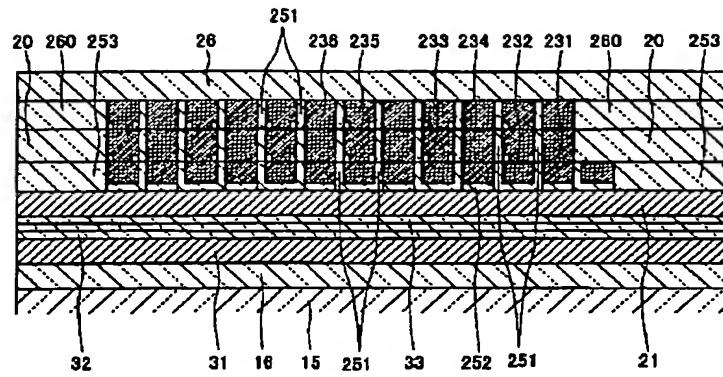
【図94】



【図95】



【図96】



フロントページの続き

(51)Int.Cl.⁷
H01F 41/04

識別記号

FI
H01F 41/04

テーマコード(参考)
C

* NOTICES *

JPO and NCIPI are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1] It is a micro device including thin film wiring. Said thin film wiring The thin film conductor located in the middle among three thin film conductors which are constituted and carry out sequential contiguity by separating and aligning two or more thin film conductors in predetermined spacing at a support surface It is the micro device which separates a gap, is inserted into spacing between two thin film conductors located in the both sides, is smaller than the width of face beta of each thin film conductor as for the gap width of face alpha of said gap, and is demarcated by the thickness of an inorganic insulator layer.

[Claim 2] It is the micro device which is a micro device indicated by claim 1 and said gap width of face alpha has in the range of 0.01-0.05 micrometers.

[Claim 3] It is the micro device indicated by claim 2, and is $\leq (1/300) \alpha / \beta \leq (1/5)$.

***** micro device.

[Claim 4] It is the micro device which it is the micro device indicated by any [claim 1 thru/or] of 3 they are, and said thin film wiring is a thin film coil, and said thin film coil goes around around one shaft, and winds and progresses to said shaft orientation.

[Claim 5] It is the micro device indicated by claim 4, and the 1st magnetic layer and 2nd magnetic layer are included further. Said 1st magnetic layer Said the 1st magnetic layer and said 2nd magnetic layer are a micro device combined [in / it is arranged to the exterior of said thin film coil, and said 2nd magnetic layer has penetrated the interior of said thin film coil to said shaft orientation, and / the exterior of said thin film coil] magnetically.

[Claim 6] It is the micro device with which it is the micro device indicated by claim 5, and said thin film coil adjoins said 1st magnetic layer and said 2nd magnetic layer through the 2nd inorganic insulator layer.

[Claim 7] It is the micro device which is a micro device indicated by claim 6 and said 2nd inorganic insulator layer has in the range whose thickness is 0.01-0.05 micrometers.

[Claim 8] The micro device which is a micro device indicated by any [claim 5 thru/or] of 7 they are, and is a thin film inductor.

[Claim 9] The micro device which is a micro device indicated by any [claim 5 thru/or] of 7 they are, and is the thin film magnetic head.

[Claim 10] It is the micro device with which it is the micro device indicated by claim 9, and the reading component is further included and said reading component contains a giant magneto-resistance component.

[Claim 11] It is the micro device with which it is the micro device indicated by claim 10, and said giant magneto-resistance component contains any of the spin bulb film or a ferromagnetic tunnel junction they are.

[Claim 12] It is magnetic-head equipment with which are magnetic-head equipment containing the thin film magnetic head and head means for supporting, and said thin film magnetic head was indicated by any [claim 9 thru/or] of 11 they are, and said head means for supporting come to support said thin film magnetic head.

[Claim 13] It is the magnetic recorder and reproducing device which is a magnetic recorder and reproducing device containing magnetic-head equipment and a magnetic-recording medium, and said magnetic-head equipment was indicated by claim 12, and said magnetic-recording medium comes to collaborate with said thin film magnetic head, and performs magnetic-recording playback.

[Claim 14] On the front face of the 1st insulator layer which is the manufacture approach of a micro device and was prepared on the base material After removing said 1st inorganic insulator layer which separates the 1st spacing, and forms two or more 1st thin film conductors, next exists between said 1st thin film conductor, The manufacture approach of a micro device including the process which forms the inorganic insulator layer of a wrap 2nd for the front face of said 1st thin film conductor, and the front face of said base material by almost uniform thickness, next forms the 2nd thin film conductor in the state of embedding between said 1st thin film conductor.

[Claim 15] On the front face of the 1st insulator layer which is the manufacture approach of a micro device and was prepared on the base material Without removing said 1st inorganic insulator layer which separates the 1st spacing, and forms two or more 1st thin film conductors, next exists between said 1st thin film conductor The manufacture approach of a micro device including the process which forms the inorganic insulator layer of a wrap 2nd for the front face of said 1st thin film conductor, and the front face of said 1st insulator layer by almost uniform thickness, next forms the 2nd thin film conductor in the state of embedding between said 1st thin film conductor.

[Claim 16] On the front face of the 1st insulator layer which is the manufacture approach of the micro device containing a thin film coil, and was prepared on the base material Separate the 1st spacing and two or more 1st thin film conductors are formed in an one direction in line. Next, after removing said 1st inorganic insulator layer which exists between said 1st thin film conductor, The front face of said 1st thin film conductor, and the front face of said base material which appears between said 1st thin film conductor The inorganic insulator layer of a wrap 2nd is formed by almost uniform thickness, next the 2nd thin film conductor is formed in the state of insertion between said 1st thin film conductor. The edge of next and said 1st thin film conductor, The manufacture approach of a micro device including the process which connects the edge of said 2nd thin film conductor so that the thin film coil which winds and goes to an one direction may be formed.

[Claim 17] On the front face of the 1st insulator layer which is the manufacture approach of the micro device containing a thin film coil, and was prepared on the base material Separate the 1st spacing and two or more 1st thin film conductors are formed in an one direction in line. Next, without removing said 1st inorganic insulator layer which exists between said 1st thin film conductor The front face of said 1st thin film conductor, and the front face of said 1st insulator layer which appears between said 1st thin film conductor The inorganic insulator layer of a wrap 2nd is formed by almost uniform thickness, next the 2nd thin film conductor is formed in the state of insertion between said 1st thin film conductor. The edge of next and said 1st thin film conductor, The manufacture approach of a micro device including the process which connects the edge of said 2nd thin film conductor so that the thin film coil which winds and goes to an one direction may be formed.

[Claim 18] It is the manufacture approach of the micro device indicated by claims 16 or 17. Said base material The process which constitutes the 1st magnetic film, and connects the edge of said 1st thin film conductor, and the edge of said 2nd thin film conductor so that the coil which winds and progresses to said shaft orientation may be formed Said 2nd magnetic film is the manufacture approach of the micro device which is parallel to the volume shaft of said thin film coil, and is magnetically combined with said 1st magnetic film including the process which carries out electric insulation from said the 1st thin film conductor and said 2nd thin film conductor, and forms the 2nd magnetic film.

[Translation done.]

* NOTICES *

JPO and NCIPi are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Field of the Invention] This invention relates to a micro device and its manufacture approach. In this invention, the equipment incorporating the thin film magnetic head, a thin film inductor, a semiconductor device, a thin film sensor, a thin film actuator, or these is included with a micro device.

[0002]

[Description of the Prior Art] As this kind of a micro device, if the thin film magnetic head is taken for an example, the write-in component with which that interior is equipped In an air bearing side (Following ABS is called) side (the front section is called) The pole tip of the 1st magnetic layer and the pole tip of the 2nd magnetic layer are made to counter through a gap layer, magnetic coupling of the 1st magnetic layer and 2nd magnetic layer is carried out to ABS in the back section of the opposite side, and a back gap is constituted. Around the back gap, to the film surface of the 1st magnetic layer and the 2nd magnetic layer, it is parallel and the plane thin film coil which goes a back gap around at the flat surface which intersects perpendicularly mostly to ABS is arranged.

[0003] Coil length cannot but become long when this common plane thin film coil is used. For this reason, a limitation is produced in reduction of an impedance value, and an improvement of a RF property.

[0004] Moreover, conventionally, the thin film coil was formed with frame plating represented by JP,56-36706,B, the resist frame was removed after frame plating processing, and the pars-basilaris-ossis-occipitalis width of face of the removed resist frame was used as it was as spacing during a contiguity coil turn. For this reason, the limitation was produced in the improvement of a coil circumference consistency and magnetic effectiveness, much more miniaturization, etc.

[0005] JP,2001-93113,A considers as the perpendicular circumference structure which changed the coil circumference shaft 90 degrees from plane coil structure, enables contraction of magnetic-path length, and reduction of eddy current loss, and is indicating the thin film magnetic head which raised the RF property.

[0006] However, since the pars-basilaris-ossis-occipitalis width of face of the resist frame removed after plating processing was used as it was as spacing during a contiguity coil turn, the case of the technique indicated by this well-known reference also had a limitation in the improvement of a coil circumference consistency and magnetic effectiveness, the miniaturization, etc.

[0007]

[Problem(s) to be Solved by the Invention] The technical problems of this invention are the micro device which raises a wiring consistency and may improve a component consistency, and offering a semiconductor device especially.

[0008] Another technical problem of this invention is the micro device which shortened coil length, was made to reduce an impedance value, and has improved the high frequency property after securing required magnetomotive force, and offering the thin film magnetic head and a thin film inductor especially.

[0009] It is the micro device of this invention which another technical problem's raises a coil circumference consistency further, and can improve magnetic effectiveness, and offering a thin film inductor or the thin film magnetic head especially.

[0010]

[Means for Solving the Problem] In order to solve the technical problem mentioned above, the micro device concerning this invention includes thin film wiring. Said thin film wiring is constituted [spacing / predetermined] by the support surface by separating and aligning in two or more thin film conductors.

[0011] In said thin film wiring, into spacing between two thin film conductors located in the both sides, the thin film conductor located in the middle of three thin film conductors which carry out sequential contiguity separates a gap, and

is inserted.

[0012] The gap width of face alpha of said gap is smaller than the width of face beta of each thin film conductor, and is demarcated by the thickness of an inorganic insulator layer.

[0013] In this invention, a gap is separated and inserted in this micro device into spacing which produces the thin film conductor located in the middle of three thin film conductors which adjoin one by one between the thin film conductors located in those both sides.

[0014] Three thin film conductors which adjoin one by one are extracted, and when spacing between two thin film conductors located in the both sides of that middle thin film conductor is considered, this spacing can be conventionally made equivalent to spacing between the contiguity thin film conductors which remained as pars-basilaris-ossis-occipitalis width of face of a resist frame according to this configuration. Since a middle thin film conductor is in this spacing in the case of this invention, insertion thin film wiring structure which inserted another thin film conductor in spacing between the contiguity thin film conductors which remained as pars-basilaris-ossis-occipitalis width of face of a resist frame is realized conventionally. By implementation of this insertion thin film wiring structure, the height and the magnetic effectiveness which raise a thin film wiring consistency remarkably can be improved.

[0015] The gap width of face alpha which the micro device rolled and was seen towards progressing is smaller than the thin film conductor width beta of each thin film conductor seen in this direction, and the dimension is demarcated by the thickness of the inorganic insulator layer in a gap. An inorganic insulator layer can be formed by the spatter or CVD (chemical . vapor . DEPOJISSHON). Therefore, to the limitation of such thin film coating technology, gap width of face alpha can be made detailed, and a thin film wiring consistency can be raised.

[0016] Preferably, the gap width of face alpha is set as the range of 0.01-0.05 micrometers. The inorganic insulator layer with such gap width of face alpha is a spatter or CVD, and can be formed certainly. Moreover, if it is this range, required electric insulation can be secured.

[0017] Preferably, the gap width of face alpha and each thin film conductor width beta are $\leq (1/300) \alpha/\beta \leq (1/5)$.

*****.

[0018] In the above-mentioned conditional expression, when the gap width of face alpha is set as the range of 0.01-0.05 micrometers, the thin film conductor width beta becomes the range of 0.25-3 micrometers. If the thin film conductor width beta is in such range, as equipment incorporating the semiconductor device which are the main examples of application of this invention, a thin film inductor, the thin film magnetic head, a thin film sensor, a thin film actuator, or these, it is enough.

[0019] In application to a semiconductor device, the thin film wiring structure mentioned above is applied. Thereby, a wiring consistency can be raised and the semiconductor device which has improved the component consistency can be obtained.

[0020] In application to a thin film inductor, thin film wiring is a thin film coil. Said thin film coil goes around around one shaft, and winds and progresses to said shaft orientation.

[0021] In said thin film coil, between said two coil turns, the coil turn which adjoins one by one and which is located in the middle of three coil turns (thin film conductor) separates a gap, and, according to the definition of a micro device, is inserted into spacing during two coil turns located in the both sides. Said gap has the gap width of face alpha smaller than the coil width of face beta of each coil turn seen in this direction seen by said shaft orientation, and is demarcated by the thickness of an inorganic insulator layer.

[0022] As mentioned above, in the thin film inductor concerning this invention, a thin film coil goes around around one shaft, and has the volume style which winds and progresses to shaft orientation. This volume style is the perpendicular circumference structure which changed the coil circumference shaft 90 degrees from plane coil structure. Therefore, the advantage by perpendicular circumference structure is acquired.

[0023] In this thin film coil, into spacing which produces the coil turn which adjoins one by one, and which is located in the middle of three coil turns between the coil turns located in those both sides, a gap is separated and it has inserted in this invention.

[0024] Three coil turns which adjoin one by one are extracted, and when spacing during two coil turns located in the both sides of a coil turn of that middle is considered, this spacing can be conventionally made equivalent to spacing during the contiguity coil turn which remained as pars-basilaris-ossis-occipitalis width of face of a resist frame according to this configuration. Since a middle coil is in this spacing in the case of this invention, insertion coil structure which inserted another coil turn in spacing during the contiguity coil turn which remained as pars-basilaris-ossis-occipitalis width of face of a resist frame is realized conventionally. For this reason, after securing the same magnetomotive force as the former, coil length can be shortened, an impedance value can be reduced and a RF property

can be improved.

[0025] Moreover, by implementation of insertion coil structure, a coil circumference consistency is raised and magnetic effectiveness can be improved.

[0026] The gap width of face alpha which the thin film coil rolled and was seen towards progressing is smaller than the coil width of face beta of each coil turn seen in this direction, and the dimension is demarcated by the thickness of the inorganic insulator layer in a gap. An inorganic insulator layer can be formed by the spatter or CVD (chemical . vapor . DEPOJISSEMENT), as mentioned above. Therefore, to the limitation of such thin film coating technology, gap width of face alpha can be made detailed, and a coil circumference consistency can be raised.

[0027] In the case of a thin film inductor, it is used as a track where a thin film coil produces an inductance as it is. The thin film inductor may have the thin film core with the thin film coil. Furthermore, the dimension range of the gap width of face alpha, the formation approach of the inorganic insulator layer which demarcates the gap width of face alpha, the relative relation that the gap width of face alpha and the coil width of face beta should follow the place explained in the micro device with thin film wiring structure.

[0028] In application to the thin film magnetic head, this invention is applied to the thin film coil of a write-in component. The thin film magnetic head may contain the reading component. Said reading component can contain a giant magneto-resistance component. Said giant magneto-resistance component can contain any of the spin bulb film or a ferromagnetic tunnel junction component they are.

[0029] Of course, the thin film magnetic head concerning this invention can be used for realizing magnetic-head equipment and a magnetic recorder and reproducing device.

[0030] This invention indicates further the manufacture approach of the micro device mentioned above. By the manufacture approach concerning this invention, first, the 1st spacing is separated on the front face of a base material, and two or more 1st thin film conductors are formed in it in line.

[0031] Next, the inorganic insulator layer of a wrap 2nd is formed for the front face of said 1st thin film conductor, and the front face of said base material which appears between said 1st thin film conductor by almost uniform thickness.

[0032] Next, the 2nd thin film conductor is formed in the state of insertion between said 1st thin film conductor.

[0033] The insertion structure which inserted the 2nd thin film conductor between the 1st thin film conductor is realizable by including the above process as a base. In addition, although it is natural, when the 2nd thin film conductor becomes the maximum outside, the 2nd thin film conductor of the maximum outside concerned does not serve as insertion structure.

[0034] In the case of the micro device containing a thin film coil, the process which connects the edge of said 1st thin film conductor and the edge of said 2nd thin film conductor so that the thin film coil which winds and goes to an one direction may be formed is added after this. In formation of a thin film coil, the formation process of an inorganic insulator layer, a flattening process, the formation process of a thin film conductor, etc. are performed suitably.

[0035] Other purposes, configurations, and advantages of this invention are explained in more detail with reference to an accompanying drawing. A drawing shows a mere example.

[0036]

[Embodiment of the Invention] 1. The top view of the micro device which micro device drawing 1 with thin film wiring structure requires for this invention, and drawing 2 are the sectional views which met two to 2 line of drawing 1 . An illustration example shows the micro device which can be applied to the thin film wiring structure in a semiconductor device, and contains the thin film wiring 23 and the inorganic insulator layer 251.

[0037] The thin film wiring 23 separates the predetermined spacing A on the front face of a base material, aligns two or more thin film conductors 231 and 232 on it in an one direction X, and is constituted. The configuration of the thin film wiring 23, the number, etc. are arbitrary, and drawing shows the example. As for a base material 16, a front face is constituted by the inorganic insulator layer 255 at least. The inorganic insulator layer 255 is constituted by aluminum 2O3, SiO2, AlN or DLC (diamond-.like . carbon), etc.

[0038] In the illustration example, the outside of the group of the thin film wiring 23 is equipped with the inorganic insulator layer 256. The inorganic insulator layer 256 is also constituted by aluminum 2O3, SiO2, AlN or DLC, etc. However, the inorganic insulator layer 256 is not indispensable. moreover, the conductor used for the thin film wiring 23 bottom as a plating electrode layer -- the film 281 exists. a conductor -- the film 281 will be omitted if the thin film wiring 23 is not formed by plating.

[0039] In the thin film wiring 23, the thin film conductor 232 located in the middle among three thin film conductors 231, 232, and 231 which adjoin one by one separates a gap to the interior of the spacing A between two thin film conductors 231-231 located in the both sides, and is inserted in it.

[0040] The gap width of face alpha of a gap is smaller than the width of face beta of each thin film conductors 231 and

232. This gap width of face alpha is demarcated by the thickness of the inorganic insulator layer 251. The inorganic insulator layer 251 is constituted by aluminum 2O3, SiO2, AlN or DLC, etc.

[0041] According to the configuration of this invention, three thin film conductors 231, 232, and 231 which adjoin one by one are extracted, and when the spacing A between two thin film conductors 231-231 located in the both sides of that middle thin film conductor 232 is considered, this spacing A is conventionally corresponded to spacing between the contiguity thin film conductors 231-231 which remained as pars-basilaris-ossis-occipitalis width of face of a resist frame. Since the middle thin film conductor 232 is in the interior of this spacing A, insertion thin film wiring structure which inserted another thin film conductor 232 to the interior of the spacing A between the contiguity thin film conductors 231-231 which remained as pars-basilaris-ossis-occipitalis width of face of a resist frame is realized conventionally. When [to a semiconductor device] it applies, a wiring consistency is raised for this insertion thin film wiring structure, and a component consistency can be improved.

[0042] The gap width of face alpha is smaller than the thin film conductor width beta of each thin film conductors 231 and 232, and the dimension is demarcated by the thickness of the inorganic insulator layer 251 in a gap. The inorganic insulator layer 251 can be formed by the spatter or CVD (chemical . vapor . DEPOJISSHON). Therefore, to the limitation of such thin film coating technology, gap width of face alpha can be made detailed, and a thin film wiring consistency can be raised.

[0043] Preferably, the gap width of face alpha is set as the range of 0.01-0.05 micrometers. The inorganic insulator layer 251 with such gap width of face alpha is a spatter or CVD, and can be formed certainly. Moreover, if it is this range, required electric insulation can be secured.

[0044] Preferably, the gap width of face alpha and each thin film conductor width beta are $\leq (1/300) \alpha / \beta \leq (1/5)$.

[0045] In the above-mentioned conditional expression, when the gap width of face alpha is set as the range of 0.01-0.05 micrometers, the thin film conductor width beta of each thin film conductors 231 and 232 becomes the range of 0.25-3 micrometers. If the thin film conductor width beta is in such range, as a semiconductor device which are the main examples of application of this invention, it is enough.

[0046] 2. Manufacture approach drawing 3 of a micro device with thin film wiring structure - drawing 21 are drawings explaining the manufacture approach of the micro device shown in drawing 1 and drawing 2 . First, as are shown in drawing 3 , and the whole surface prepares the plane base material 16 and shows drawing 4 , the inorganic insulator layer 255 is formed in the front face of this base material 16. The inorganic insulator layer 255 can be formed by the spatter or CVD. The inorganic insulator layer 255 is constituted by aluminum 2O3, SiO2, AlN or DLC, etc.

[0047] next, the conductor which serves as a plating electrode layer on the front face of the inorganic insulator layer 255 as shown in drawing 5 -- the film 281 is formed. a conductor -- the film 281 can be formed by the spatter or CVD. this conductor -- as for the film 281, it is desirable that it is the same ingredient as thin film wiring galvanized later.

[0048] next, it is shown in drawing 6 -- as -- a conductor -- the photoresist film 291 is applied to the front face of the film 281. A well-known ingredient is sufficient as the photoresist film 291, for example, it can be formed with the means of a spin coat etc. The photoresist film 291 is heated if needed.

[0049] Next, as shown in drawing 7 , using a photo mask M, the photoresist film 291 is exposed and it imprints on the photoresist film 291 by making a mask pattern into a latent image. A photo mask M has a mask pattern according to a circuit pattern. The photoresist film 291 may be heated if needed, after imprinting a latent image.

[0050] Next, by developing with a developer the photoresist film 291 with which the latent image was imprinted, and passing through processes, such as washing in cold water and desiccation, further, as shown in drawing 8 , it has width of face A and the resist frame 292 which separated spacing beta and aligned in the direction of X is formed.

[0051] next, a conductor -- frame plating is performed by making the film 281 into a plating electrode layer, and as shown in drawing 9 , the 1st thin film conductor 231 of width of face beta is grown up into resist inter-frame. The 1st thin film conductor 231 is constituted as plating film, such as Cu and Au.

[0052] Next, as the dissolution exfoliation or ashing using an organic solvent removes the resist frame 292 and it is shown in drawing 10 , it leaves only the 1st thin film conductor 231. The 1st thin film conductor 231 has width of face beta, and the 1st adjoining thin film conductor 231 separates spacing A mutually, and is formed.

[0053] next, the 1st thin film conductor 231 -- a mask -- carrying out -- the conductor between the 1st thin film conductor 231 -- dry etching, such as RIE or milling, or wet etching removes the film 281. As shown in drawing 11 , the inorganic insulator layer 255 comes to be thereby, exposed again between the 1st thin film conductor 231.

[0054] Next, as shown in drawing 12 , the inorganic insulator layer 251 is formed so that the front face of the 1st thin film conductor 231 and the front face of the inorganic insulator layer 255 may be covered by almost uniform thickness.

The inorganic insulator layer 251 can be formed by the sputter or CVD. The inorganic insulator layer 251 is constituted by aluminum $2O_3$, SiO_2 , AlN or DLC, etc. In illustration, spacing which the inorganic insulator layer 251 has Thickness α , and was seen on the front face of the inorganic insulator layer 251 between the 1st adjoining thin film conductor 231-231 is β . In the case of the illustration example, Thickness α and spacing β serve as $2\alpha + \beta = A$ to spacing A .

[0055] next, the conductor which serves as a plating electrode layer with means, such as a sputter or CVD, on the front face of the inorganic insulator layer 251 as shown in [drawing 13](#) -- the film 282 is formed. this conductor -- as for the film 282, it is desirable that it is the same ingredient as thin film wiring galvanized later.

[0056] next, it is shown in [drawing 14](#) -- as -- a conductor -- the photoresist film 293 is applied to the front face of the film 282. A well-known ingredient is sufficient as the photoresist film 293, for example, it can be formed with the means of a spin coat etc. The photoresist film 293 is heated if needed.

[0057] Next, as shown in [drawing 15](#), using a photo mask M, the photoresist film 293 is exposed and it imprints on the photoresist film 293 by making a mask pattern into a latent image. A photo mask M has a mask pattern which covers the whole group of the 1st thin film conductor 231. The photoresist film 293 may be heated if needed, after imprinting a latent image.

[0058] Next, by developing with a developer the photoresist film 293 with which the latent image was imprinted, and passing through processes, such as washing in cold water and desiccation, further, as shown in [drawing 16](#), the resist frame 294 which has a pattern which covers the whole group of the 1st thin film conductor 231 is formed.

[0059] next, a conductor -- frame plating is performed by making the film 282 into a plating electrode layer, and as shown in [drawing 17](#), the 2nd thin film conductor 232 is grown up. The 2nd thin film conductor 232 is constituted as plating film, such as Cu and Au. The 2nd thin film conductor 232 is formed in the state of insertion so that between the 1st thin film conductor 231 may be filled.

[0060] Next, as the dissolution exfoliation or ashing using an organic solvent removes the resist frame 294 and it is shown in [drawing 18](#), it leaves the 2nd thin film conductor 232.

[0061] next, the conductor which remained in the outside of the 2nd thin film conductor 232 -- dry etching, such as RIE or milling, or wet etching removes the film 282 by using the 2nd thin film conductor 232 as a mask. Thereby, as shown in [drawing 19](#), the inorganic insulator layer 251 comes to be exposed again.

[0062] Next, as shown in [drawing 20](#), the inorganic insulator layer 256 with which flattening is presented is formed. The inorganic insulator layer 256 is constituted by aluminum $2O_3$ and SiO_2 grade. The inorganic insulator layer 256 can be formed by the dry thin film forming methods, such as a sputter or CVD.

[0063] Next, flattening of the inorganic insulator layer 256 is carried out by CMP etc. thereby -- the 1st conductor -- a thin film 231 -- the wrap inorganic insulator layer 251 -- the 1st conductor -- it removes from the front face of a thin film 231, the inorganic insulator layer 251 separates the 1st thin film conductor 231 and 2nd thin film conductor 232, and the insertion thin film wiring structure where the 2nd thin film conductor 232 was inserted in between the 1st thin film conductor 231-231 of the both sides is acquired (refer to [drawing 1](#) and [drawing 2](#)). In addition, in the case of an example, the 2nd thin film conductor 232 is located in the maximum outside, and about the 2nd thin film conductor 232 of this maximum outside, although it is natural, it does not become insertion structure.

[0064] [Drawing 22](#) - [drawing 25](#) are drawings showing some [in another example of the manufacture approach of a micro device with thin film wiring structure / the] processes. [Drawing 22](#) is drawing showing the condition after performing the process of [drawing 4](#) - [drawing 9](#), and corresponds to [drawing 10](#). then, it is shown in [drawing 23](#) -- as - the 1st thin film conductor 231 -- a mask -- carrying out -- the conductor between the 1st thin film conductor 231 -- dry etching, such as RIE or milling, or wet etching removes the film 281 and the inorganic insulator layer 255. Thereby, as shown in [drawing 23](#), the front face of a base material 16 comes to be exposed between the 1st thin film conductor 231.

[0065] Next, as shown in [drawing 24](#), the inorganic insulator layer 251 is formed by the sputter or CVD so that the front face of the 1st thin film conductor 231 and the front face of a base material 16 may be covered by almost uniform thickness.

[0066] next, the conductor which serves as a plating electrode layer with means, such as a sputter or CVD, on the front face of the inorganic insulator layer 251 as shown in [drawing 25](#) -- the film 282 is formed.

[0067] Then, the micro device shown in [drawing 1](#) and [drawing 2](#) is obtained by performing the process shown in [drawing 14](#) - [drawing 21](#).

[0068] When passing through the process shown in [drawing 22](#) - [drawing 25](#), the thickness of the 1st thin film conductor 231 and the 2nd thin film conductor 232 (refer to [drawing 1](#) and [drawing 2](#)) becomes almost equal.

[0069] 3. The top view of the micro device which micro device [drawing 26](#) as a thin film inductor requires for this

invention, the sectional view where drawing 27 met 23 to 23 line of drawing 26 , and drawing 28 are the cross sections which met 24 to 24 line of drawing 26 . An illustration example shows the micro device materialized as a thin film inductor, and contains the thin film coil 23 and the inorganic insulator layer 251.

[0070] The thin film coil 23 goes around around one shaft X, and has the volume style which winds and progresses in the direction of Shaft X. The thin film coil 23 is constituted by electric conduction metallic materials, such as Cu (copper). The thin film coil 23 is formed by frame plating etc. They are terminals T1 and T2 the end-winding end of the thin film coil 23. An insulator layer 252 (refer to drawing 27) exists in the terminals T1 and T2 bottom. The thin film coil 23 has the coil turn of the number of arbitration. In this invention, the coil turn is synonymous with the coil film.

[0071] Moreover, in the both ends of the direction of Shaft X, and the direction which intersects perpendicularly, the thin film coil 23 shown in an example carries out the laminating (refer to drawing 28) of the thin film conductor of three layers, and has adjusted height. The number of laminatings of the thin film conductor in both ends is selected according to the height demanded.

[0072] The inorganic insulator layer 251 buries the gap width of face alpha during a contiguity coil turn. The inorganic insulator layer 251 is constituted by aluminum 2O3, SiO2, AlN or DLC (diamond-.like . carbon), etc. The inorganic insulator layer 251 can be formed by the dry thin film forming methods, such as a spatter or CVD.

[0073] In the thin film coil 23, the coil turn which adjoins one by one and which is located in the middle of three coil turns separates the gap width of face alpha to the interior of the spacing A produced between the coil turns located in the both sides, and is inserted in it. The gap width of face alpha is smaller than the coil width of face beta of each coil turn, and is demarcated by the inorganic insulator layer 251 which exists in the interior.

[0074] The thin film coil 23 goes around around one shaft X, and has the volume style which winds and progresses in the direction of Shaft X in the micro device shown in drawing 26 - drawing 28 , i.e., a thin film inductor. This volume style is the perpendicular circumference structure which changed the coil circumference shaft 90 degrees from plane coil structure. Therefore, the advantage by perpendicular circumference structure is acquired.

[0075] Moreover, three coil turns which adjoin one by one are extracted, and when the spacing A during two coil turns located in the both sides of a coil turn of that middle is considered, this spacing A can be conventionally made equivalent to spacing during the contiguity coil turn which remained as pars-basilaris-ossis-occipitalis width of face of a resist frame. Since a middle coil is in the interior of this spacing A in the case of this invention, insertion coil structure which inserted another coil turn to the interior of the spacing A during the contiguity coil turn which remained as pars-basilaris-ossis-occipitalis width of face of a resist frame is realized conventionally.

[0076] For this reason, after securing the same magnetomotive force as the former, coil length can be shortened, an impedance value can be reduced and a RF property can be improved.

[0077] The gap width of face alpha of a gap seen in the direction of Shaft X is smaller than the coil width of face beta of each coil turn seen in this direction. This gap width of face alpha is demarcated by the thickness of the inorganic insulator layer 251 of that interior. The inorganic insulator layer 251 can be formed by the spatter or CVD. Therefore, to the limitation of such thin film coating technology, gap width of face alpha can be made detailed, and a coil circumference consistency can be raised.

[0078] Preferably, the gap width of face alpha is set as the range of 0.01-0.05 micrometers. The inorganic insulator layer 251 with such gap width of face alpha is a spatter or CVD, and can be formed certainly. Moreover, if it is this range, required electric insulation can be secured in application to a thin film inductor.

[0079] Preferably, the gap width of face alpha during a contiguity coil turn and the coil width of face beta of each coil turn are $\leq (1/300) \alpha / \beta \leq (1/5)$.

[0080] In the above-mentioned conditional expression, when the gap width of face alpha is set as the range of 0.01-0.05 micrometers, the coil width of face beta of each coil turn becomes the range of 0.25-3 micrometers. If the coil width of face beta of each coil turn is in such range, as a thin film inductor which are the main examples of application of this invention, it is enough.

[0081] In the example shown in drawing 26 - drawing 28 , the 1st magnetic layer 21 and 2nd magnetic layer 22 are included further. The 1st magnetic layer 21 is supported by the insulating layer 16 which constitutes a base material, and is arranged to the exterior of the thin film coil 23. An insulating layer 16 is constituted by the inorganic insulating material 2O3, for example, aluminum, SiO2, AlN or DLC, etc.

[0082] In the illustration example, the whole surface is a plane and the 1st magnetic layer 21 has spread on the whole surface of an insulating layer 16 more widely than the occupancy area of the thin film coil 23. The 2nd magnetic layer 22 has penetrated the interior of the thin film coil 23 in the direction of Shaft X.

[0083] The 1st and 2nd magnetic layers 21 and 22 can be constituted using magnetic materials, such as NiFe, CoFe,

FeN, or FeZrN. Each of the 1st and 2nd magnetic layers 21 and 22 may be monolayer structure, and may be multilayer structure. Each thickness of the 1st and 2nd magnetic layers 21 and 22 is set as the range of 0.5-3 micrometers. Such 1st and 2nd magnetic layers 21 and 22 can be formed with frame plating.

[0084] The 1st and 2nd magnetic layers 21 and 22 of each other are magnetically combined in the exterior of the thin film coil 23. Thereby, the closed magnetic circuit by the 1st and 2nd magnetic layers 21 and 22 is formed. That is, the 1st and 2nd magnetic layers 21 and 22 constitute the thin film core of a closed magnetic circuit.

[0085] Furthermore, in the illustration example, the thin film coil 23 adjoins the 1st magnetic layer 21 and the 2nd magnetic layer 22 through the inorganic insulator layer 252. Since an ingredient presentation, the formation approach, thickness, etc. of the inorganic insulator layer 252 are the same as the inorganic insulator layer 251 which buries the gap width of face alpha during a contiguity coil turn, explanation is omitted.

[0086] Unlike an illustration example, the 1st and 2nd magnetic layers 21 and 22 can also omit this. In this case, it becomes an air core type thin film inductor.

[0087] Furthermore, although drawing 26 - drawing 28 only show the single thin film coil 23, they may be the combination of two or more thin film coils 23. When it has two or more thin film coils 23, you may make it able to become independent separately and a serial, juxtaposition, or a serial parallel can adopt the connection structure of arbitration. Furthermore, a thin film inductor may be the gestalt of the completed electronic parts as itself, and may be an element which constitutes the part in an integrated circuit etc.

[0088] 4. The top view showing the coil structure of the thin film magnetic head which micro device drawing 29 as the thin film magnetic head was shown in the perspective view of the thin film magnetic head, and showed drawing 30 in drawing 29, the sectional view where drawing 31 met 27 to 27 line of drawing 30, and drawing 32 are the sectional views which met 32 to 32 line of drawing 30. The illustrated thin film magnetic head contains a slider 1, the write-in component 2, and the reading component 3.

[0089] A slider 1 has rails 11 and 12 in a medium opposed face side, and the front face of a rail is used as air bearing sides (Following ABS is called) 13 and 14. Rails 11 and 12 are not restricted to two. It may become the flat surface which may have 1-3 rails and does not have a rail. Moreover, various geometry may be given to a medium opposed face for a surfacing property improvement etc. Even if it is the slider 1 of which type, application of this invention is possible. Moreover, since a slider 1 is equipped with protective layers, such as DLC which has about 3-8nm thickness, on the surface of a rail, in such a case, the front face of a protective layer serves as ABS 13 and 14. A slider 1 is the ceramic structure which formed the insulating layer 16 of aluminum 2O3 and SiO2 grade in the front face of the base 15 which becomes by aluminum2O3-TiC etc.

[0090] The write-in component 2 is an induction type MAG sensing element, and the reading component 3 is a MR component. The write-in component 2 and the reading component 3 are seen in the flow direction F1 of air, and both one side [of rails 11 and 12] or air outflow edge (trailing . edge) TR side is equipped with them. a slider 1 is equipped with the write-in component 2 and the reading component 3 -- having -- electromagnetism -- the edge for conversion is located in ABS 13 and 14 and the location which approached. The ejection electrodes 29 and 30 which were connected to the write-in component 2 and which took out and were connected to electrodes 27 and 28 and the reading component 3 are formed in the side face in the air outflow edge TR side, respectively.

[0091] The write-in component 2 has the gap layer 24 which becomes with the 1st magnetic layer 21 which serves as the 2nd [to the reading component 3] shielding layer, the 2nd magnetic layer 22, the thin film coil 23, an alumina, etc., the inorganic insulator layers 251 and 252, a protective layer 26, etc. Independently of the 1st magnetic layer 21, you may have the 2nd shielding layer.

[0092] The thin film coil 23 goes around around one shaft X, and has the volume style which winds and progresses in the direction of Shaft X. The thin film coil 23 is constituted by electric conduction metallic materials, such as Cu (copper). The thin film coil 23 is formed by frame plating etc. They are terminals T1 and T2 the end-winding end of the thin film coil 23. Terminals T1 and T2 are connected to the ejection electrodes 27 and 28, respectively. The thin film coil 23 has the coil turn of the number of arbitration.

[0093] In the thin film coil 23, the coil turn which adjoins one by one and which is located in the middle of three coil turns separates the gap width of face alpha to the interior of the spacing A produced between the coil turns located in the both sides, and is inserted in it. The gap width of face alpha is demarcated by the thickness of the inorganic insulator layer 251.

[0094] The inorganic insulator layer 251 buries the gap width of face alpha during a contiguity coil turn. The inorganic insulator layer 251 is constituted by aluminum 2O3, SiO2, AlN or DLC, etc. The inorganic insulator layer 251 can be formed by the dry thin film forming methods, such as a sputter or CVD.

[0095] The thin film coil 23 goes around around one shaft X, and has the volume style which winds and progresses in

the direction of Shaft X in the micro device shown in drawing 29 - drawing 32 , i.e., the thin film magnetic head. This volume style is the perpendicular circumference structure which changed the coil circumference shaft 90 degrees from plane coil structure. Therefore, the advantage by perpendicular circumference structure is acquired.

[0096] Moreover, three coil turns which adjoin one by one are extracted, and when the spacing A during two coil turns located in the both sides of a coil turn of that middle is considered, this spacing A can be conventionally made equivalent to spacing during the contiguity coil turn which remained as pars-basilaris-ossis-occipitalis width of face of a resist frame. Since a middle coil is in the interior of this spacing A in the case of this invention, insertion coil structure which inserted another coil turn to the interior of the spacing A during the contiguity coil turn which remained as pars-basilaris-ossis-occipitalis width of face of a resist frame is realized conventionally.

[0097] For this reason, after securing the same magnetomotive force as the former, coil length can be shortened, an impedance value can be reduced and a RF property can be improved.

[0098] The gap width of face alpha is demarcated by the thickness of the inorganic insulator layer 251. The inorganic insulator layer 251 can be formed by the spatter or CVD. Therefore, to the limitation of such thin film coating technology, gap width of face alpha can be made detailed, and a coil circumference consistency can be raised.

[0099] Also in application to the thin film magnetic head, the gap width of face alpha is preferably set as the range of 0.01-0.05 micrometers. The inorganic insulator layer 251 for demarcating such gap width of face alpha is a spatter or CVD, and can be formed certainly. Moreover, if it is this range, required electric insulation can be secured in application to the thin film magnetic head.

[0100] Preferably, the gap width of face alpha during a contiguity coil turn and the coil width of face beta of each coil turn are $\leq (1/300) \alpha / \beta \leq (1/5)$.

*****. The coil width of face beta is the thickness dimension seen in the direction of Shaft X.

[0101] In the above-mentioned conditional expression, when the gap width of face alpha is set as the range of 0.01-0.05 micrometers, the coil width of face beta of each coil turn becomes the range of 0.25-3 micrometers. If the coil width of face beta of each coil turn is in such range, as the thin film magnetic head, it is enough.

[0102] The 1st magnetic layer 21 is supported by insulating layers 33 and 32, and is arranged to the exterior of the thin film coil 23. Insulating layers 33 and 32 are constituted by aluminum 2O3, SiO2, AlN or DLC, etc. The 2nd magnetic layer 22 has penetrated the interior of the thin film coil 23 in the direction of Shaft X.

[0103] The 1st and 2nd magnetic layers 21 and 22 can be constituted using magnetic materials, such as NiFe, CoFe, FeN, or FeZrN. Each of the 1st and 2nd magnetic layers 21 and 22 may be monolayer structure, and may be multilayer structure. Multilayering of the 1st and 2nd magnetic layers 21 and 22 may be performed for the purpose of for example, a property improvement. Various amelioration and a proposal are made also about the structure of a pole edge from viewpoints, such as improvement in narrow-izing of the width of recording track, and record capacity. Each thickness of the 1st and 2nd magnetic layers 21 and 22 is set as the range of 0.5-3 micrometers. Such 1st and 2nd magnetic layers 21 and 22 can be formed with frame plating.

[0104] The point of the 1st magnetic layer 21 and the 2nd magnetic layer 22 serves as a pole edge which separates the gap layer 24 of minute thickness and counters, and writes in in a pole edge. In this invention, any pole structure proposed until now is employable. The gap layer 24 is constituted by inorganic insulating layers, such as a non-magnetic metal layer or an alumina.

[0105] Further, the 2nd magnetic layer 22 maintains an inner gap between the 1st magnetic layer 21, is prolonged behind ABS 13 and 14, and is combined with the 2nd magnetic layer 22 in the back bond part. Thereby, the thin film magnetic circuit involving the 1st magnetic layer 21, 2nd magnetic layer 22, and gap layer 24 is completed.

[0106] Furthermore, in the illustration example, the thin film coil 23 adjoins the 1st magnetic layer 21 and the 2nd magnetic layer 22 through the inorganic insulator layer 252. Since an ingredient presentation, the formation approach, thickness, etc. of the inorganic insulator layer 252 are the same as the inorganic insulator layer 251 which buries the gap width of face alpha during a contiguity coil turn, explanation is omitted.

[0107] The protective layer 26 has covered the write-in whole component 2. The protective layer 26 consists of inorganic insulating materials of aluminum 2O3 or SiO2 grade.

[0108] It has the 1st shielding layer 31, an insulating layer 32, an insulating layer 33, and the 2nd shielding layer 21 made to serve a double purpose as the 1st magnetic layer 21 near the reading component 3. The 1st shielding layer 31 is constituted by the permalloy etc. The reading component 3 is arranged between the 1st shielding layer 31 and the 2nd shielding layer 21. The end face has faced the reading component 3 ABS 13 and 14.

[0109] The reading component 3 contains a giant magneto-resistance component (GMR component). A GMR component can be constituted depending on any of the spin bulb film or a ferromagnetic tunnel junction component they are.

[0110] 5. Manufacture approach drawing 33 of the thin film magnetic head - drawing 99 are drawings explaining the manufacture approach of the thin film magnetic head shown in drawing 29 - drawing 32 . The thin film inductor shown in drawing 26 - drawing 28 can also be manufactured according to this manufacture approach.

[0111] All the manufacture approaches of the thin film magnetic head shown in drawing 33 - drawing 99 are performed on the wafer 100 shown in drawing 33 . One which the thin film magnetic-head elements Q11-Qnm which completed the reading component manufacture process shall have aligned on the whole surface of a wafer 100, and was chosen from the thin film magnetic-head elements Q11-Qnm is extracted, and the manufacture approach is explained.

[0112] First, as shown in drawing 34 and drawing 35 , the 1st magnetic layer 21 is formed in the front face of the insulating layers 32 and 33 which laid the reading component 3 underground. The top view showing one of the thin film magnetic-head elements seen on the wafer which showed drawing 34 to drawing 33 , and drawing 35 are the sectional views which met 35 to 35 line of drawing 34 . As for the 1st magnetic layer 21, it is desirable to form using magnetic materials, such as NiFe, CoFe, FeN, or FeZrN, so that it may become the range of 0.5-3 micrometers of thickness. Moreover, the 1st magnetic layer 21 can be formed with frame plating etc.

[0113] Next, as shown in drawing 36 and drawing 37 , the pole tip member 211 and the back gap layer 212 are formed on the 1st magnetic layer 21. The top view showing the process at which drawing 36 was performed by the thin film magnetic-head element which showed drawing 34 and drawing 35 , and drawing 37 are the sectional views which met 37 to 37 line of drawing 36 . Using magnetic materials, such as NiFe, CoFe, FeN, or FeZrN, the pole tip member 211 and the back gap layer 212 can be formed with frame plating etc. so that it may become the range of 0.5-3 micrometers of thickness.

[0114] Next, as shown in drawing 38 and drawing 39 , the inorganic insulator layer 252 is formed. Drawing showing the process after the process which showed drawing 38 to drawing 36 and drawing 37 , and drawing 39 are the sectional views which met 39 to 39 line of drawing 38 . The inorganic insulator layer 252 is a wrap about the 1st magnetic layer 21, pole tip member 211, and back gap layer 212. The inorganic insulator layer 252 is constituted by aluminum 2O3, SiO2, AlN or DLC, etc. The inorganic insulator layer 252 can be formed by the dry thin film forming methods, such as a spatter or CVD. As for the thickness of the inorganic insulator layer 252, it is desirable to consider as the range of 0.01-0.05 micrometers.

[0115] Next, as shown in drawing 40 and drawing 41 , the 1st spacing A is separated, it aligns in an one direction X and two or more 1st thin film conductors 231 are formed in the front face of the inorganic insulator layer 252. Drawing showing the process after the process which showed drawing 40 to drawing 38 and drawing 39 , and drawing 41 are the sectional views which met 41 to 41 line of drawing 40 . The 1st thin film conductor 231 is formed in band-like. The 1st thin film conductor 231 is constituted by electric conduction metallic materials, such as Cu, and is formed of application of frame plating. The 1st thin film conductor 231 is formed of the process illustrated to drawing 5 - drawing 11 .

[0116] The 1st thin film conductor 231 is formed so that the coil width of face beta seen in the one direction X may serve as range which is 0.25-3 micrometers. Although the thicker one of the thickness of the 1st thin film conductor 231 is desirable, when it forms by the frame galvanizing method, it can form about 2 times of the coil width of face beta.

[0117] Next, as shown in drawing 42 and drawing 43 , the inorganic insulator layer 252 which exists between the 1st adjoining thin film conductor 231-231 is removed. Drawing showing the process after the process which showed drawing 42 to drawing 40 and drawing 41 , and drawing 43 are the sectional views which met 43 to 43 line of drawing 42 . In removal of the inorganic insulator layer 252, the 1st thin film conductor 231 is used as a mask, and the dry etching methods, such as milling or RIE, are performed.

[0118] Next, as shown in drawing 44 and drawing 45 , the wrap inorganic insulator layer 251 is formed for the front face of the 1st thin film conductor 231, and the front face of the 1st magnetic layer 21 which appears between the 1st thin film conductor 231-231 by almost uniform thickness. Drawing showing the process after the process which showed drawing 44 to drawing 42 and drawing 43 , and drawing 45 are the sectional views which met 45 to 45 line of drawing 44 .

[0119] The inorganic insulator layer 251 is constituted by aluminum 2O3, SiO2, AlN or DLC, etc. like the inorganic insulator layer 252. The inorganic insulator layer 252 can be formed by the dry thin film forming methods, such as a spatter or CVD. As for the thickness of the inorganic insulator layer 252, it is desirable to consider as the range of 0.01-0.05 micrometers.

[0120] Next, as shown in drawing 46 and drawing 47 , the 2nd thin film conductor 232 is formed. Drawing showing the process after the process which showed drawing 46 to drawing 44 and drawing 45 , and drawing 47 are the sectional views which met 47 to 47 line of drawing 46 . The 2nd thin film conductor 232 is formed with frame plating. The 2nd thin film conductor 232 is formed in the state of insertion so that the contiguity coil turn spacing A which exists between the 1st thin film conductor 231 may be buried.

[0121] Next, as shown in drawing 48 and drawing 49, the inorganic insulator layer 253 with which flattening is presented is formed. Drawing showing the process after the process which showed drawing 48 to drawing 46 and drawing 47, and drawing 49 are the sectional views which met 49 to 49 line of drawing 48. The inorganic insulator layer 253 covers and forms the 1st thin film conductor 231, the 2nd thin film conductor 232, the pole tip section 211, and the whole back gap 212. The inorganic insulator layer 253 is constituted by aluminum 2O3 and SiO₂ grade. The inorganic insulator layer 253 can be formed by the dry thin film forming methods, such as a spatter or CVD.

[0122] Next, as shown in drawing 50 and drawing 51, flattening of the inorganic insulator layer 253 is carried out by CMP etc. Drawing showing the process after the process which showed drawing 50 to drawing 48 and drawing 49, and drawing 51 are the sectional views which met 51 to 51 line of drawing 50. The inorganic insulator layer 253 remains around the back gap layer 212, and flattening of the back gap layer 212 is carried out from the pole tip member 211.

[0123] Next, as shown in drawing 52 - drawing 54, the gap layer 24 is formed. Drawing showing the process after the process which showed drawing 52 to drawing 50 and drawing 51, the sectional view where drawing 53 met 53 to 53 line of drawing 52, and drawing 54 are the sectional views which met 54 to 54 line of drawing 52. The gap layer 24 is formed in the top face of the inorganic insulator layer 253 by which flattening was carried out, and the 1st and 2nd thin film conductors 231 and 232. The gap layer 24 can be formed by the dry thin film forming methods, such as a spatter or CVD. The gap layer 24 is constituted by aluminum 2O3, SiO₂, AlN or DLC, etc. As for the thickness of the gap layer 24, it is desirable to consider as the range of 0.01-0.05 micrometers.

[0124] Although not illustrated, after forming the wrap gap layer 24 for the 1st thin film conductor 231, the 2nd thin film conductor 232, the pole tip section 211, and the whole back gap 212, the gap layer 24 on the back gap layer 212 is removed. In removal of the gap layer 24, a resist pattern is used as a mask and the dry etching methods, such as milling or RIE, are performed for the gap layer 24 on the back gap layer 212. And solvent exfoliation, ashing, etc. remove a resist mask.

[0125] Next, as shown in drawing 55 and drawing 56, the 2nd magnetic layer 22 is formed. Drawing showing the process after the process which showed drawing 55 to drawing 52 - drawing 54, and drawing 56 are the sectional views which met 56 to 56 line of drawing 55. The 2nd magnetic layer 22 is formed with frame plating etc. The 2nd magnetic layer 22 is constituted by NiFe, CoFeNi, CoFe, FeN, FeZrN, etc. As for the thickness of the 2nd magnetic layer 22, it is desirable to consider as the range of 0.5-3 micrometers. The 2nd magnetic layer 22 is supported by the gap layer 24, and is magnetically combined in the back gap layer 212. Thereby, the thin film magnetic circuit involving the 1st magnetic layer 21, 2nd magnetic layer 22, and gap layer 24 is completed. The 2nd magnetic layer 22 may be monolayer structure, and may be multilayer structure.

[0126] Next, the 2nd magnetic layer is used as a mask, the dry etching methods, such as milling or RIE, are performed, and the gap layer 24 of the part which is not covered with the 2nd magnetic layer 22 is removed.

[0127] Next, as shown in drawing 57 and drawing 58, the inorganic insulator layer 252 is formed. Drawing showing the process after the process which showed drawing 57 to drawing 55 and drawing 56, and drawing 58 are the sectional views which met 58 to 58 line of drawing 57. The inorganic insulator layer 252 is formed so that the 2nd magnetic layer 22 upper part may be covered. About the inorganic insulator layer 252, since reference is already made, it omits for details.

[0128] Next, as shown in drawing 59 and drawing 60, a part of gap layer 24 and inorganic insulator layer 252 are removed, and the upper part of the 2nd thin film conductor 232 is exposed. Drawing showing the process after the process which showed drawing 59 to drawing 57 and drawing 58, and drawing 60 are the sectional views which met 60 to 60 line of drawing 59. The inorganic insulator layer 252 of the upper part of the 2nd thin film conductor 252 uses as a mask beforehand the resist pattern formed in the upper part of the 2nd thin film conductor 252, and removes a resist mask by the dry etching methods, such as milling or RIE. Then, solvent exfoliation, ashing, etc. remove. Opening is formed in the 2nd thin film conductor 232 according to the above-mentioned process.

[0129] Next, as shown in drawing 61 and drawing 62, two or more 3rd thin film conductors 233 are formed. Drawing showing the process after the process which showed drawing 61 to drawing 59 and drawing 60, and drawing 62 are the sectional views which met 62 to 62 line of drawing 61. The 3rd thin film conductor 233 is formed by frame plating etc., and continues and starts the above-mentioned opening to through and the 2nd thin film conductor 232. The 3rd thin film conductor 233 is constituted by electric conduction metallic materials, such as Cu. The thickness of the 3rd thin film conductor 233 has the desirable range of 1.5-4 micrometers. The 3rd thin film conductor 233 is also formed according to the process illustrated to drawing 5 - drawing 11.

[0130] Next, as shown in drawing 63 and drawing 64, the 3rd thin film conductor 233 is used as a mask, and the inorganic insulator layer 252 is removed by the dry etching methods, such as milling or RIE. Drawing showing the process after the process which showed drawing 63 to drawing 61 and drawing 62, and drawing 64 are the sectional

views which met 64 to 64 line of drawing 63 .

[0131] Next, as shown in drawing 65 and drawing 66 , the inorganic insulator layer 251 is formed. Drawing showing the process after the process which showed drawing 65 to drawing 63 and drawing 64 , and drawing 66 are the sectional views which met 66 to 66 line of drawing 65 . The inorganic insulator layer 251 covers the front face of the 3rd thin film conductor 233, and the front face of the 1st thin film conductor 231 which appears between the 3rd thin film conductor 233-233 by almost uniform thickness. About the inorganic insulator layer 251, since reference is already made, it omits for details.

[0132] Next, as shown in drawing 67 , the inorganic insulator layer 251 of the standup part of the 3rd thin film conductor 233 is used as a mask, and inorganic insulator layers 251 other than the standup part of the 3rd thin film conductor 233 are removed by the dry etching methods, such as milling or RIE. Drawing 67 is drawing showing the process after the process shown in drawing 65 and drawing 66 . According to this process, the upper part of the 3rd thin film conductor 233 is exposed, and it becomes a connection edge.

[0133] Next, as shown in drawing 68 , the 4th thin film conductor 234 is formed. Drawing 68 is drawing showing the process after the process shown in drawing 67 . The 4th thin film conductor 234 is formed with frame plating etc.

[0134] The 4th thin film conductor 234 is a wrap about the front face of the 3rd thin film conductor 233, and the front face of the 1st thin film conductor 231 which appears between the 3rd thin film conductor 233-233. That is, the 4th thin film conductor 234 is respectively inserted in also between the 3rd thin film conductor 233 which has the inorganic insulator layer 251 on a side attachment wall. The 3rd thin film conductor 233 and the 4th thin film conductor 234 have flowed electrically by said outcrop. The 4th thin film conductor 234 consists of electric conduction metallic materials, such as Cu. The thickness of the 4th thin film conductor 234 has the desirable range of 1.5-4 micrometers.

[0135] Next, as shown in drawing 69 , the flattening film 20 which becomes by the inorganic insulator layer is formed. Drawing 69 is drawing showing the process after the process shown in drawing 68 . The flattening film 20 forms membranes by a spatter etc., and carries out flattening by CMP etc. The flattening film 20 is constituted by aluminum 2O3 and SiO2 grade.

[0136] Drawing showing the process after the process which showed drawing 70 to drawing 69 , and drawing 71 are the sectional views which met 71 to 71 line of drawing 70 . The upper part of the 3rd thin film conductor 233 and the 4th thin film conductor 234 is exposed while flattening is carried out, so that it may illustrate to drawing 71 .

[0137] Next, as shown in drawing 72 and drawing 73 , the inorganic insulator layer 252 is formed. Drawing showing the process after the process which showed drawing 72 to drawing 70 and drawing 71 , and drawing 73 are the sectional views which met 73 to 73 line of drawing 72 . The inorganic insulator layer 252 is formed so that the flattening film 20, 3rd thin film conductor 233, and thin film conductor of ** 4th 234 upper part may be covered. About the inorganic insulator layer 252, since reference is already made, it omits for details.

[0138] Next, as shown in drawing 74 and drawing 75 , a part of inorganic insulator layer 252 is removed, and the upper part of the 3rd thin film conductor 233 is exposed. Drawing showing the process after the process which showed drawing 74 to drawing 72 and drawing 73 , and drawing 75 are the sectional views which met 75 to 75 line of drawing 74 . The inorganic insulator layer 252 of the upper part of the 3rd thin film conductor 233 uses a resist pattern as a mask, and removes it by the dry etching methods, such as milling or RIE. Then, solvent exfoliation, ashing, etc. remove the resist mask on the 2nd thin film conductor 232. Opening is formed in the 3rd thin film conductor 233 of the above-mentioned process.

[0139] Next, as shown in drawing 76 - drawing 78 , two or more 5th thin film conductors 235 are formed. Drawing showing the process after the process which showed drawing 76 to drawing 74 and drawing 75 , the sectional view where drawing 77 met 77 to 77 line of drawing 76 , and drawing 78 are the sectional views which met 78 to 78 line of drawing 76 .

[0140] The 5th thin film conductor 235 separates the 1st spacing A, aligns in an one direction X, and is formed in the front face of the inorganic insulator layer 252. [two or more] The 5th thin film conductor 235 is formed in band-like. The 5th thin film conductor 235 is constituted by electric conduction metallic materials, such as Cu, and is formed of application of frame plating. When applying frame plating, the seed layer is formed in the front face of the inorganic insulator layer 252 in advance. This is a stock-in-trade in frame plating. The 5th thin film conductor 235 is formed so that the coil width of face beta seen in the one direction X may serve as range which is 0.25-3 micrometers. Although the thicker one of the thickness of the 1st half-thin film conductor 231 is desirable, when it forms with frame plating, it can form about 2 times of the coil width of face beta.

[0141] Moreover, as shown in drawing 78 , the 5th thin film conductor 235 is formed in the outcrop (refer to drawing 75) of the 3rd thin film conductor 233. The 3rd thin film conductor 233 and the 5th thin film conductor 235 have flowed electrically through opening. The 5th thin film conductor 235 is also formed according to the process illustrated

to drawing 5 - drawing 11 .

[0142] Next, as shown in drawing 79 - drawing 81 , the inorganic insulator layer 252 is removed. Drawing showing the process after the process which showed drawing 79 to drawing 76 - drawing 78 , the sectional view where drawing 80 met 80 to 80 line of drawing 79 , and drawing 81 are the sectional views which met 81 to 81 line of drawing 79 . In removal of the inorganic insulator layer 252, the 5th thin film conductor 235 is used as a mask, and the dry etching methods, such as milling or RIE, are performed.

[0143] Next, as shown in drawing 82 - drawing 84 , the inorganic insulator layer 251 is formed. Drawing showing the process after the process which showed drawing 82 to drawing 80 and drawing 81 , the sectional view where drawing 83 met 83 to 83 line of drawing 82 , and drawing 84 are the sectional views which met 84 to 84 line of drawing 82 .

[0144] The inorganic insulator layer 251 covers the front face of the 2nd magnetic layer 22, the 5th thin film conductor 235, and the flattening film 20 by almost uniform thickness, as shown in drawing 83 . Moreover, the inorganic insulator layer 251 covers the front face of the 4th thin film conductor 234 which appears between the flattening film 20, the 5th thin film conductor 235, and the 5th thin film conductor 235-235 by almost uniform thickness, as shown in drawing 84 . About the inorganic insulator layer 251, since reference is already made, it omits for details.

[0145] Next, as shown in drawing 85 - drawing 87 , the inorganic insulator layer 251 of the standup part of the 5th thin film conductor 235 is used as a mask, and inorganic insulator layers 251 other than the standup part of the 5th thin film conductor 235 are removed by the dry etching methods (the milling method, the RIE method, etc.). Drawing showing the process after the process which showed drawing 85 to drawing 82 - drawing 84 , the sectional view where drawing 86 met 86 to 86 line of drawing 85 , and drawing 87 are the sectional views which met 87 to 87 line of drawing 85 .

Then, solvent exfoliation, ashing, etc. remove a resist mask. At this time, a resist mask is formed also in the part which corresponds on an up magnetic pole, and it also leaves an inorganic insulator layer to the part which corresponds on an up magnetic pole. According to this process, the flattening film 20, the 4th thin film conductor 234 which appears between the 5th thin film conductor 235-235, and the upper part of the 5th thin film conductor 235 are exposed, and it becomes a connection edge.

[0146] Next, as shown in drawing 88 , the 6th thin film conductor 236 is formed. Drawing 88 is drawing showing the process after the process shown in drawing 85 - drawing 87 . The 6th thin film conductor 236 is formed with frame plating etc. The 6th thin film conductor 236 is respectively inserted in also between the 5th thin film conductor 235 which has the inorganic insulator layer 251 on a side attachment wall. The 5th thin film conductor 235 and the 6th thin film conductor 236 have not flowed electrically. The 6th thin film conductor 236 consists of electric conduction metallic materials, such as Cu. The range of the thickness of the 6th thin film conductor 236 is 0.5-3 micrometers preferably.

[0147] Moreover, the 6th thin film conductor 236 is formed like [drawing 89] drawing 88 . Drawing 89 is drawing showing the process after the process shown in drawing 88 . However, in drawing 89 , the 6th thin film conductor 236 has flowed electrically with the 4th thin film conductor 234 and the 5th thin film conductor 235.

[0148] Next, as shown in drawing 90 and drawing 91 , the flattening film 260 is formed. Drawing showing the process after the process which showed drawing 90 to drawing 89 , and drawing 91 are drawings showing the process after the process shown in drawing 90 . After membranes are formed by the spatter etc. and the whole surface is covered with the flattening film 260, flattening of the flattening film 260 is carried out by CMP etc. The flattening film 260 consists of aluminum 2O3 and SiO2 grade.

[0149] Drawing showing the process after the process which showed drawing 92 to drawing 91 , the sectional view where drawing 93 met 93 to 93 line of drawing 92 , and drawing 94 are the sectional views which met 94 to 94 line of drawing 92 . Drawing 92 - drawing 94 show the condition that flattening was carried out by the process shown by drawing 90 and drawing 91 .

[0150] Next, as shown in drawing 95 and drawing 96 , a protective layer 26 is formed. The sectional view showing the process after the process which showed drawing 95 to drawing 92 - drawing 94 , and drawing 96 are the sectional views showing the process after the process shown in drawing 95 . Membranes are formed by the spatter etc. and flattening of the protective layer 26 is carried out by CMP etc. A protective layer 26 is constituted by aluminum 2O3 and SiO2 grade.

[0151] By passing through the process mentioned above, the thin film magnetic-head element which has the structure shown in drawing 29 - drawing 32 is formed on a wafer (refer to drawing 33). In addition, electrode ejection wiring, a bump layer, a bump protective layer, etc. are created separately. Although explanation is omitted, other micro devices, such as a thin film inductor shown in drawing 26 - drawing 28 , can be manufactured through the same process.

[0152] 6. Indicate further the magnetic-head equipment and magnetic recorder and reproducing device this invention using the thin film magnetic head also about magnetic-head equipment and a magnetic recorder and reproducing device.

First, the front view showing some magnetic-head equipments which drawing 97 requires for this invention, and drawing 98 are the bottom views of the magnetic-head equipment shown in drawing 97. Magnetic-head equipment contains the thin film magnetic head 4 and the head means for supporting 5. The thin film magnetic head 4 is the thin film magnetic head concerning this invention made explanation with reference to drawing 6 - drawing 9.

[0153] The head means for supporting 5 have structure which attached the flexible body 51 which similarly becomes with a metallic thin plate in the free end in the end of the longitudinal direction of the base material 53 which becomes with a metallic thin plate, and attached the thin film magnetic head 4 in the inferior surface of tongue of this flexible body 51.

[0154] A flexible body 51 has two outside frame parts 55 and 56 which carry out abbreviation parallel with the longitudinal direction axis of a base material 53, and are extended, the transversal frame 54 which connects the outside frame parts 55 and 56 in the edge distant from the base material 53, and the ligula 52 which has been prolonged so that abbreviation parallel may be carried out from the abbreviation center section of the transversal frame 54 at the outside frame parts 55 and 56, and used the tip as the free end.

[0155] The projection 57 for loads of the shape of a semi-sphere of a ligula 52 which upheaved from the base material 53 in the center section mostly is formed. The load force is told from the free end of a base material 53 by this projection 57 for loads to a ligula 52.

[0156] The thin film magnetic head 4 is attached in the inferior surface of tongue of a ligula 52 with means, such as adhesion. The thin film magnetic head 4 is attached in the ligula 52 so that an airstream appearance side edge side may become in the direction of a transversal frame 54. The head means for supporting 5 applicable to this invention are not restricted to the above-mentioned example.

[0157] Drawing 99 is the top view of the magnetic recorder and reproducing device concerning this invention. The illustrated magnetic recorder and reproducing device contains magnetic-head equipment 6 and a magnetic disk 7. Magnetic-head equipment 6 is illustrated to drawing 97 and drawing 98. The end of the head means for supporting 5 is combined with the end of an arm 9, and magnetic-head equipment 6 is supported by the pointing device 8 with which the other end of an arm 9 contains a voice coil etc., and is driven. In free one end of the head means for supporting 5, the thin film magnetic head 4 is supported by the head means for supporting 5, and it is arranged so that it may counter with the magnetic-recording side of a magnetic disk 7.

[0158] If the rotation drive of the magnetic disk 7 is carried out in the direction of an arrow head F1 by the driving gear which is not illustrated, the thin film magnetic head 4 will surface from Men of a magnetic disk 7 by the minute flying height. The thin film magnetic head 4 attached in the point of the head means for supporting 5 is driven in the direction of a path of a magnetic disk 7. And by the positioning device 8 which drives the head means for supporting 5, the thin film magnetic head 4 is positioned in the predetermined truck location on a magnetic disk 7, and read-out of magnetic recording and writing are performed.

[0159] As mentioned above, although the contents of this invention were concretely explained with reference to the desirable example, it is obvious that various deformation modes can be taken based on the fundamental technical thought of this invention and instruction if it is this contractor.

[0160]

[Effect of the Invention] According to this invention, the following effectiveness can be acquired as stated above.

(a) A wiring consistency can be raised and the micro device which may improve a component consistency, especially a semiconductor device can be offered.

(b) After securing required magnetomotive force, coil length can be shortened, an impedance value can be reduced, and the micro device which has improved the high frequency property especially the thin film magnetic head, and a thin film inductor can be offered.

(c) A coil circumference consistency can be raised and the micro device which can improve magnetic effectiveness especially a thin film inductor, or the thin film magnetic head can be offered.

[Translation done.]

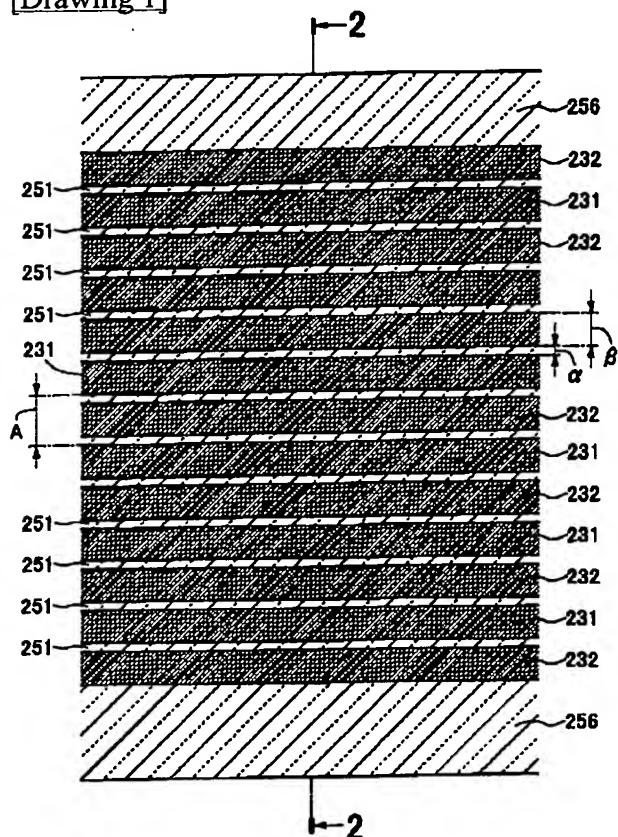
1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DRAWINGS

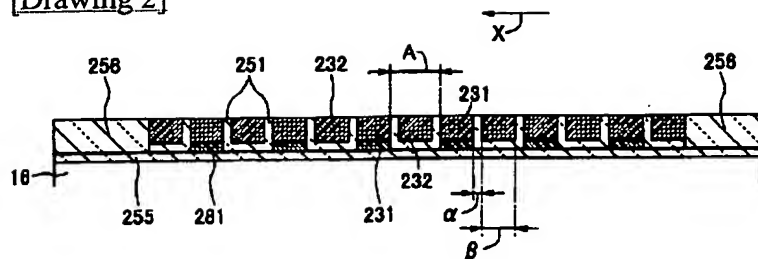
[Drawing 3]

10

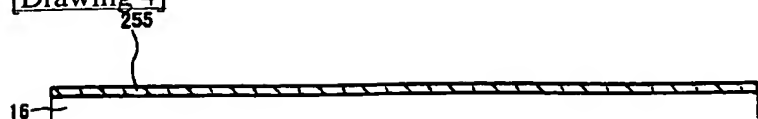
[Drawing 1]



[Drawing 2]



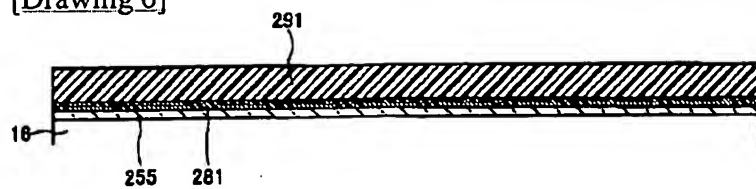
[Drawing 4]



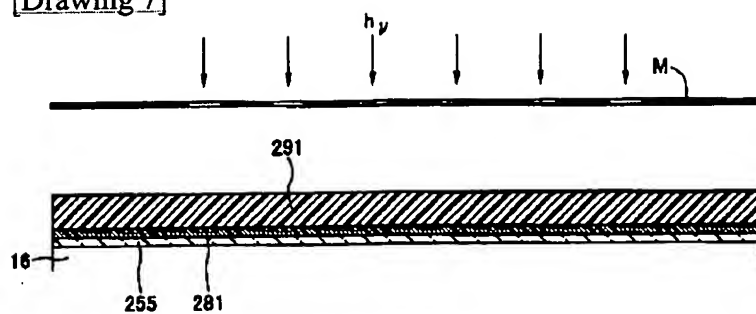
[Drawing 5]



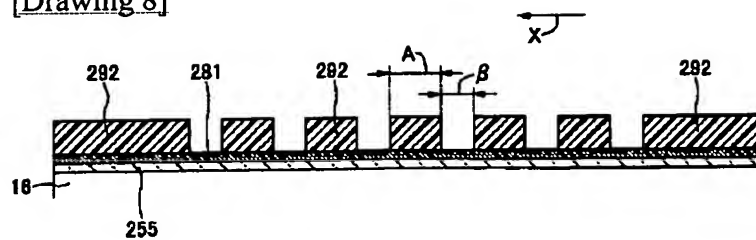
[Drawing 6]



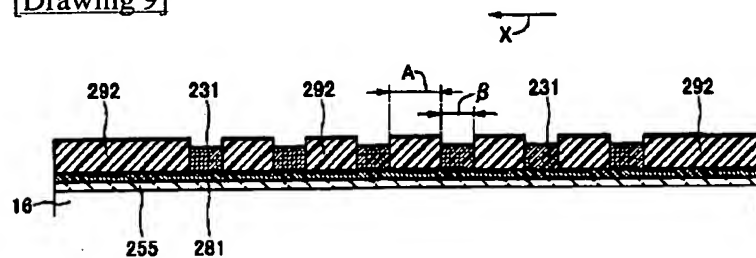
[Drawing 7]



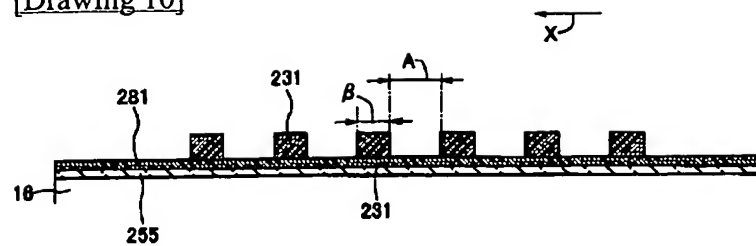
[Drawing 8]



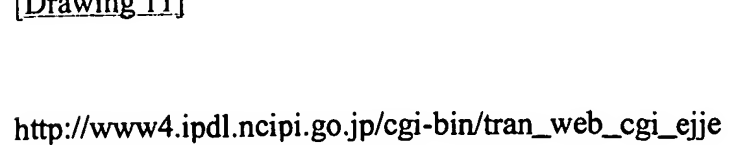
[Drawing 9]

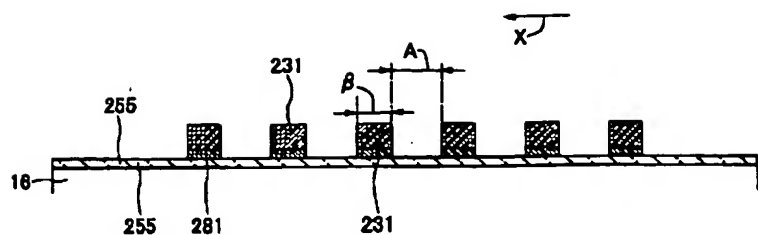


[Drawing 10]

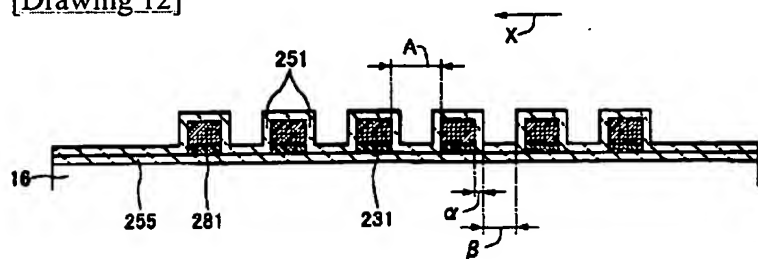


[Drawing 11]

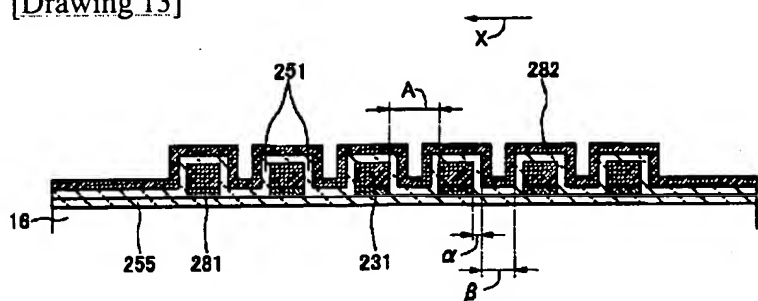




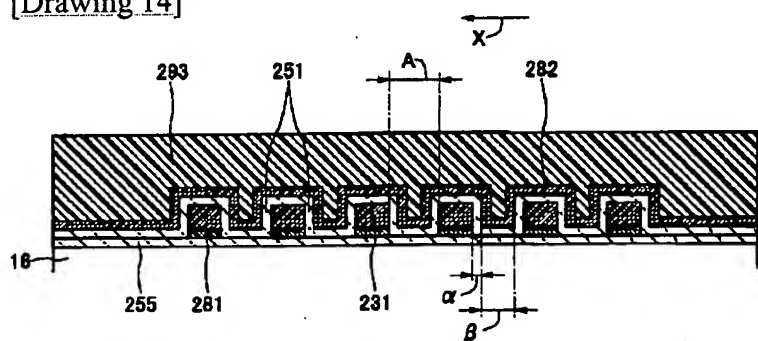
[Drawing 12]



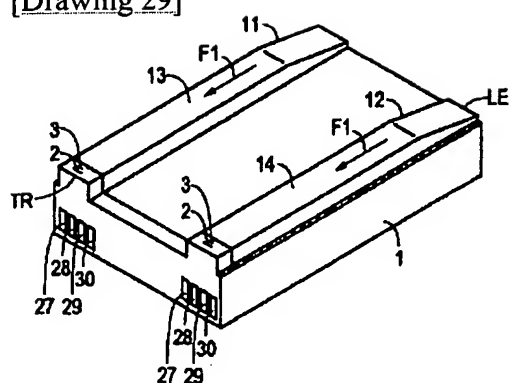
[Drawing 13]



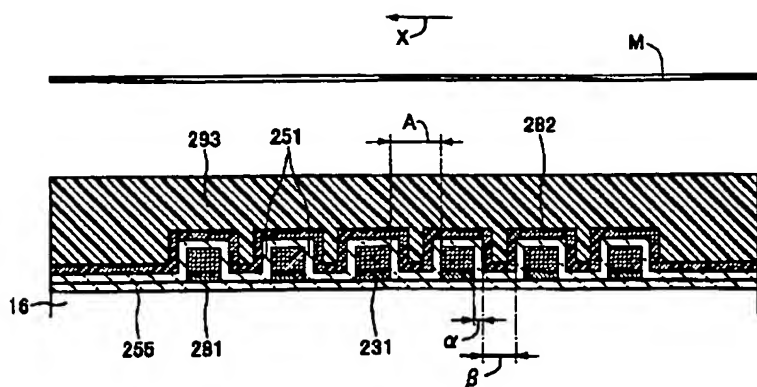
[Drawing 14]



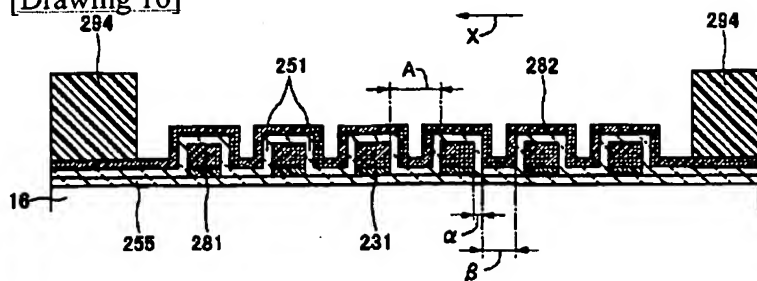
[Drawing 29]



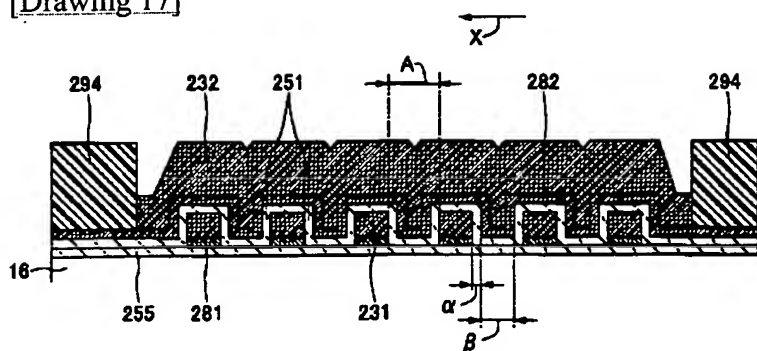
[Drawing 15]



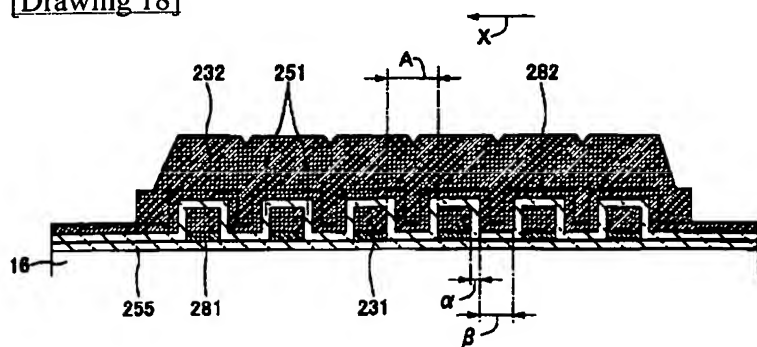
[Drawing 16]



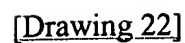
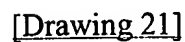
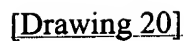
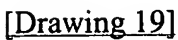
[Drawing 17]



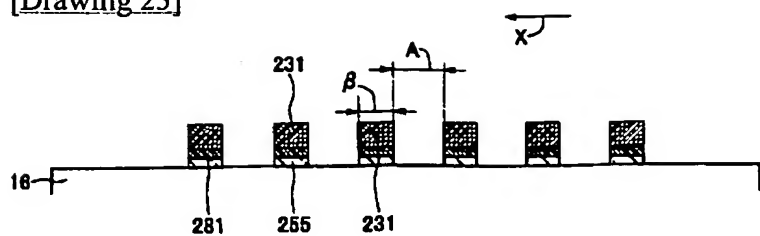
[Drawing 18]



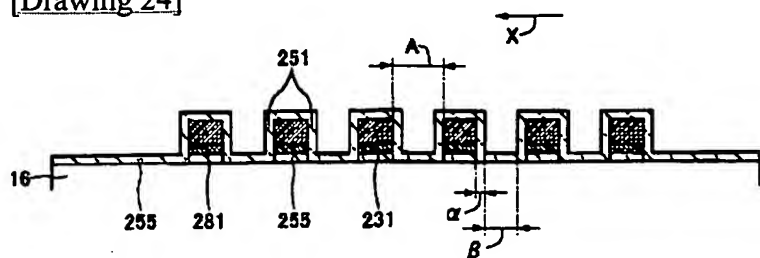
[Drawing 33]



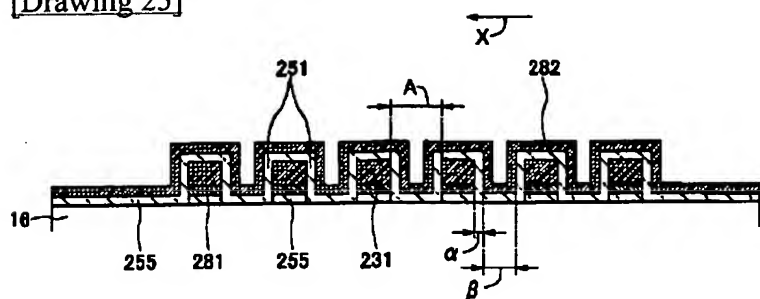
[Drawing 23]



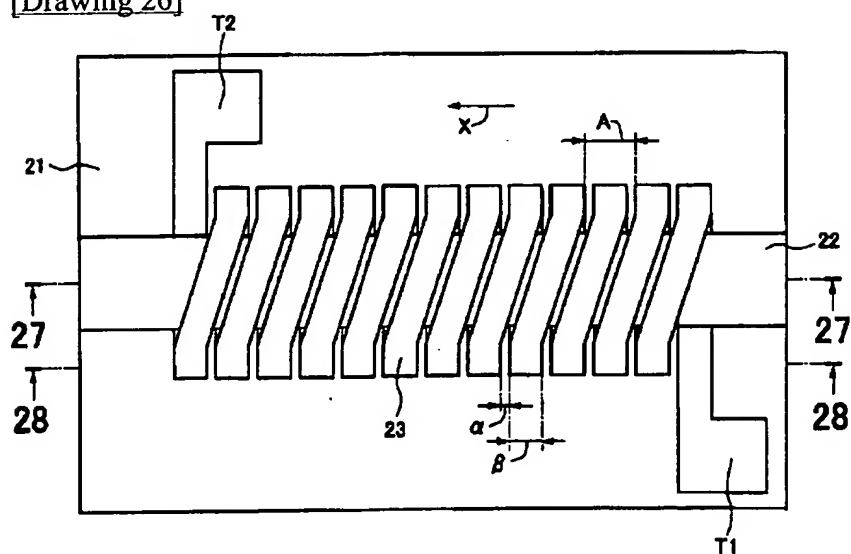
[Drawing 24]



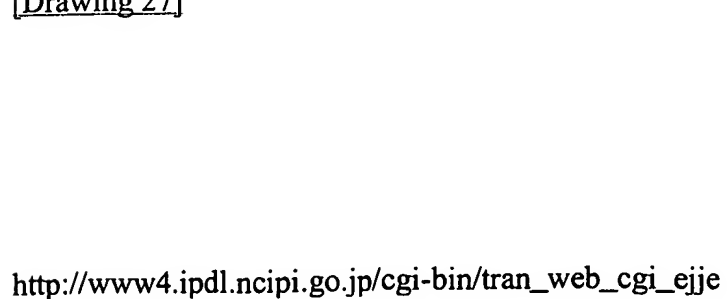
[Drawing 25]

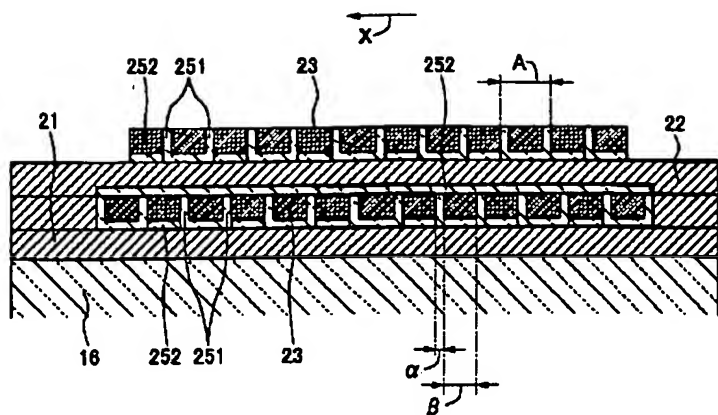


[Drawing 26]

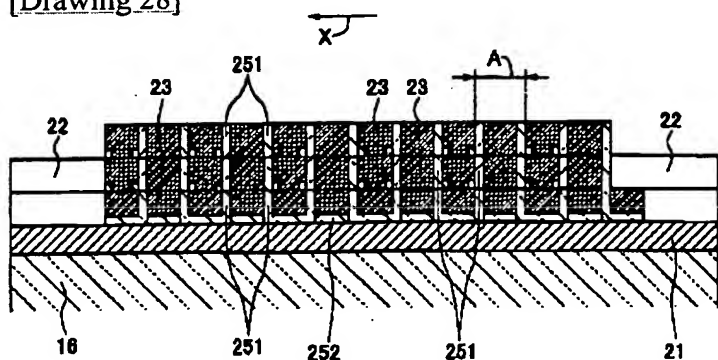


[Drawing 27]

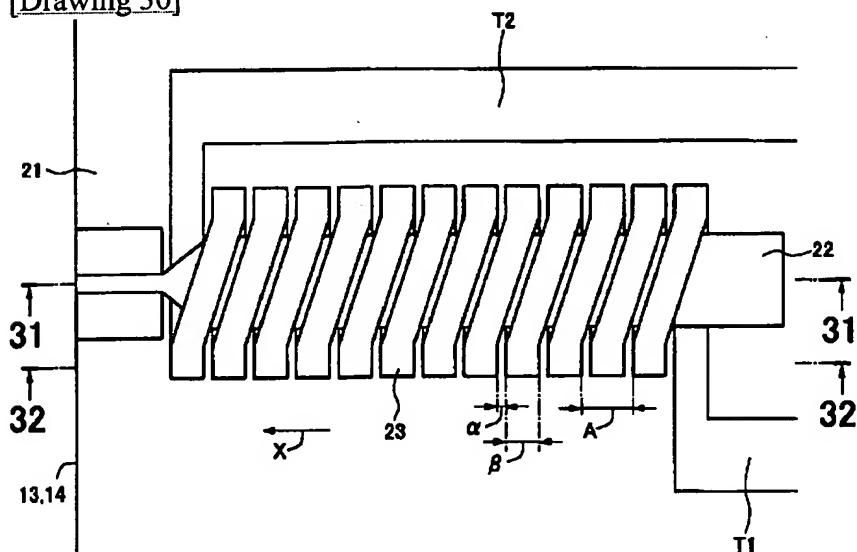




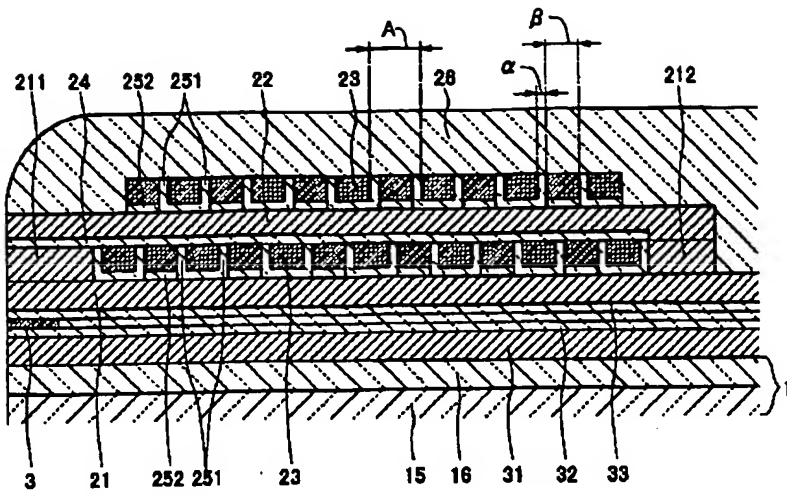
[Drawing 28]



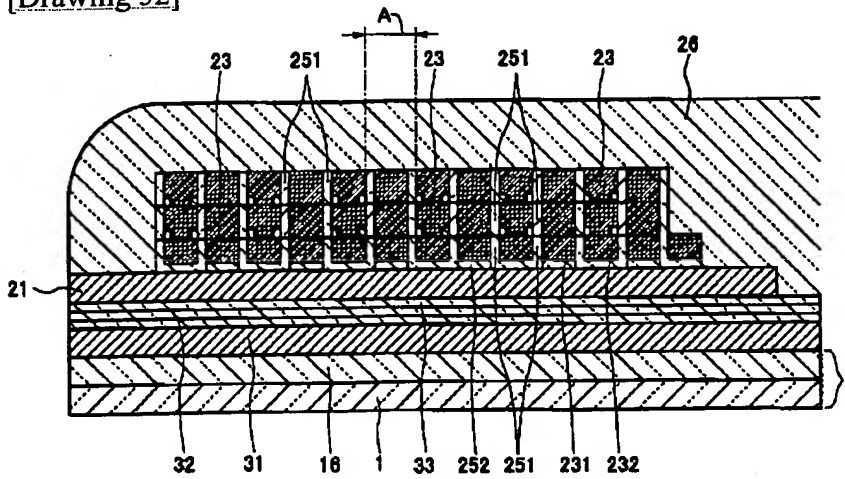
[Drawing 30]



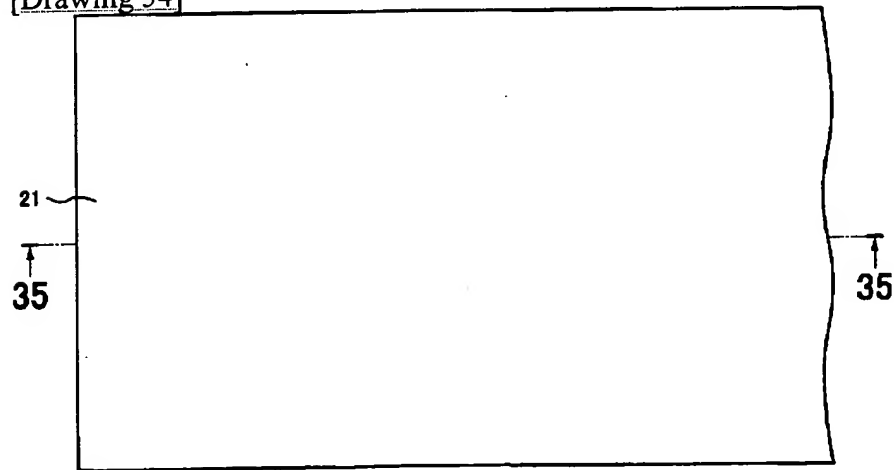
[Drawing 31]



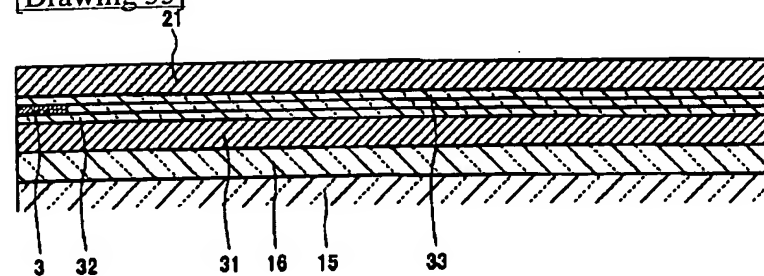
[Drawing 32]



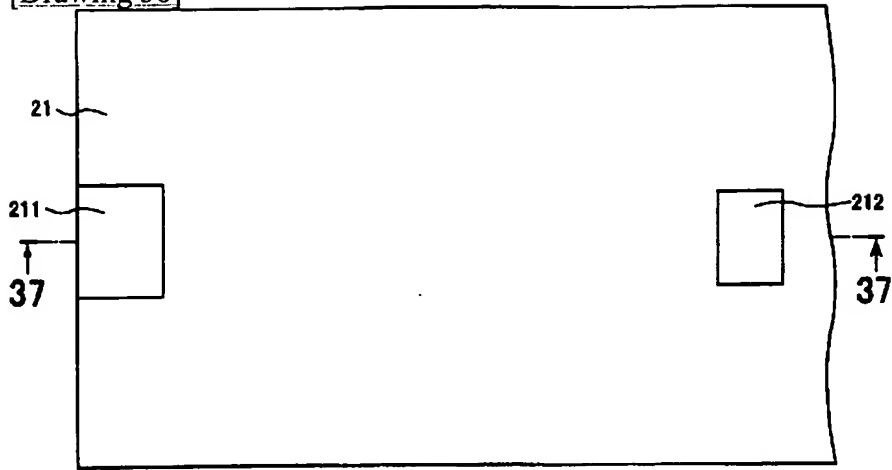
[Drawing 34]



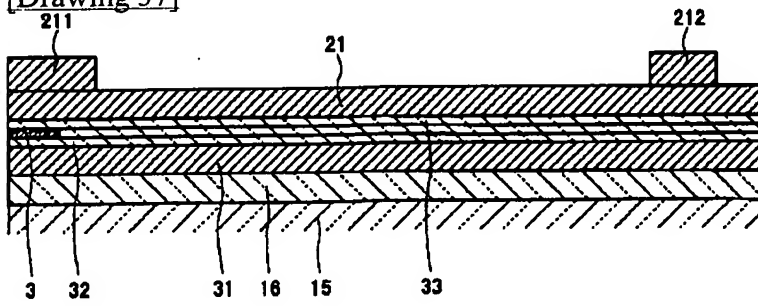
[Drawing 35]



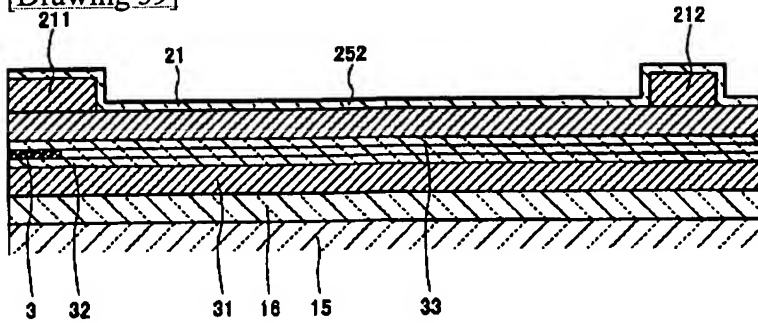
[Drawing 36]



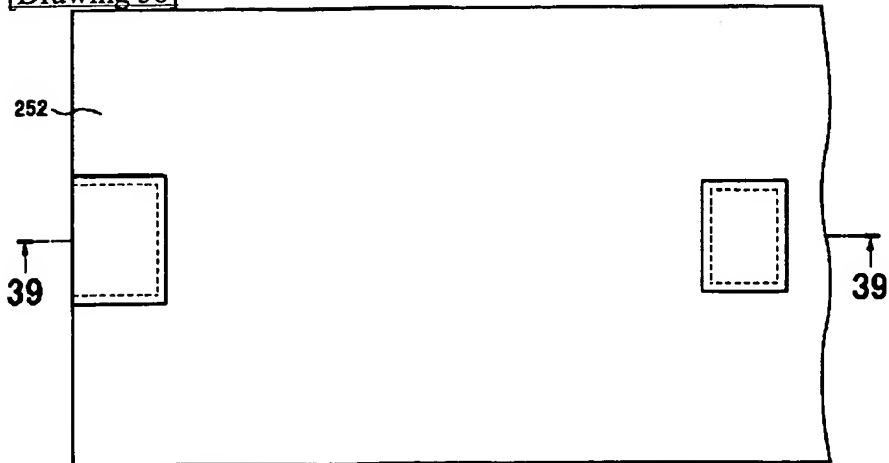
[Drawing 37]



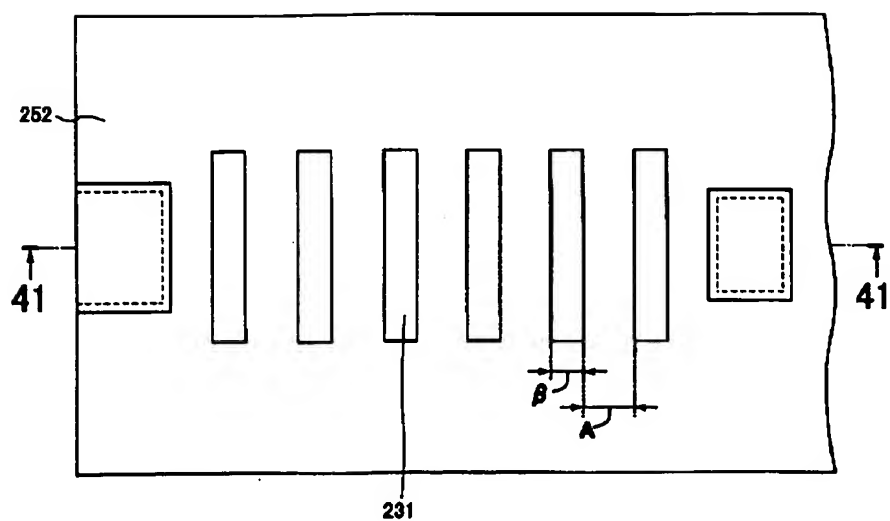
[Drawing 39]



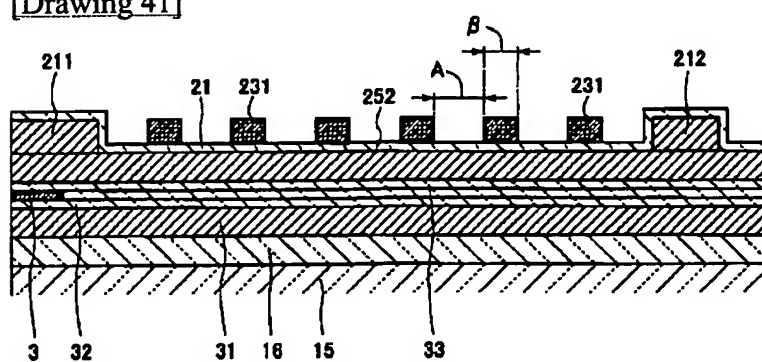
[Drawing 38]



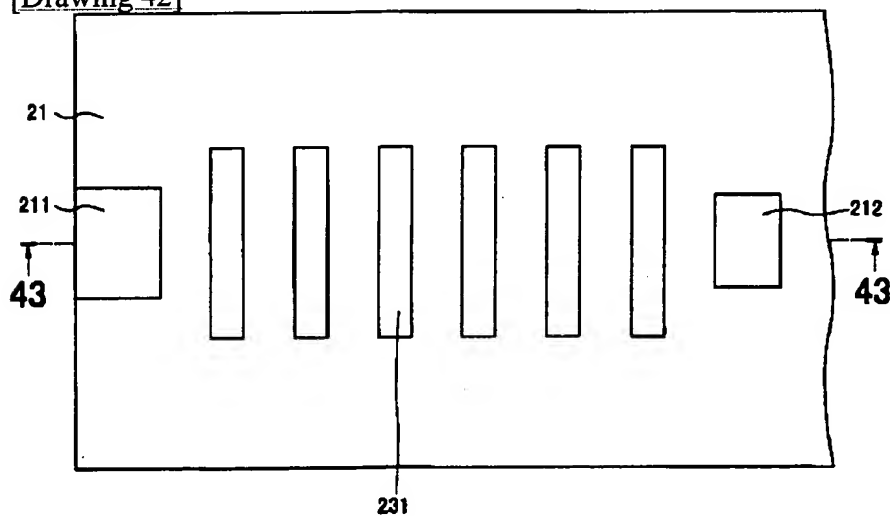
[Drawing 40]



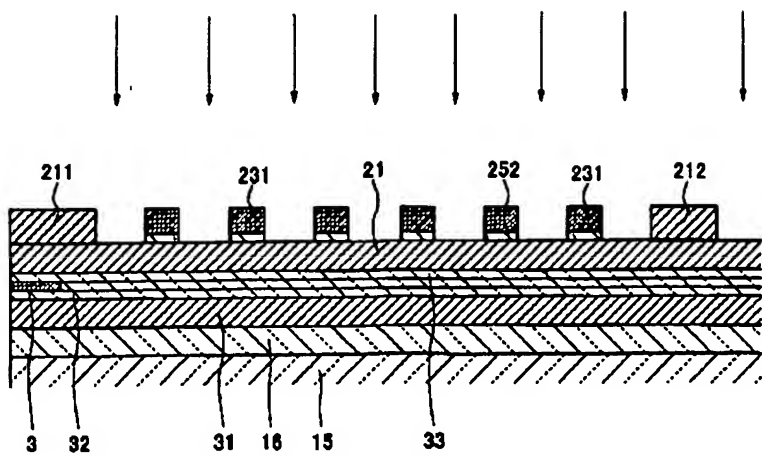
[Drawing 41]



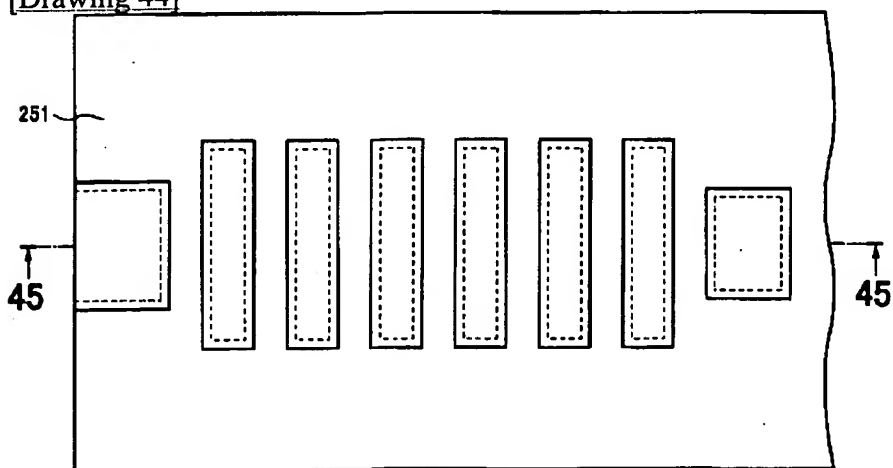
[Drawing 42]



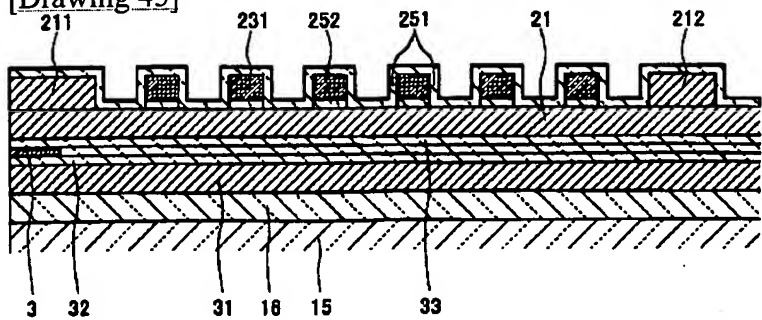
[Drawing 43]



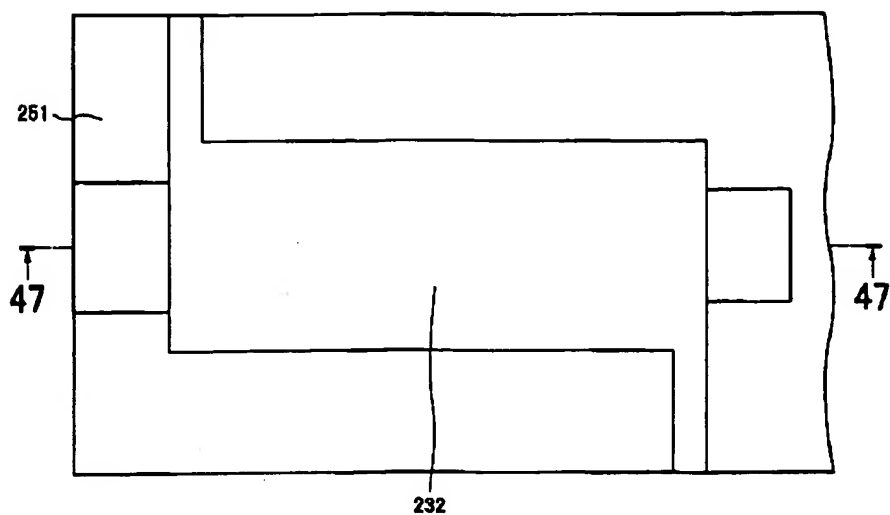
[Drawing 44]



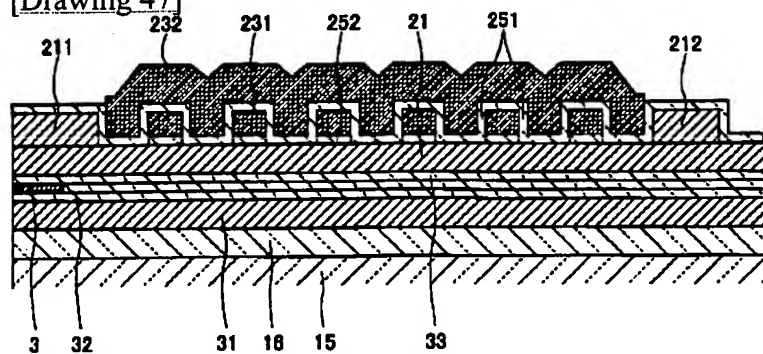
[Drawing 45]



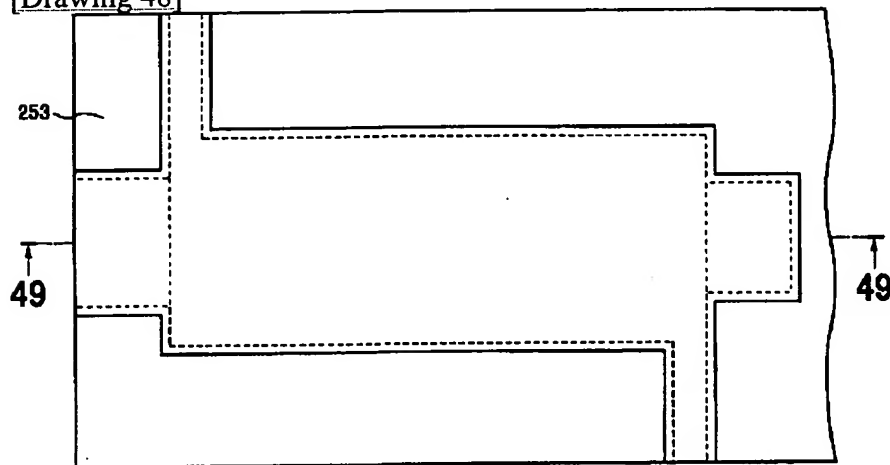
[Drawing 46]



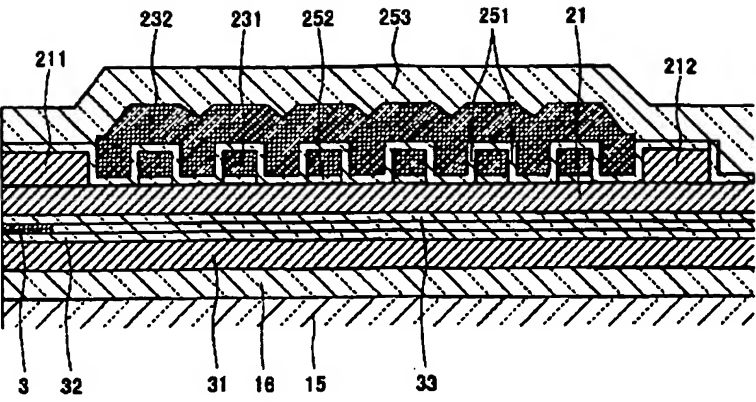
[Drawing 47]



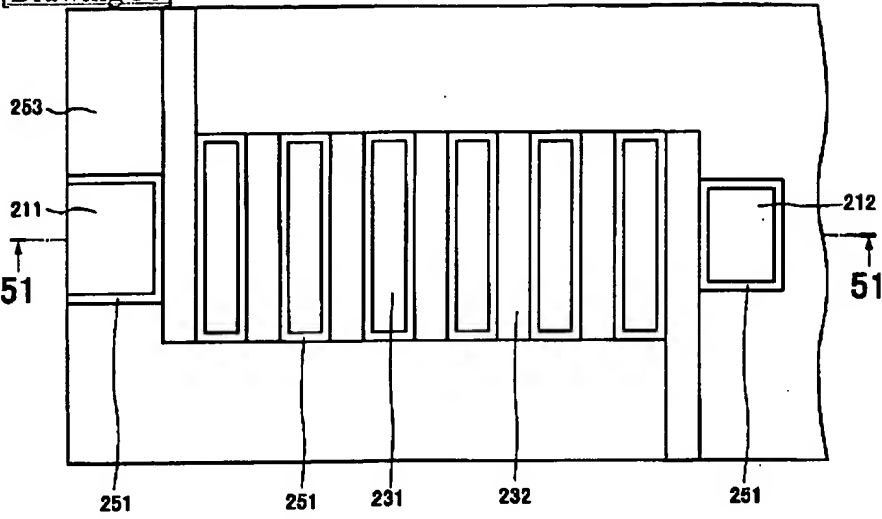
[Drawing 48]



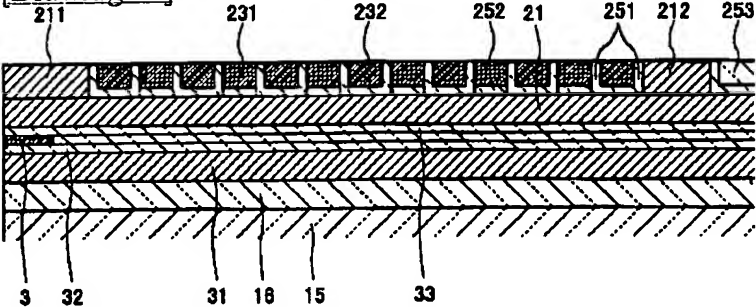
[Drawing 49]



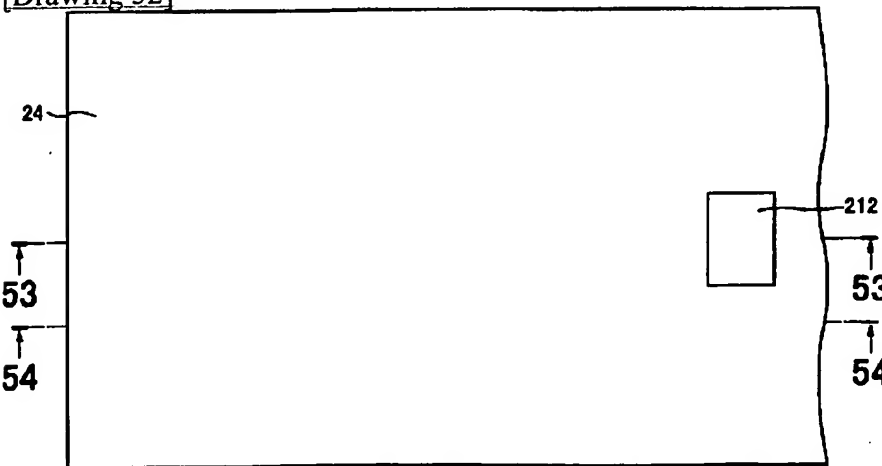
[Drawing 50]



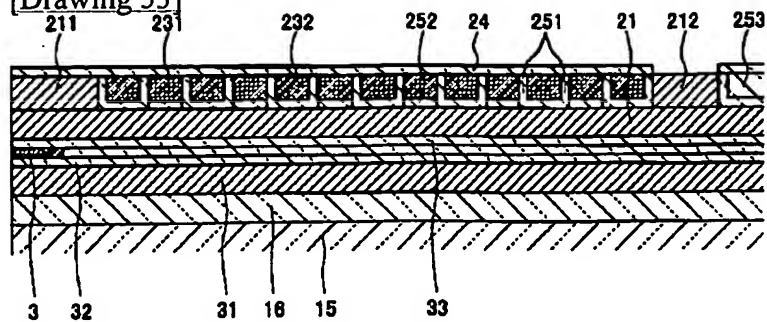
[Drawing 51]



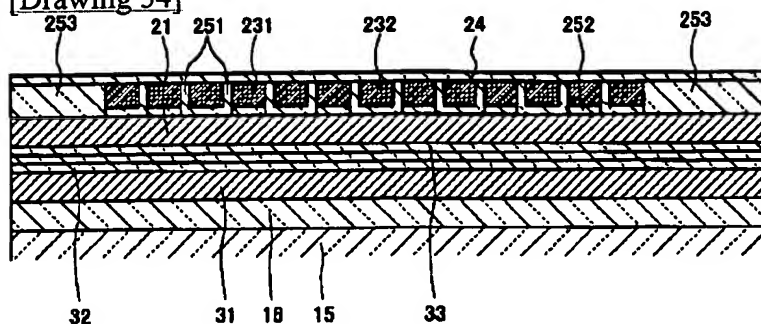
[Drawing 52]



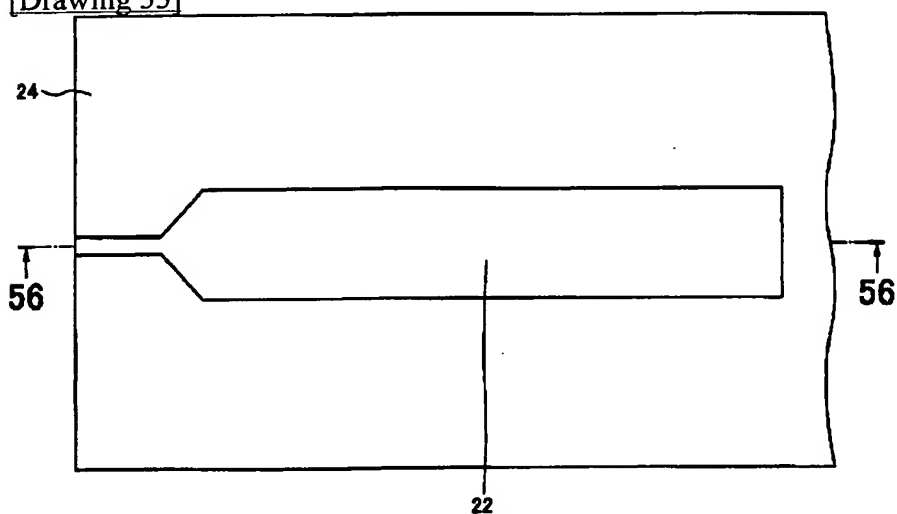
[Drawing 53]



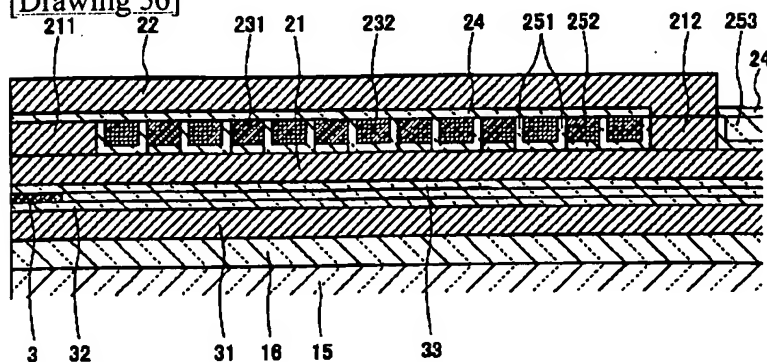
[Drawing 54]



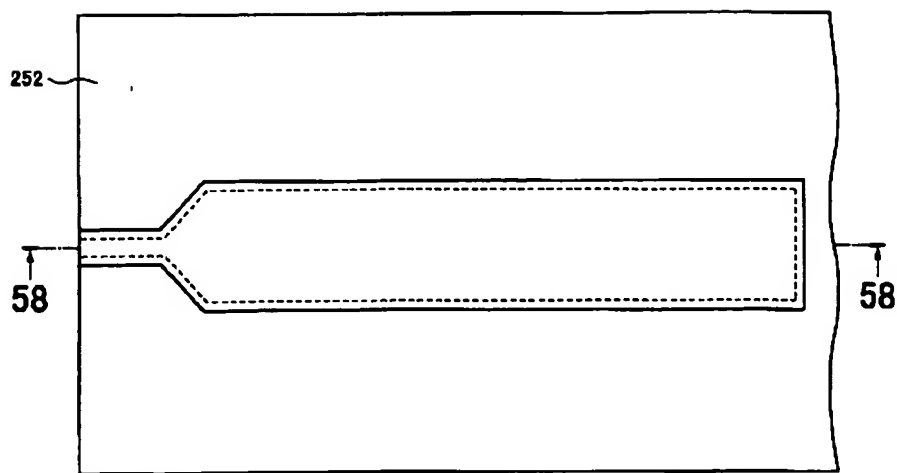
[Drawing 55]



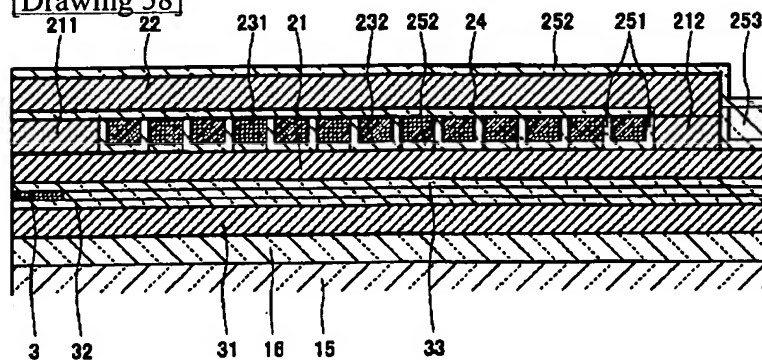
[Drawing 56]



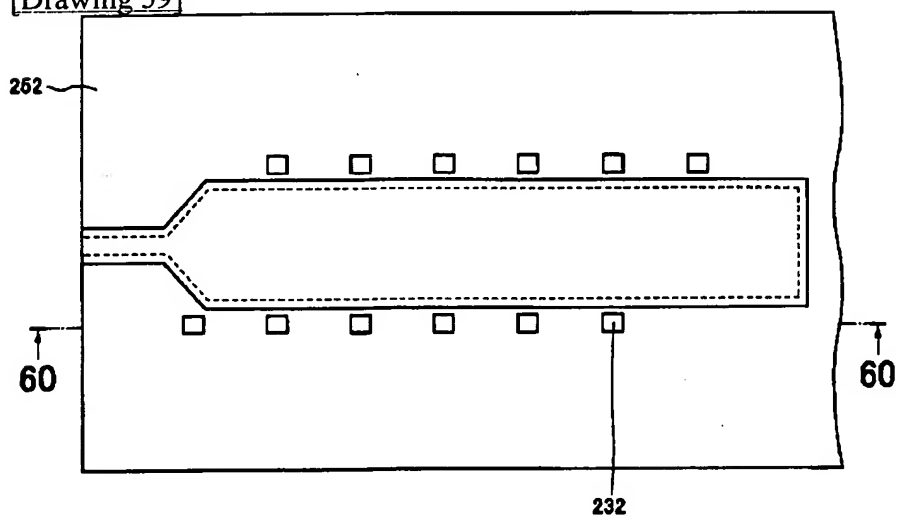
[Drawing 57]



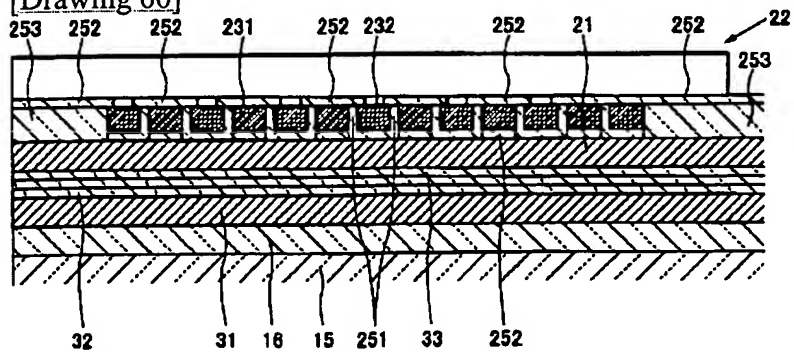
[Drawing 58]



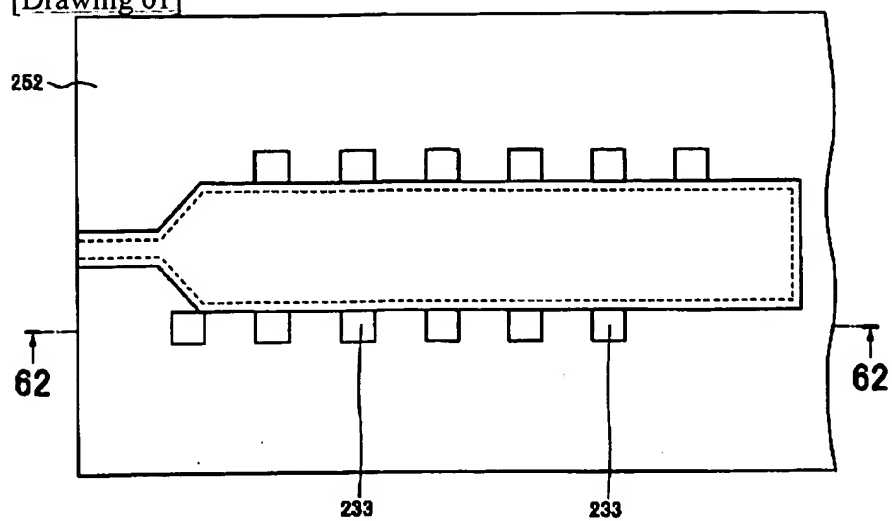
[Drawing 59]



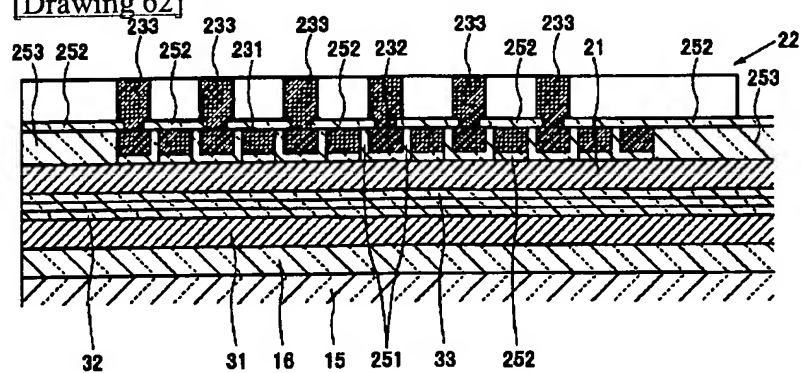
[Drawing 60]



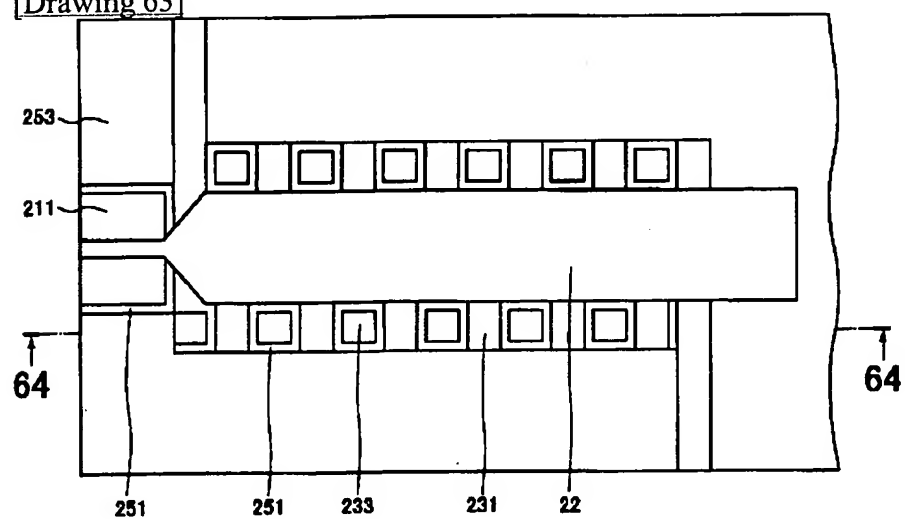
[Drawing 61]



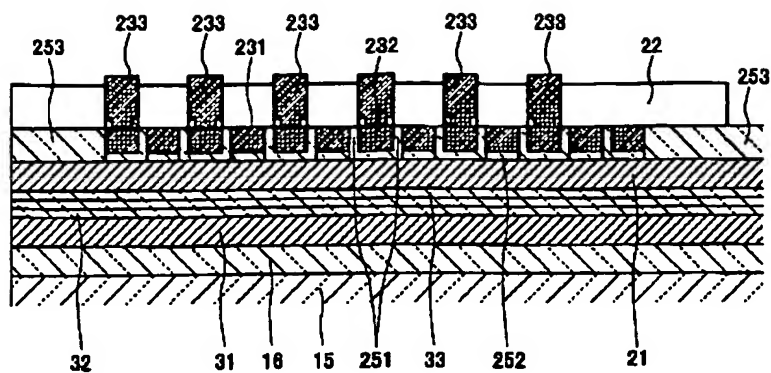
[Drawing 62]



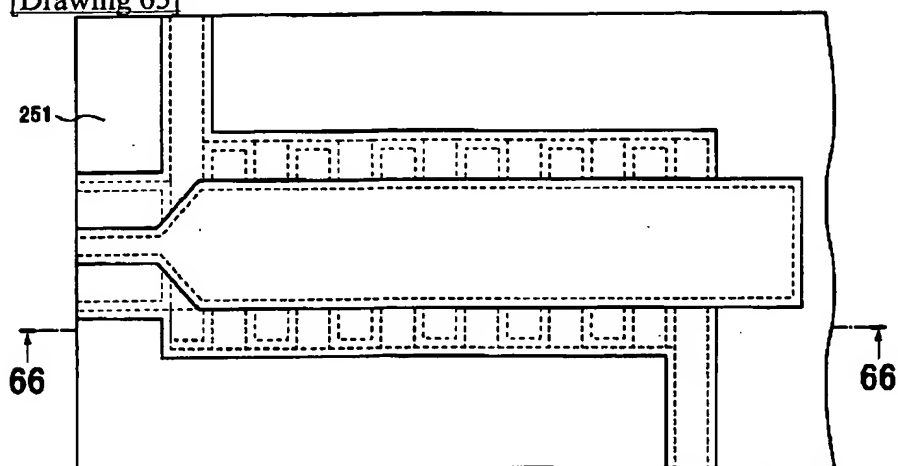
[Drawing 63]



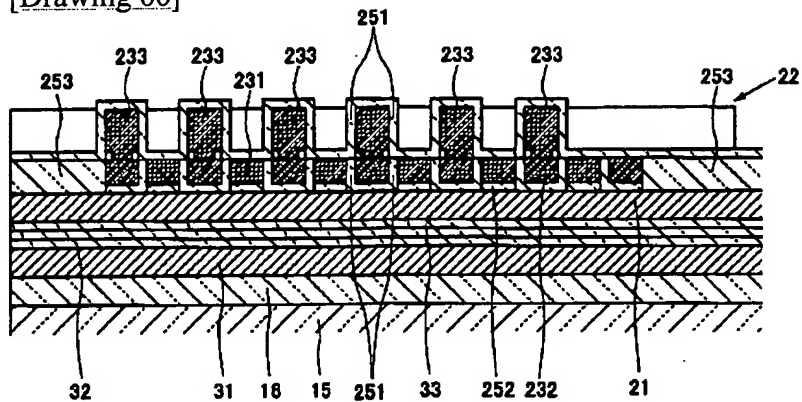
[Drawing 64]



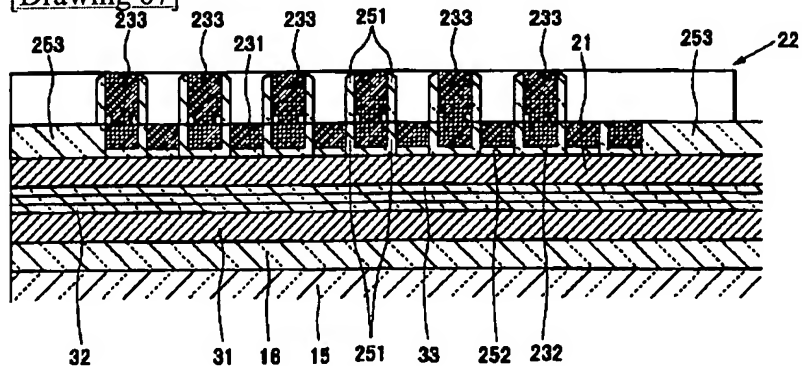
[Drawing 65]



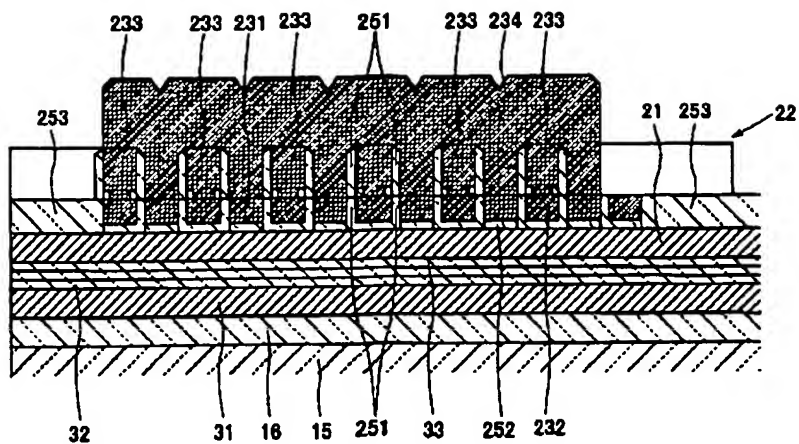
[Drawing 66]



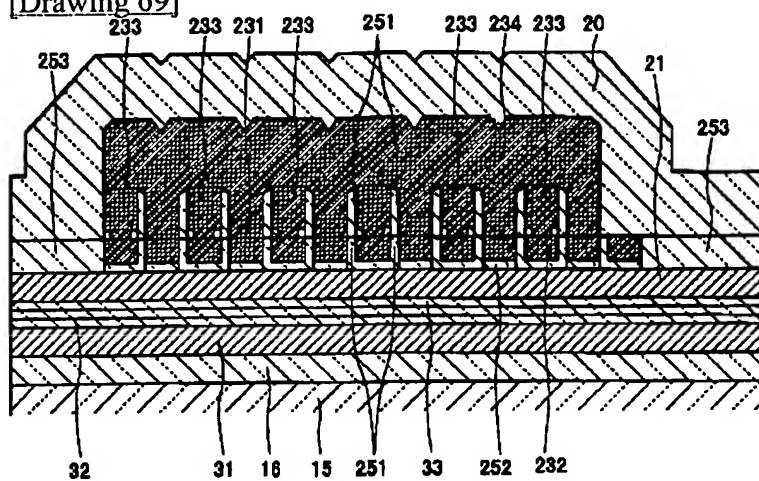
[Drawing 67]



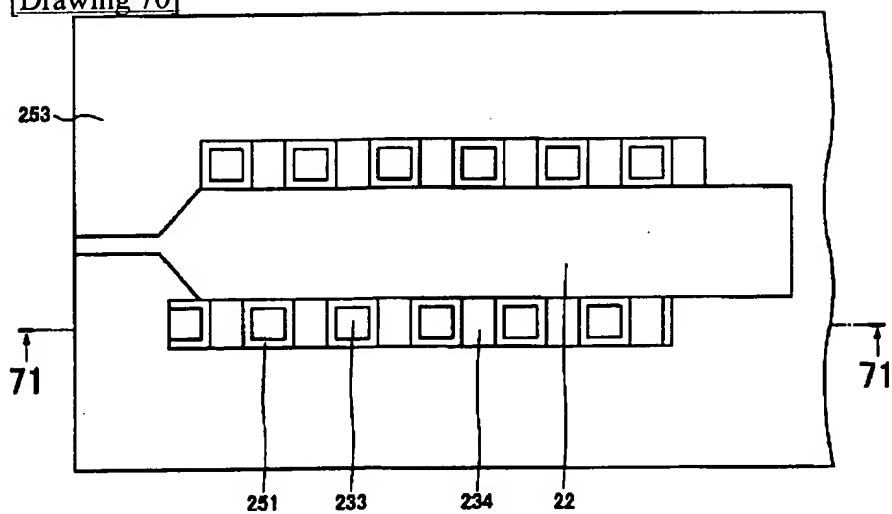
[Drawing 68]



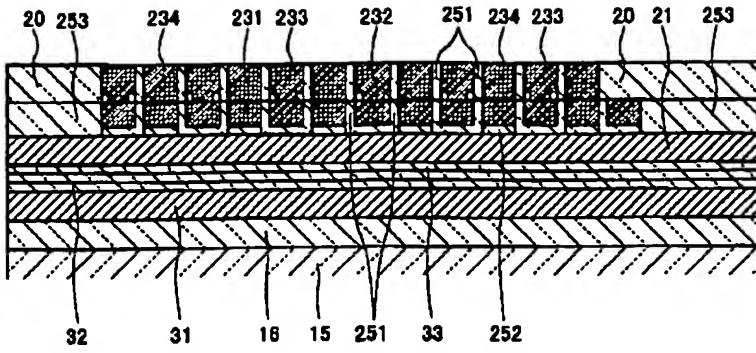
[Drawing 69]



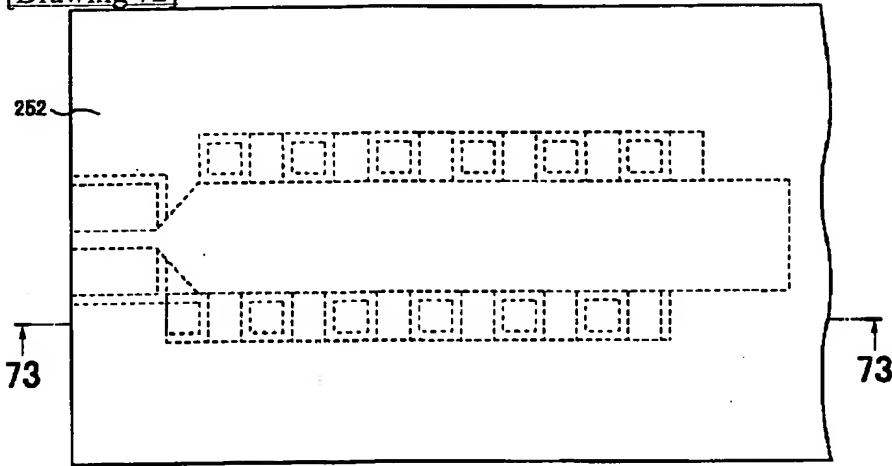
[Drawing 70]



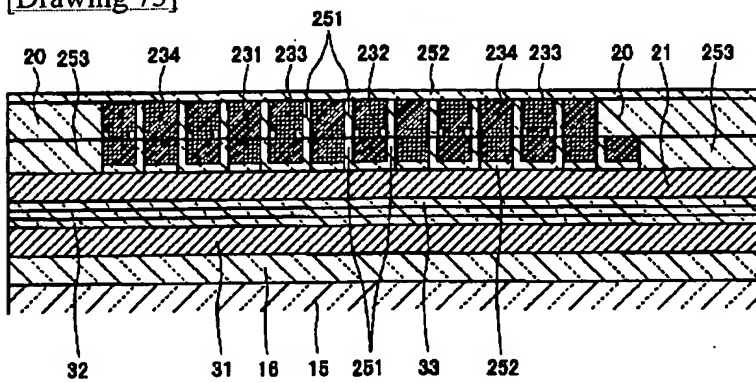
[Drawing 71]



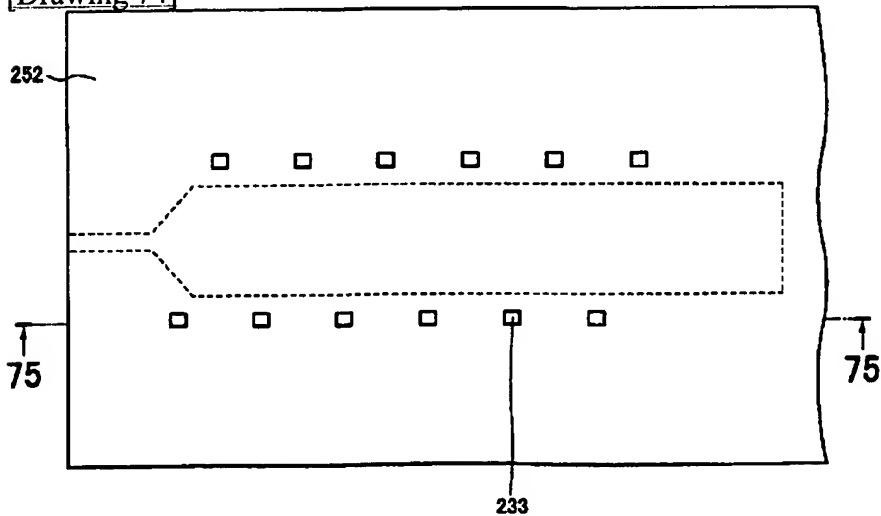
[Drawing 72]



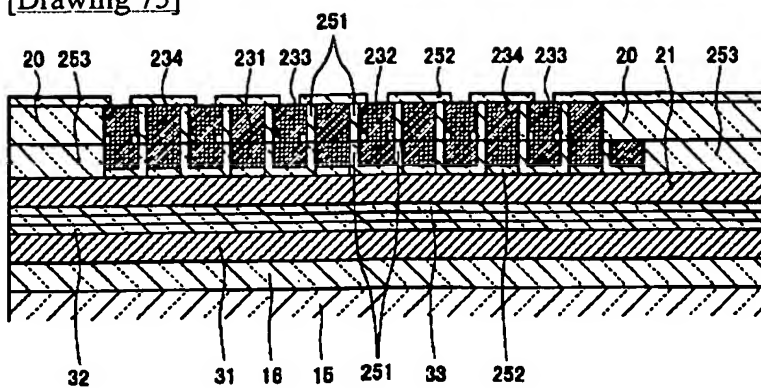
[Drawing 73]



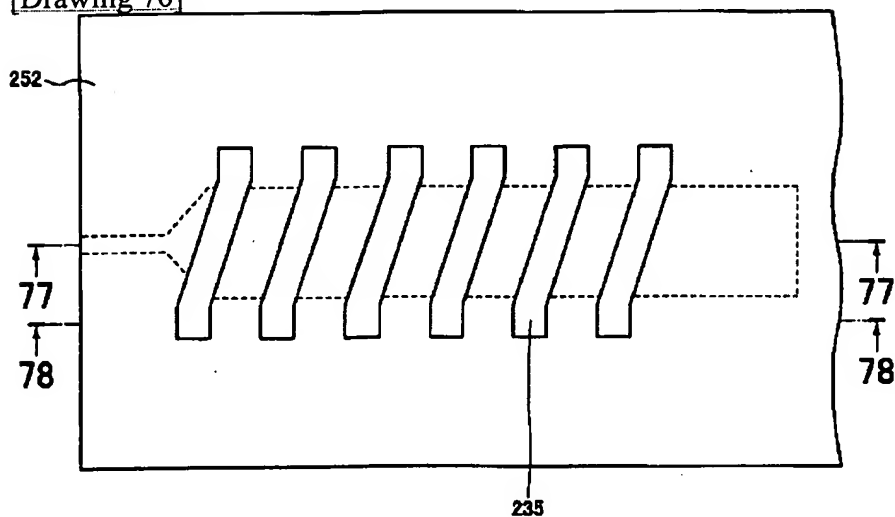
[Drawing 74]



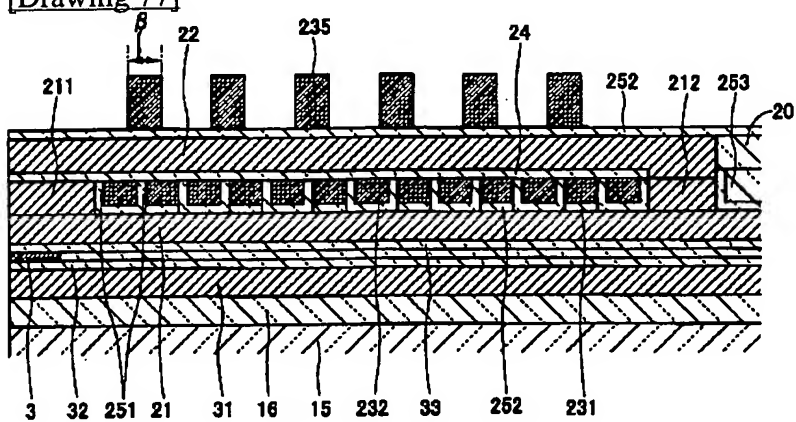
[Drawing 75]



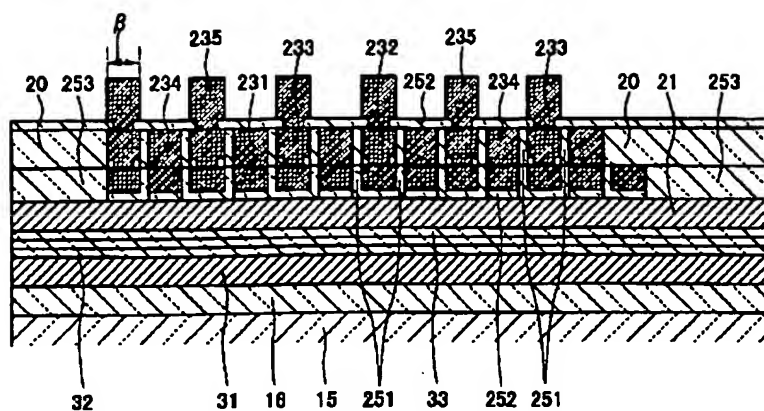
[Drawing 76]



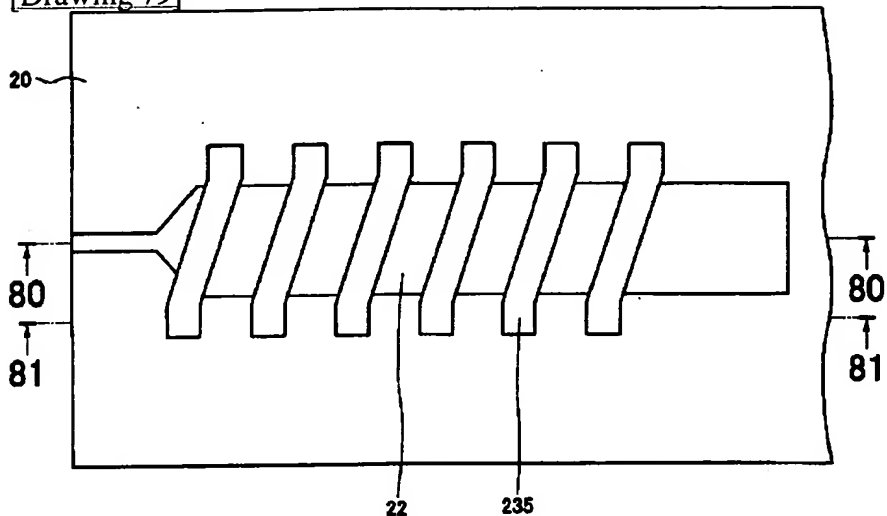
[Drawing 77]



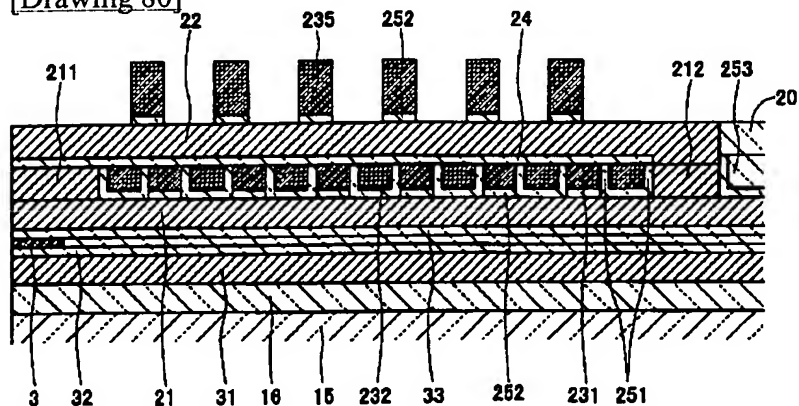
[Drawing 78]



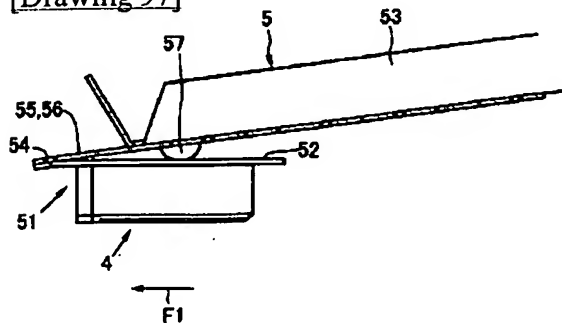
[Drawing 79]



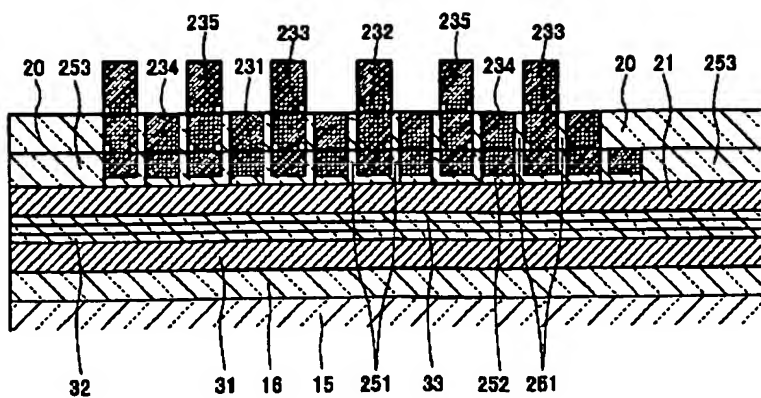
[Drawing 80]



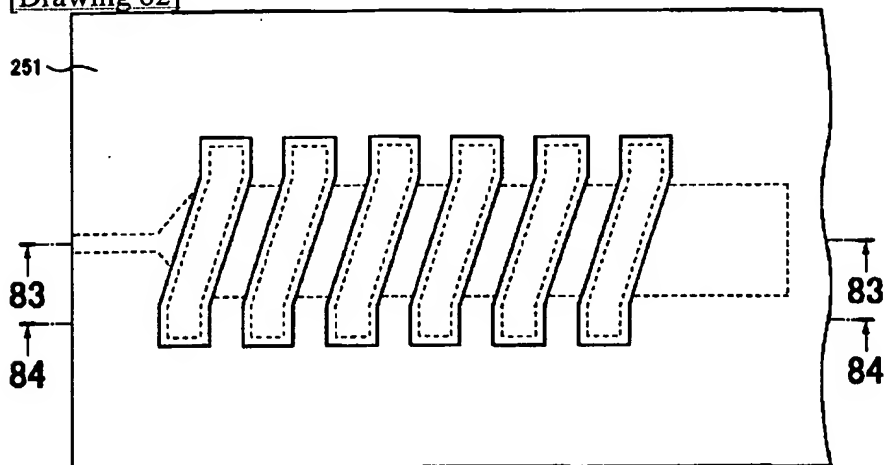
[Drawing 97]



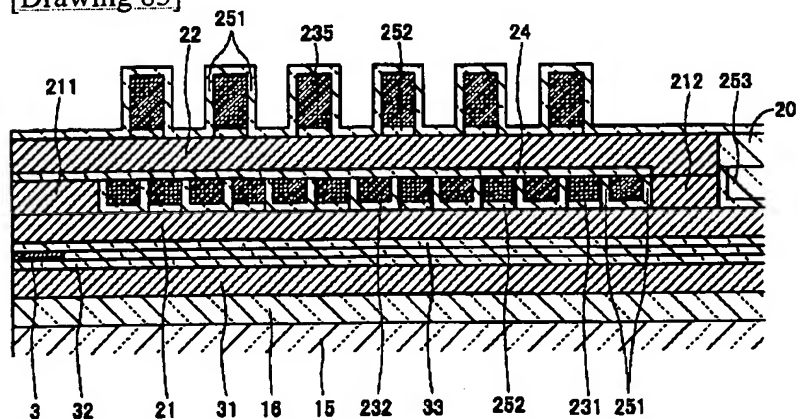
[Drawing 81]



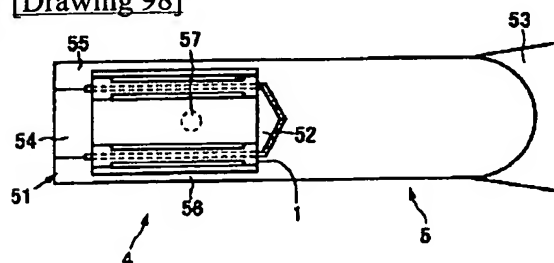
[Drawing 82]



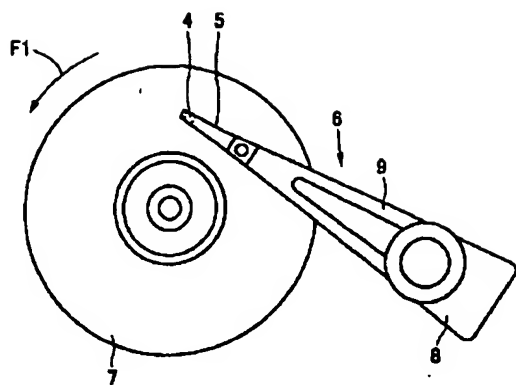
[Drawing 83]



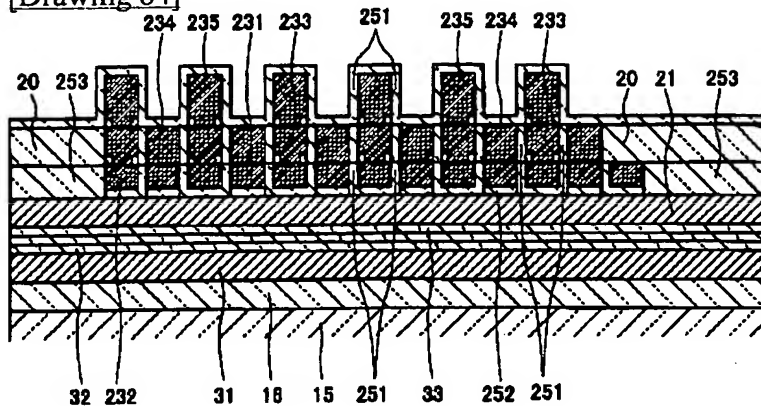
[Drawing 98]



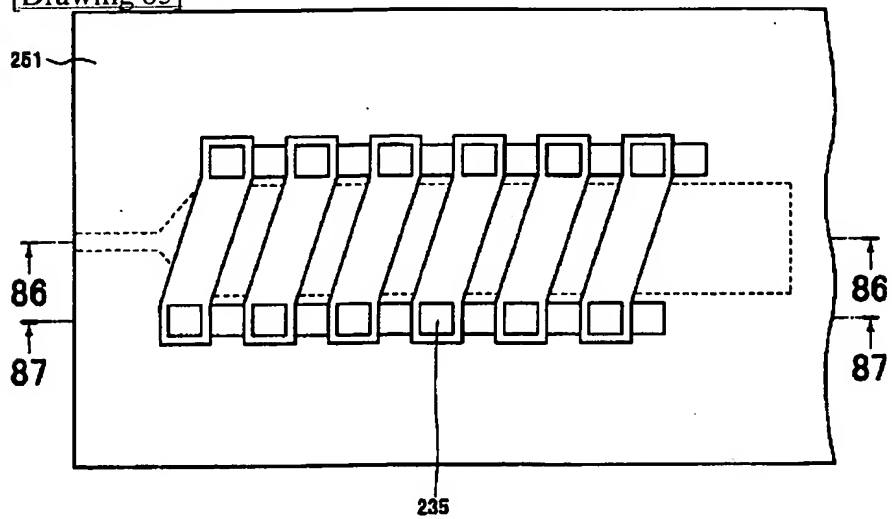
[Drawing 99]



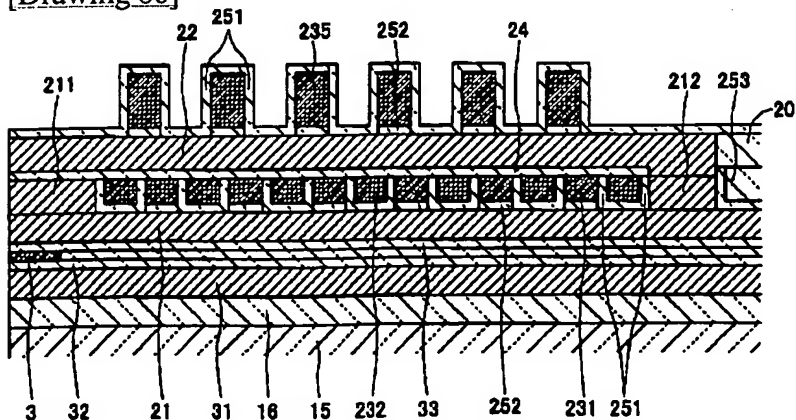
[Drawing 84]



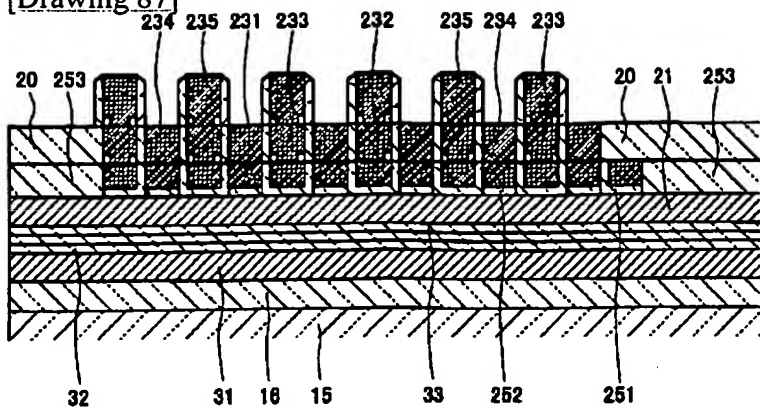
[Drawing 85]



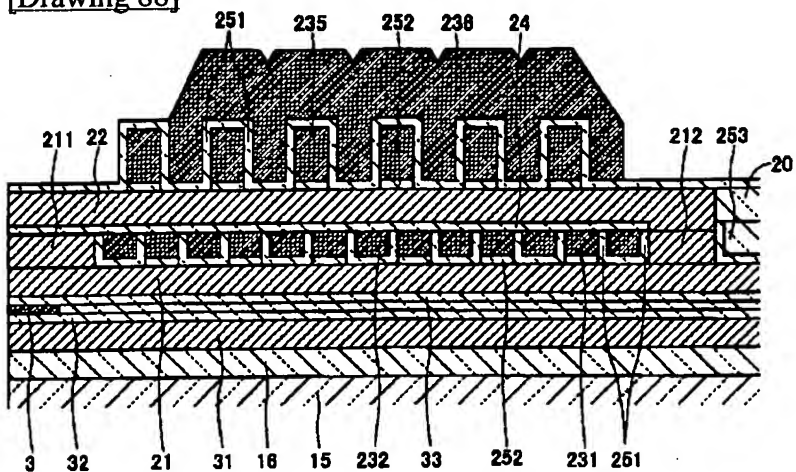
[Drawing 86]



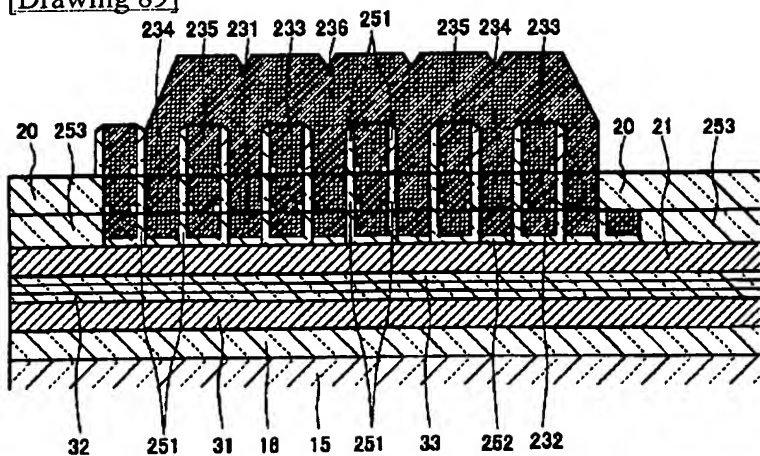
[Drawing 87]



[Drawing 88]

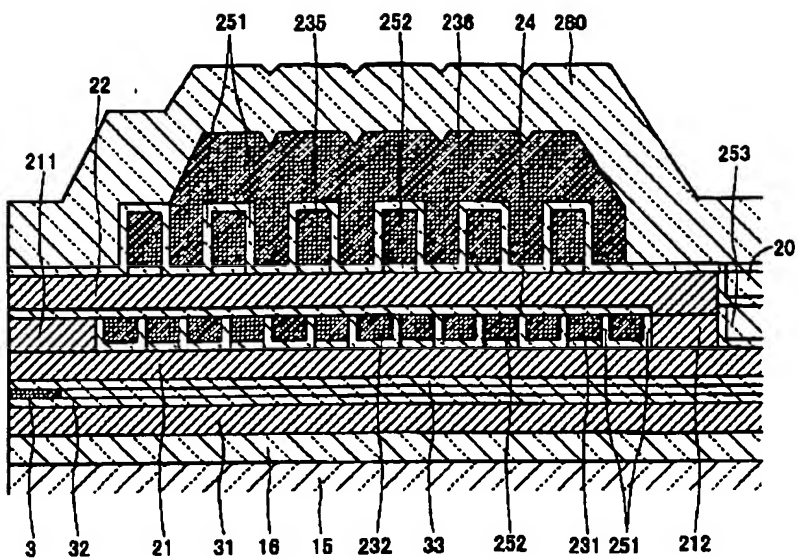


[Drawing 89]

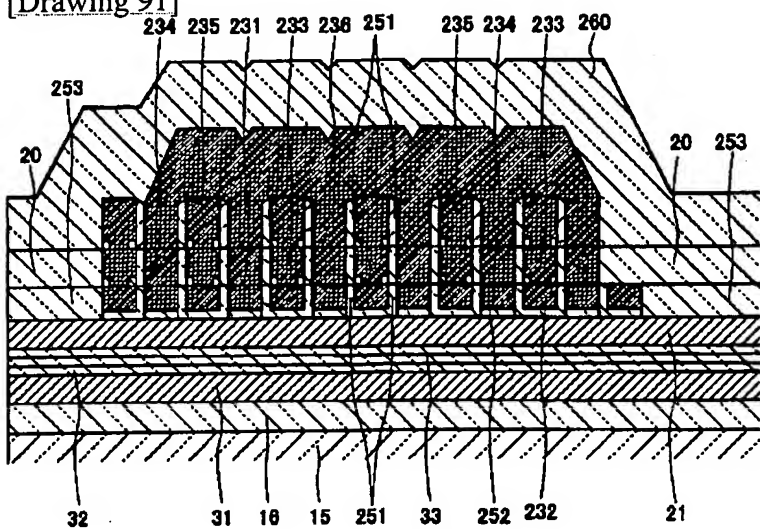


[Drawing 90]

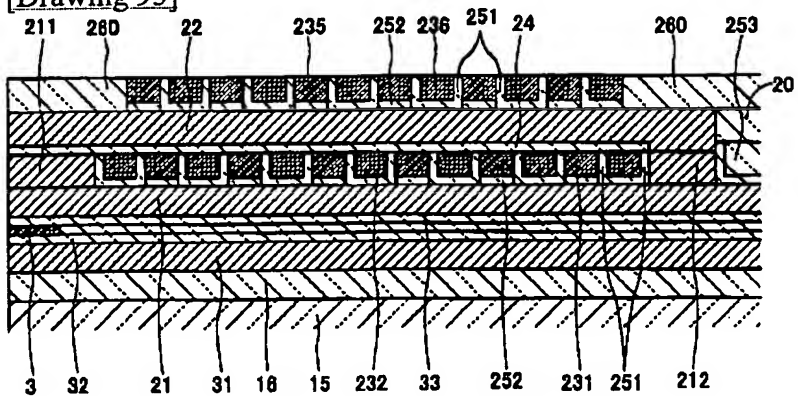




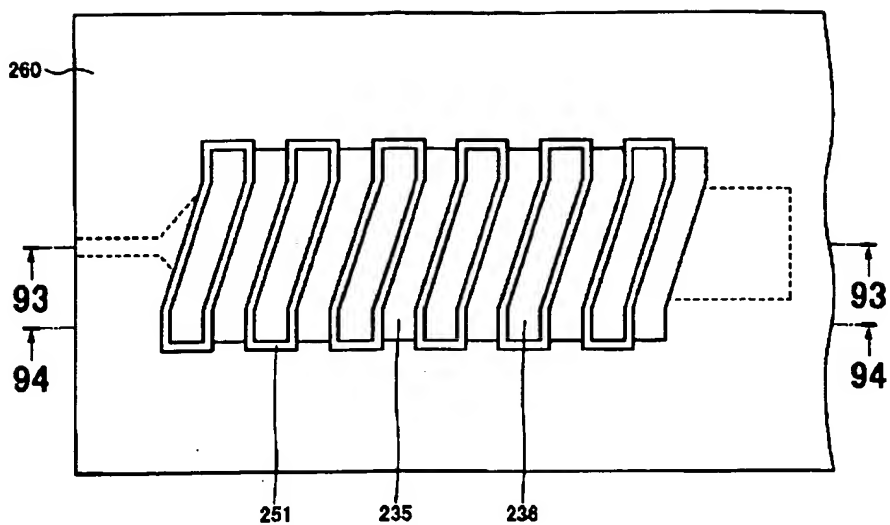
[Drawing 91]



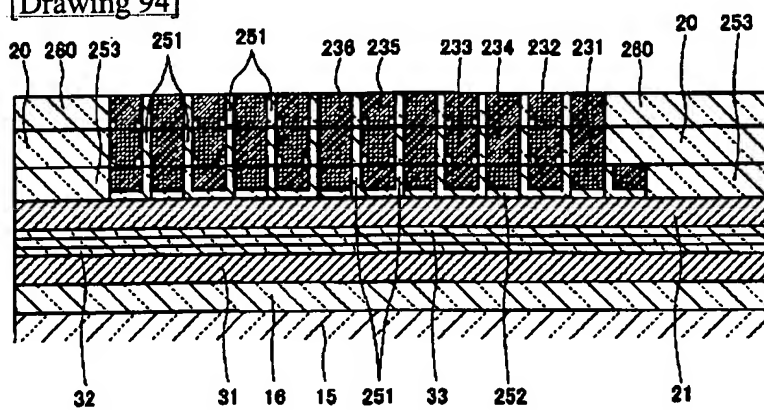
[Drawing 93]



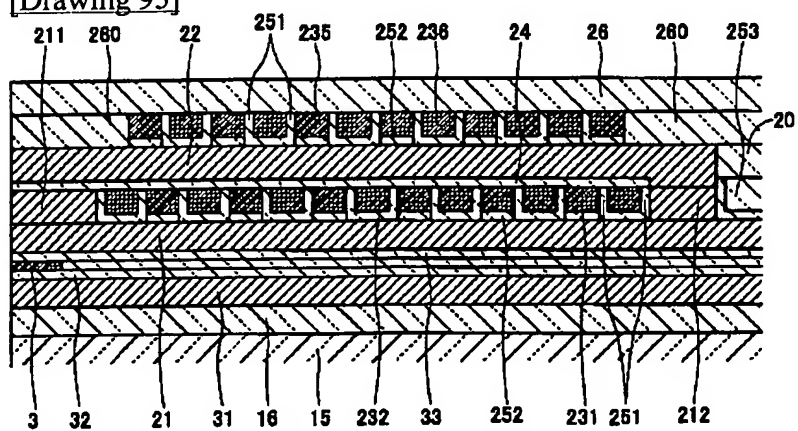
[Drawing 92]



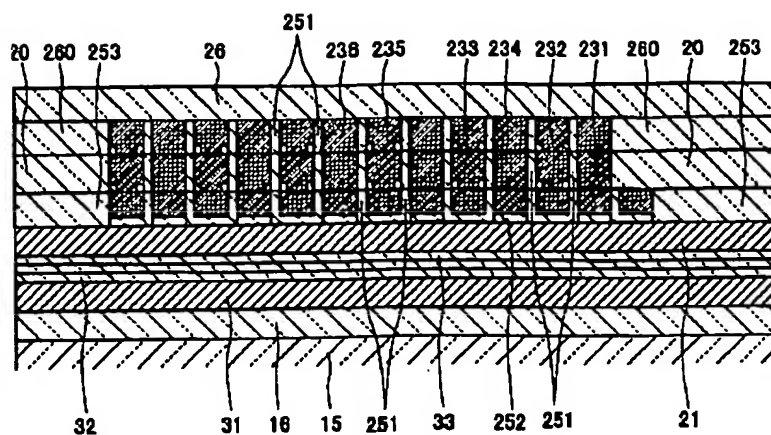
[Drawing 94]



[Drawing 95]



[Drawing 96]



[Translation done.]

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ **BLACK BORDERS**
- ☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- ☐ **FADED TEXT OR DRAWING**
- ☐ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- ☐ **SKEWED/SLANTED IMAGES**
- ☒ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- ☐ **GRAY SCALE DOCUMENTS**
- ☐ **LINES OR MARKS ON ORIGINAL DOCUMENT**
- ☐ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- ☐ **OTHER: _____**

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.